

ADA4627-1/ADA4637-1

特長

- 低オフセット電圧: 200 μV 最大
- オフセット・ドリフト: 1 $\mu\text{V}/^\circ\text{C}$ (typ)
- 非常に小さい入力バイアス電流: 5 pA 最大
- 拡張温度範囲: $-40^\circ\text{C} \sim +125^\circ\text{C}$
- 両電源: $\pm 5\text{V} \sim \pm 15\text{V}$
- ADA4627-1 の GBW: 19 MHz
- ADA4637-1 の GBW: 79 MHz
- 電圧ノイズ: 1 kHz で 6.1 nV/ $\sqrt{\text{Hz}}$
- ADA4627-1 のスルーレート: 82 V/ μs
- ADA4637-1 のスルーレート: 170 V/ μs
- 高ゲイン: 120 dB (typ)
- 高 CMRR: 116 dB (typ)
- 高 PSRR: 112 dB (typ)

アプリケーション

- ハイ・インピーダンス・センサー
- フォトダイオード・アンプ
- 高精度計装
- 位相ロック・ループ・フィルタ
- ハイエンド業務用オーディオ
- DAC 出力アンプ
- 自動テスト装置
- 医用

ピン配置

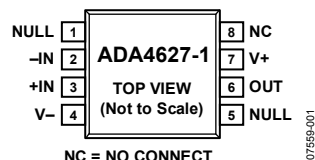


図 1.8 ピン SOIC_N (R-8)

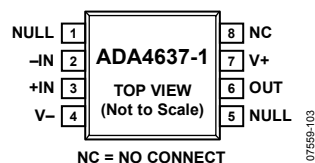
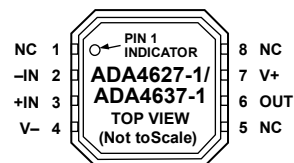


図 2.8 ピン SOIC_N (R-8)



- NOTES
1. NC = NO CONNECT.
 2. IT IS RECOMMENDED THAT THE EXPOSED PAD BE CONNECTED TO V-.

図 3.8 ピン LFCSP_VD (CP-8-2)

概要

ADA4627-1/ADA4637-1 は、低ノイズ、非常に小さいオフセット、ドリフト、バイアス電流を持つ広帯域高精度アンプです。これらのデバイスは $\pm 5\text{V} \sim \pm 15\text{V}$ の両電源で動作します。

ADA4627-1/ADA4637-1 は、これまで数少ないアンプが提供していた利点を提供します。これらのアンプでは、高精度 DC の最適仕様と高速 AC オペアンプの組み合わせを提供します。ADA4637-1 は ADA4627-1 の非補償バージョンであるため、5 以上のノイズ・ゲインで安定です。

ADA4627-1/ADA4637-1 は 70 μV のオフセット電圧、1 $\mu\text{V}/^\circ\text{C}$ 以下のドリフト、0.86 μV p-p のノイズ(0~10 Hz)を持つため、誤差ソースを許容できないアプリケーションに最適です。

表 1. 高速高精度オペアンプ

Supply	5 V Low Cost	5 V	26 V Low Power	30 V Low Cost	30 V
Single	AD8615	AD8651	AD8610	AD8510	ADA4627-1/ADA4637-1
Dual	AD8616	AD8652	AD8620	AD8512	
Quad	AD8618			AD8513	

ADA4627-1/ADA4637-1 の仕様は、 $-25^\circ\text{C} \sim +85^\circ\text{C}$ の工業温度範囲と $-40^\circ\text{C} \sim +125^\circ\text{C}$ の拡張工業温度範囲で規定されています。ADA4627-1/ ADA4637-1 は小型の 8 ピン LFCSP パッケージまたは 8 ピン SOIC パッケージを採用しています。

ADA4627-1/ADA4637-1 は、アナログ・デバイセズから提供している高速高精度オペアンプのシリーズに属しており、このシリーズの拡張は続いています。

目次

特長.....	1	入力オフセット電圧調整範囲.....	14
アプリケーション.....	1	入力バイアス電流.....	14
ピン配置.....	1	ノイズに対する注意事項.....	14
概要.....	1	THD + Nの測定.....	15
改訂履歴.....	2	プリント回路ボードのレイアウト、バイアス電流、バイパス.....	15
仕様.....	3	出力位相の反転.....	15
電気的特性—30 V動作.....	3	非補償オペアンプ.....	15
絶対最大定格.....	5	容量負荷の駆動.....	16
熱抵抗.....	5	外形寸法.....	17
ESDの注意.....	5	オーダー・ガイド.....	18
代表的な性能特性.....	6		
動作原理.....	14		
入力電圧範囲.....	14		

改訂履歴

10/10—Rev. C to Rev. D

Changes to Figure 1 and General Description.....	1
Changes to Ordering Guide.....	18

7/10—Rev. B to Rev. C

Added ADA4637-1..... Universal	
Added Figure 2; Renumbered Sequentially.....	1
Changes to Table 2.....	3
Change to Table 3.....	5
Changes to Typical Performance Characteristics Section.....	6
Updated Outline Dimensions.....	17

Changes to Ordering Guide.....	18
--------------------------------	----

10/09—Rev. A to Rev. B

Changes to Figure 2.....	1
--------------------------	---

9/09—Rev. 0 to Rev. A

Changes to General Description Section.....	1
Changes to Table 2.....	3
Updated Outline Dimensions.....	14
Changes to Ordering Guide.....	15

7/09—Revision 0: Initial Version

仕様

電気的特性—30 V動作

特に指定がない限り、 $V_{SY} = \pm 15\text{ V}$ 、 $V_{CM} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 。

表 2.

Parameter	Symbol	Test Conditions/Comments	B Grade			A Grade			Unit
			Min	Typ	Max	Min	Typ	Max	
INPUT CHARACTERISTICS									
Offset Voltage ¹	V_{OS}	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$		70	200		120	300	μV
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			350			410	μV
Offset Voltage Drift, Average	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		1	2		1	3	$\mu\text{V}/^\circ\text{C}$
Power Supply Rejection Ratio	PSRR	$V_{SY} = \pm 4.5\text{ V to } \pm 18\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	106	112		103	108		dB
Input Bias Current ²	I_B	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	101			99			dB
		$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$		1	5		1	5	pA
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			0.5			0.5	nA
Input Offset Current	I_{OS}	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		0.5	5		0.5	5	pA
		$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$			0.5			0.5	nA
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			2			2	nA
NOISE PERFORMANCE									
Voltage Noise Density	e_n	$f = 10\text{ Hz}$		16.5	40		16.5	40	$\text{nV}/\sqrt{\text{Hz}}$
		$f = 100\text{ Hz}$		7.9	20		7.9	20	$\text{nV}/\sqrt{\text{Hz}}$
		$f = 1\text{ kHz}$		6.1	8		6.1	8	$\text{nV}/\sqrt{\text{Hz}}$
		$f = 10\text{ kHz}$		4.8	6		4.8	6	$\text{nV}/\sqrt{\text{Hz}}$
Voltage Noise	$e_n\text{ p-p}$	0.1 Hz to 10 Hz		0.7	1.6		0.7	1.6	$\mu\text{V p-p}$
Current Noise Density	i_n	$f = 100\text{ Hz}$		1.6			2.5		$\text{fA}/\sqrt{\text{Hz}}$
Current Noise	$i_n\text{ p-p}$	0.1 Hz to 10 Hz		30			48		fA p-p
Input Resistance	R_{IN}			10			10		T Ω
Input Capacitance, Differential Mode	C_{INDM}			8			8		pF
Input Capacitance, Common Mode	C_{INCM}			7			7		pF
Input Voltage Range	IVR		-11		+11	-11		+11	V
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	-10.5		+10.5	-10.5		+10.5	V
Common-Mode Rejection Ratio	CMRR	$T_A = 25^\circ\text{C}$, $V_{CM} = -11\text{ V to } +11\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$,	106	116		100	110		dB
		$V_{CM} = -10.5\text{ V to } +10.5\text{ V}$	98			97			dB
Large Signal Voltage Gain	A_{VO}	$R_L = 1\text{ k}\Omega$, $V_O = -10\text{ V to } +10\text{ V}$ $-40 \leq T_A \leq +85^\circ\text{C}$ $-40 \leq T_A \leq +125^\circ\text{C}$	112	120		106	120		dB
			110			104			dB
			102			100			dB
DYNAMIC PERFORMANCE									
Slew Rate ADA4627-1	SR	$\pm 10\text{ V step}$, $R_L = 1\text{ k}\Omega$, $C_L = 100\text{ pF}$, $A_V = +1$	40	$56/78^3$		40	$56/78^3$		V/ μs
	SR	$\pm 10\text{ V step}$, $R_L = 1\text{ k}\Omega$, $C_L = 100\text{ pF}$, $R_s = R_f = 1\text{ k}\Omega$, $A_V = -1$	40	$82/84^3$		40	$82/84^3$		V/ μs
Slew Rate ADA4637-1	SR	$\pm 10\text{ V out}$, $C_f = 4.8\text{ pF}$, $A_V = -4$		170			170		V/ μs
	SR	$\pm 10\text{ V out}$, $C_f = 4.8\text{ pF}$, $A_V = +5$		170			170		V/ μs

Parameter	Symbol	Test Conditions/Comments	B Grade			A Grade			Unit
			Min	Typ	Max	Min	Typ	Max	
Settling Time to 0.01% ADA4627-1	t _s	V _{IN} = 10 V step, C _L = 35 pF, R _L = +1 kΩ, A _V = -1		550		550		ns	
ADA4637-1		V _{IN} = 10 V step, C _L = 35 pF, R _L = +1 kΩ, A _V = -4		300		300		ns	
Settling Time to 0.1% ADA4627-1	t _s	V _{IN} = 10 V step, C _L = 35 pF, R _L = +1 kΩ, A _V = -1		450		450		ns	
ADA4637-1		V _{OUT} = 10 V step, C _L = 35 pF, R _L = +1 kΩ, A _V = -4		200		200		ns	
Gain Bandwidth Product ADA4627-1	GBP	R _L = 1 kΩ, C _L = 20 pF, A _V = 1	16 ⁴	19		16 ⁴	19	MHz	
ADA4637-1		A _V = 10		79.9		79.9			
Phase Margin ADA4627-1	Φ _M	R _L = 1 kΩ, C _L = 20 pF, A _V = 1		72		72		Degrees	
ADA4637-1		A _V = 10		85		85			
Total Harmonic Distortion + Noise	THD + N	f = 1 kHz, A _V = 1, ADA4627-1		0.000045		0.000045		%	
POWER SUPPLY									
Supply Current per Amplifier	I _{SY}	I _O = 0 mA		±7.0	±7.5	±7.0	±7.5	mA	
		-40°C ≤ T _A ≤ +125°C			±7.8		±7.8	mA	
OUTPUT CHARACTERISTICS									
Output Voltage High	V _{OH}	R _L = 1 kΩ to V _{CM}	12.0	12.3		12.0	12.3		V
		-40°C ≤ T _A ≤ +85°C	11.8			11.8			V
		-40°C ≤ T _A ≤ +125°C	11.7			11.7			V
Output Voltage Low	V _{OL}	R _L = 1 kΩ to V _{CM}		-12.7	-12.3	-12.7	-12.3	V	
		-40°C ≤ T _A ≤ +85°C			-12.1		-12.1	V	
		-40°C ≤ T _A ≤ +125°C			-12.0		-12.0	V	
Output Current	I _{OUT}	V _O = ±10 V		±45		±45		mA	
Short-Circuit Current	I _{SC}	T _A = 25°C		+70/-55		+70/-55		mA	
Closed-Loop Output Impedance	Z _{OUT}	f = 1 MHz, A _V = -100		41		41		Ω	

¹ V_{OS}は、十分ウォームアップ後に測定。

² 125°Cでテスト/外挿を実施。

³ 立上がり/立下がり。

⁴ テストしていません。デザインとキャラクタライゼーションにより保証します。

絶対最大定格

表 3.

Parameter	Rating
Supply Voltage	36 V
Input Voltage Range ¹	(V ₋) - 0.3 V to (V ₊) + 0.3 V
Input Current ¹	±10 mA
Differential Input Voltage ²	±V _{SV}
Output Short-Circuit Duration to GND	Indefinite
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range	-40°C to +125°C
Junction Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 60 sec)	300°C
ESD Human Body Model	4 kV

¹入力ピンには、電源ピンへのクランプ・ダイオードが付いています。入力信号が電源レールを 0.3 V 以上超えるときは、入力電流を 10 mA 以下に制限する必要があります。

²差動入力電圧は±30 V または電源電圧のいずれか小さい方に制限されます。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

θ_{JA} はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。標準の 2 層ボードを使用して測定。LFCSP パッケージの場合、エクスポーズド・パッドは銅プレーンへハンダ付けする必要があります。

表 4. 熱抵抗

Package Type	θ_{JA}	θ_{JC}	Unit
8-Lead SOIC_N (R-8)	155	45	°C/W
8-Lead LFCSP (CP-8-2)	77	14	°C/W

ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵していますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

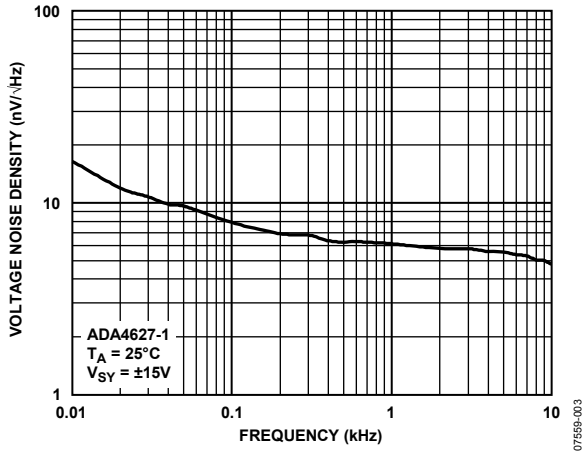


図 4. 電圧ノイズ密度の周波数特性

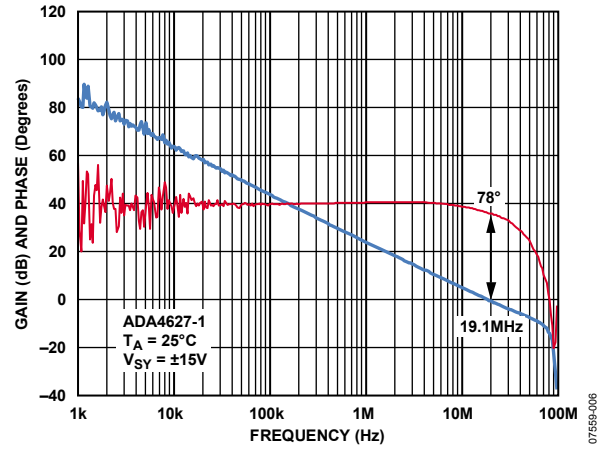


図 7. オープン・ループ・ゲインおよび位相の周波数特性

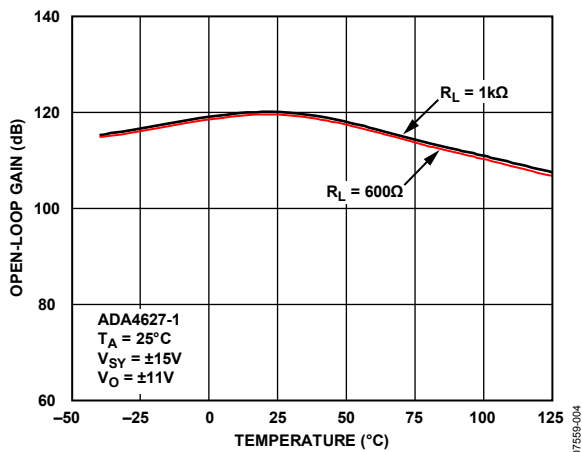


図 5. オープン・ループ・ゲインの温度特性

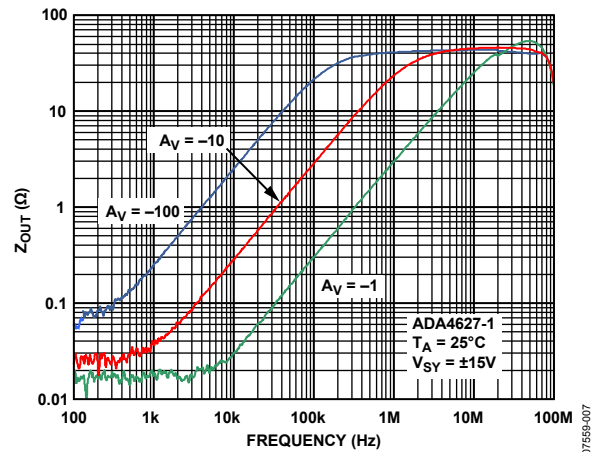


図 8. クローズド・ループ Z_{OUT} の周波数特性

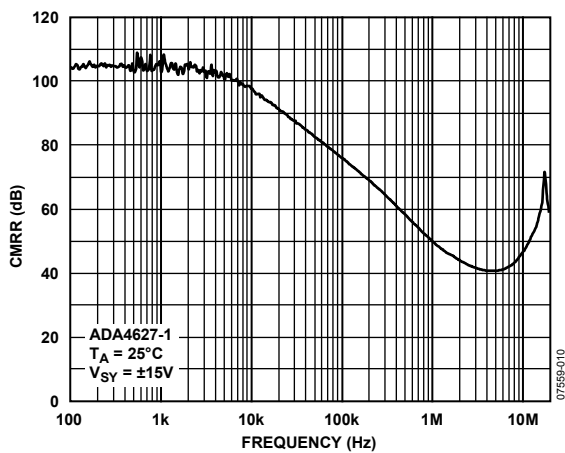


図 6. CMRR の周波数特性

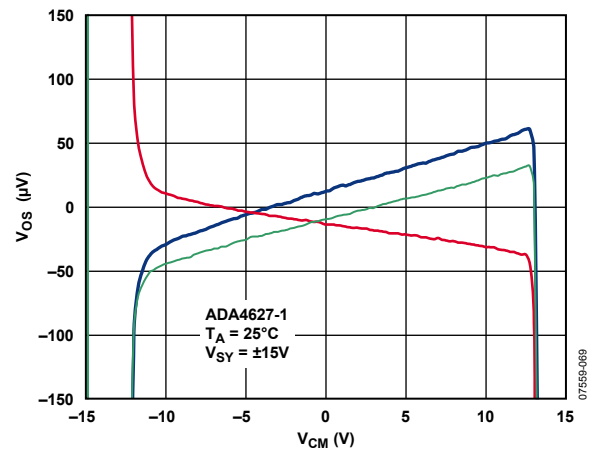


図 9. 同相モード電圧対 V_{OS}

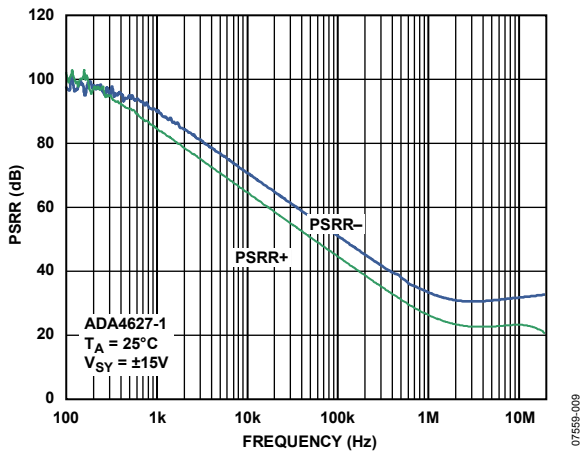


図 10. PSRR の周波数特性

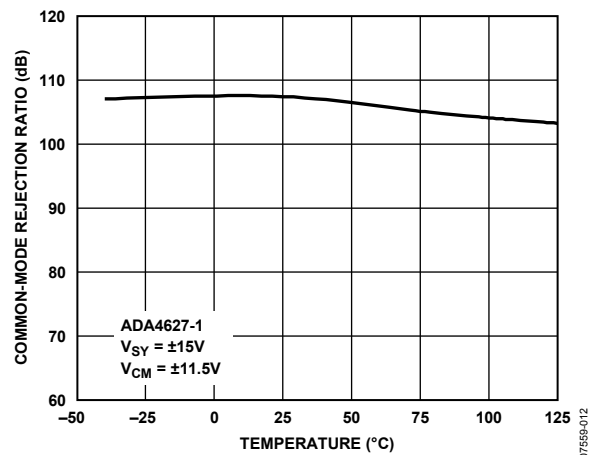


図 13. CMRR の温度特性

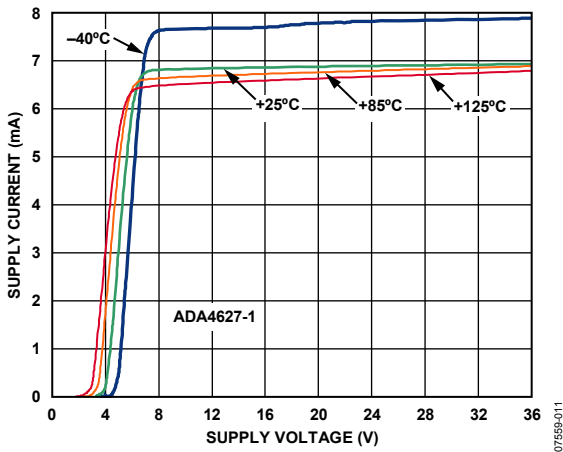


図 11. 電源電圧および温度対電源電流

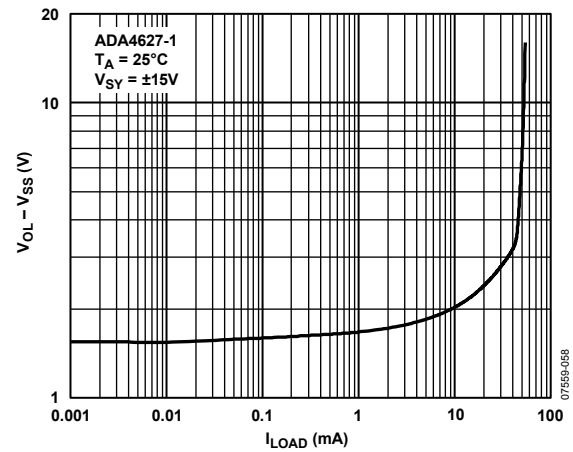


図 14. ILOAD 電流対 VOUT シンキング

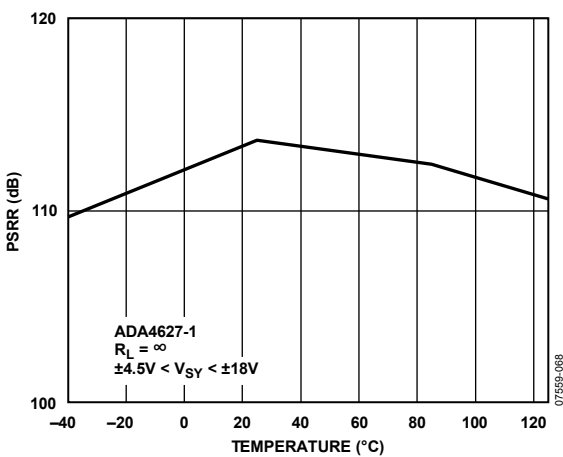


図 12. PSRR の温度特性

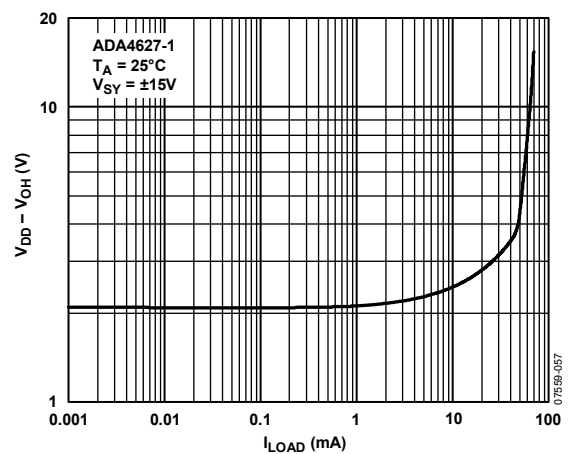


図 15. ILOAD 電流対 VOUT ソーシング

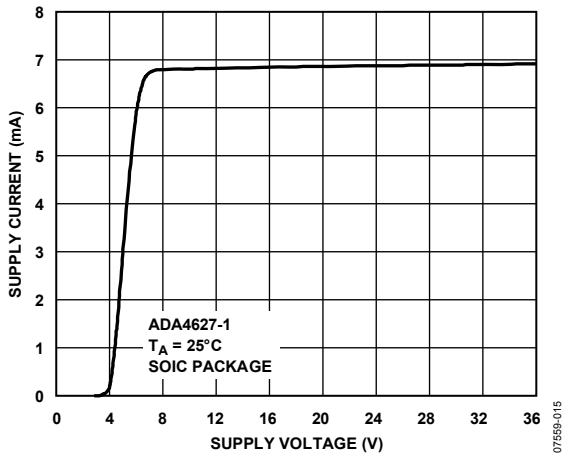


図 16.電源電圧対電源電流

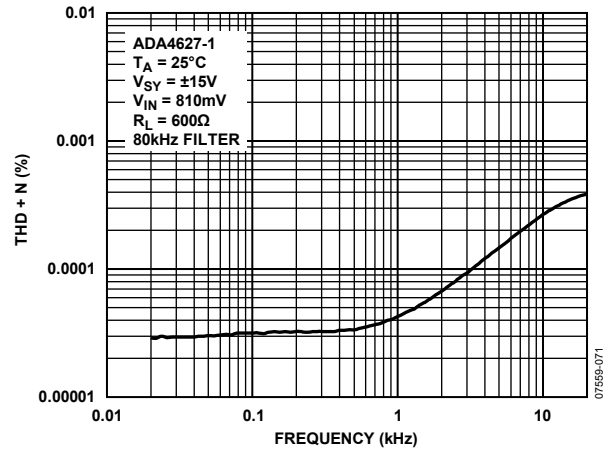


図 19.THD + N の周波数特性

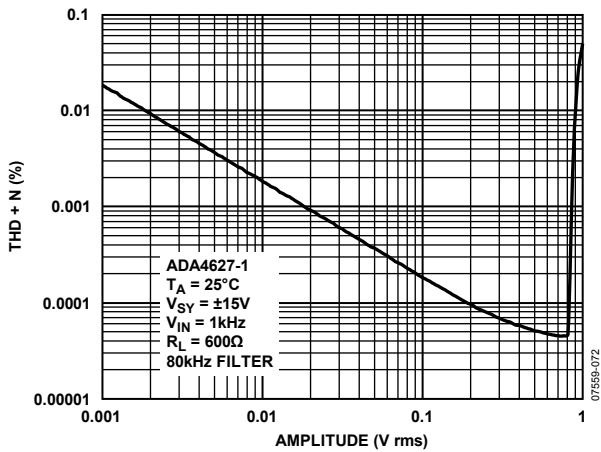


図 17.V_{IN} 対 THD + N

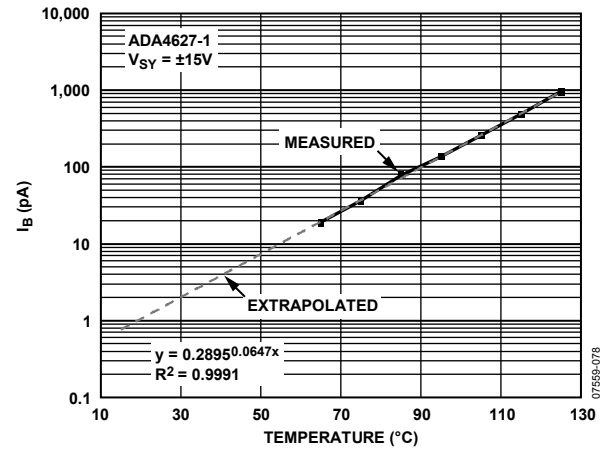


図 20.入力バイアス電流の温度特性

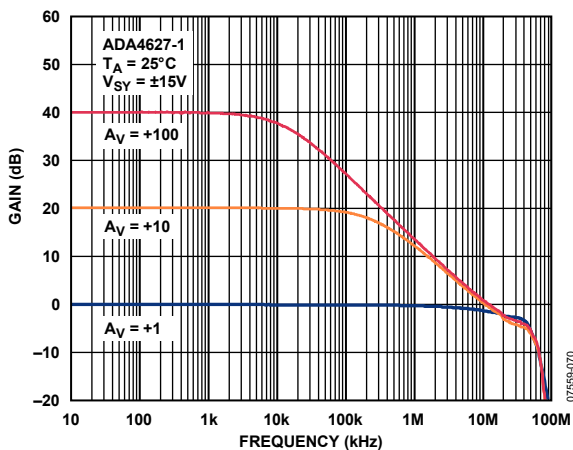


図 18.クローズド・ループ・ゲインの周波数特性

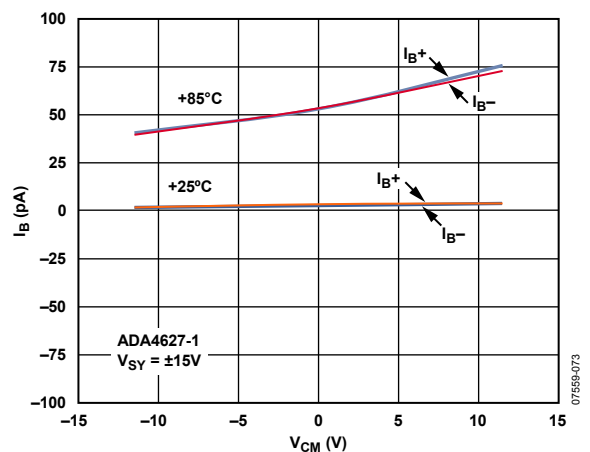


図 21.V_{CM} および温度対入力バイアス電流

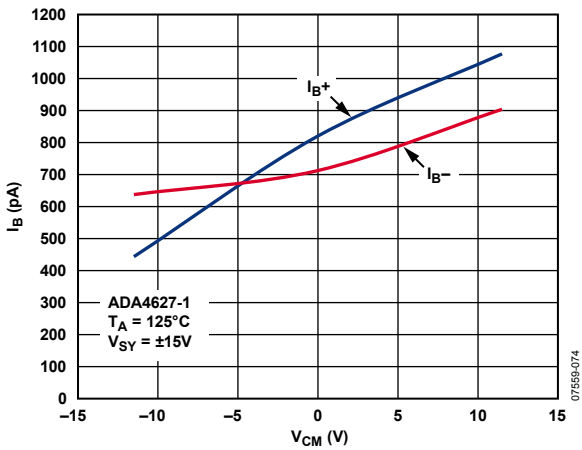


図 22. V_{CM} 対入力バイアス電流、125°C

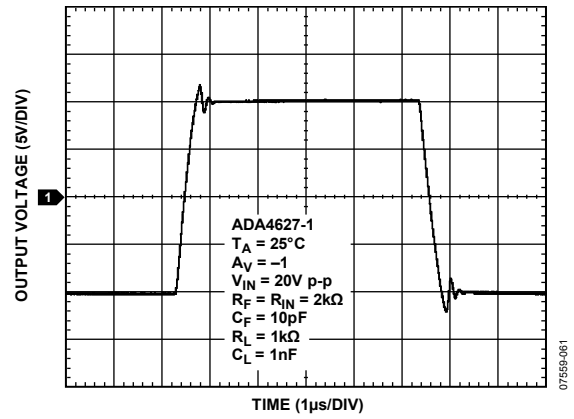


図 25. 大信号過渡応答

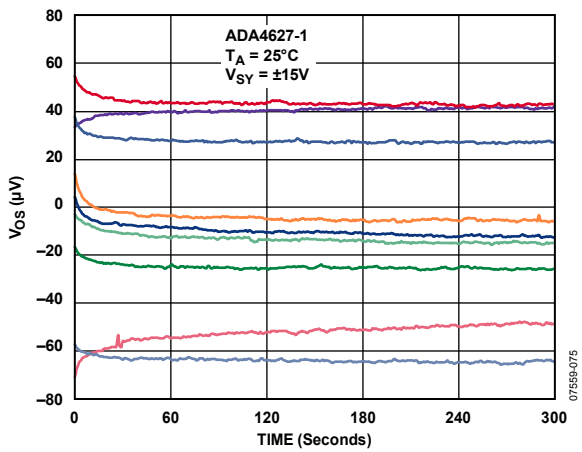


図 23. 時間対入力オフセット電圧

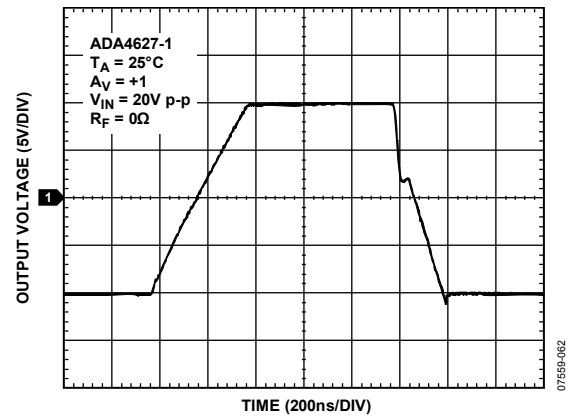


図 26. 大信号過渡応答

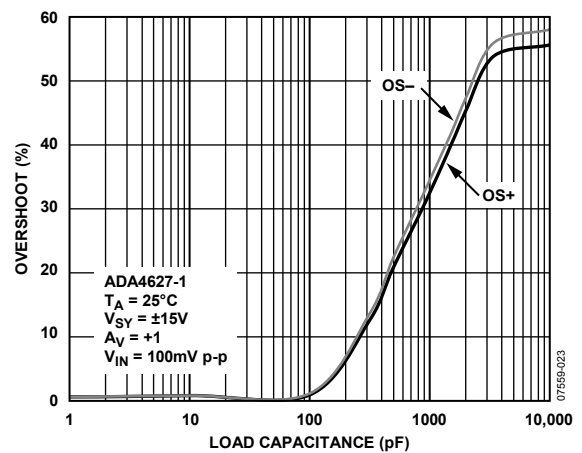


図 24. 負荷容量対小信号オーバーシュート

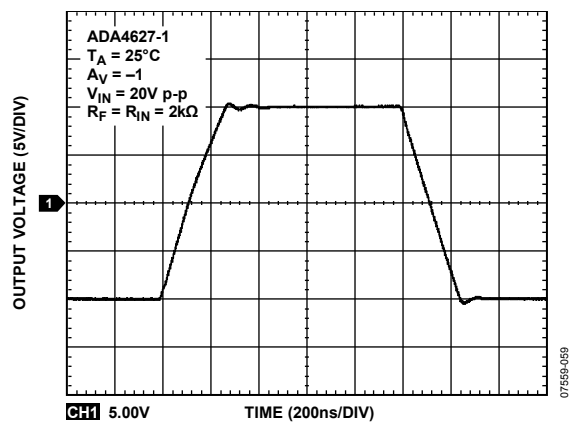


図 27. 大信号過渡応答

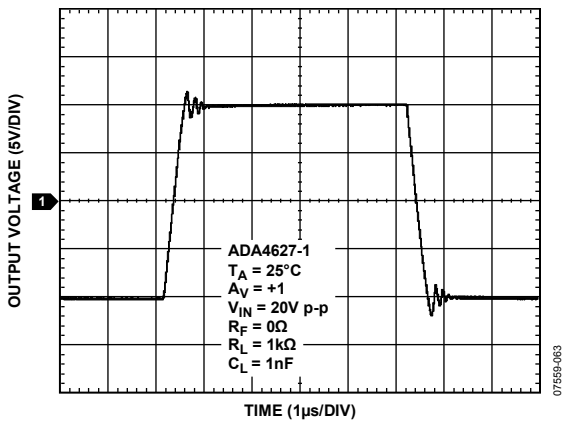


图 28.大信号过渡应答

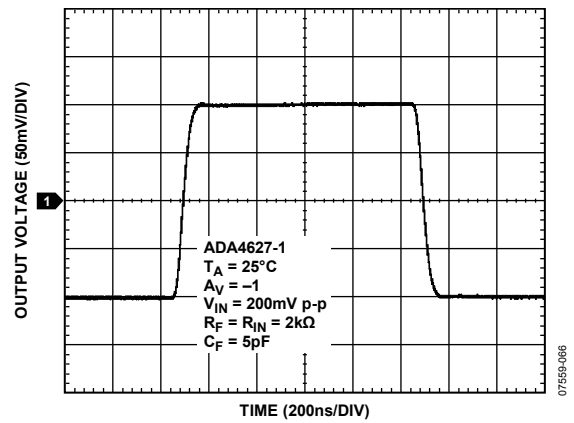


图 31.小信号过渡应答

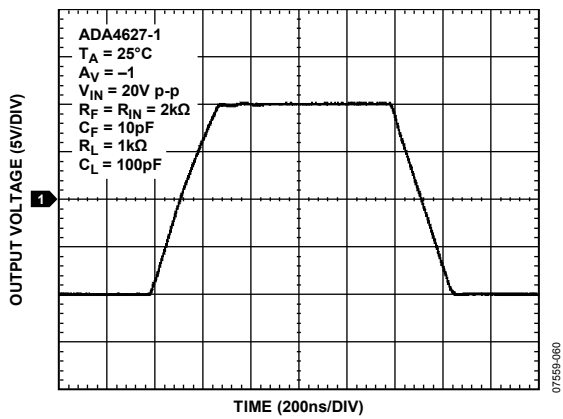


图 29.大信号过渡应答

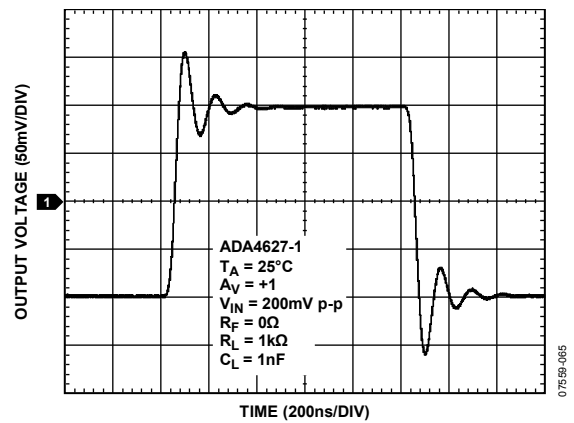


图 32.小信号过渡应答

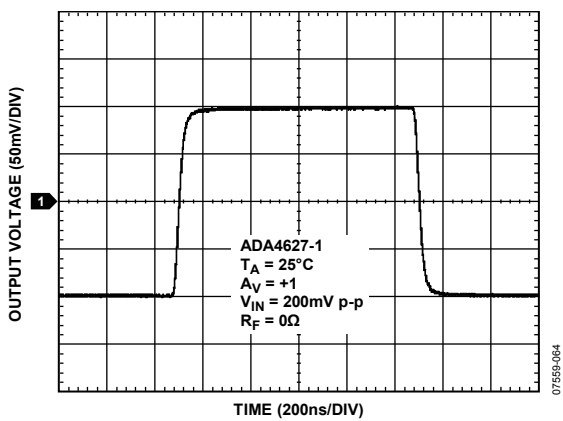


图 30.小信号过渡应答

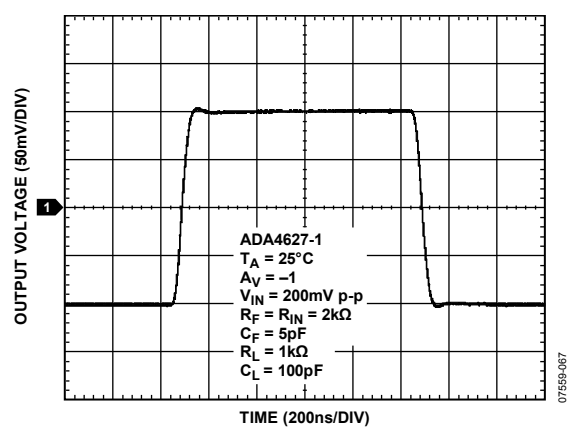


图 33.小信号过渡应答

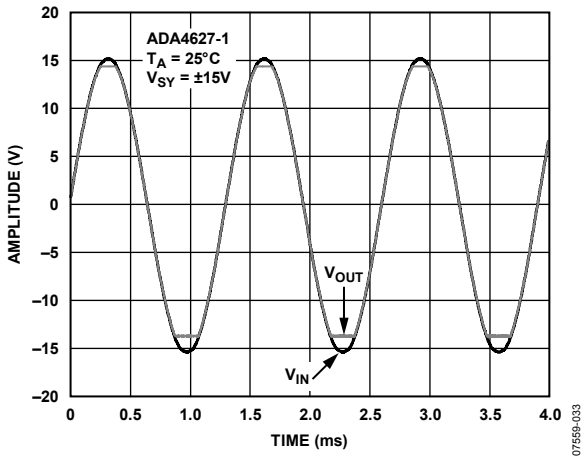


図 34.位相反転なし

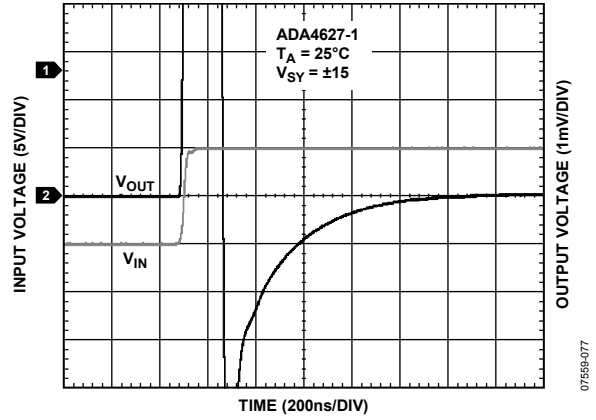


図 37.0.01%への正セトリング・タイム

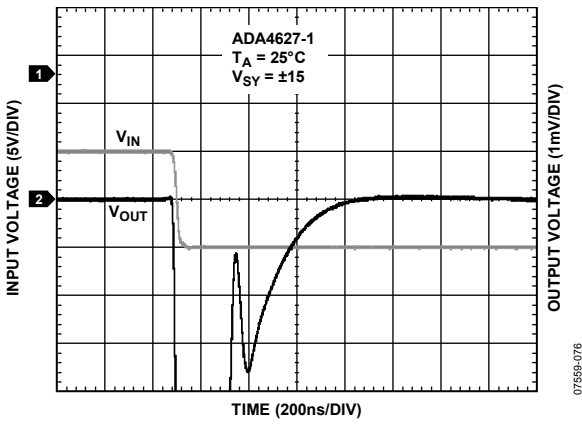


図 35.0.01%への負セトリング・タイム

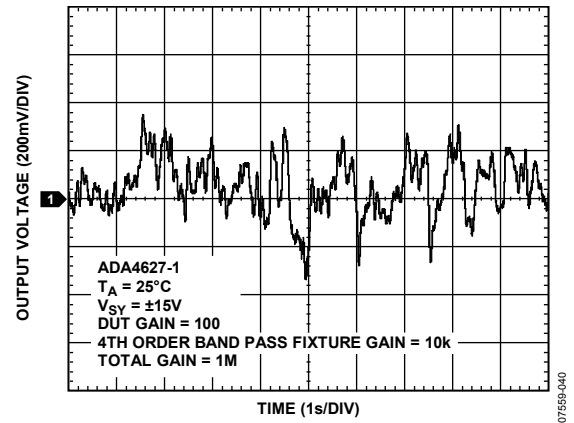


図 38.0.1~10 Hzでのノイズ

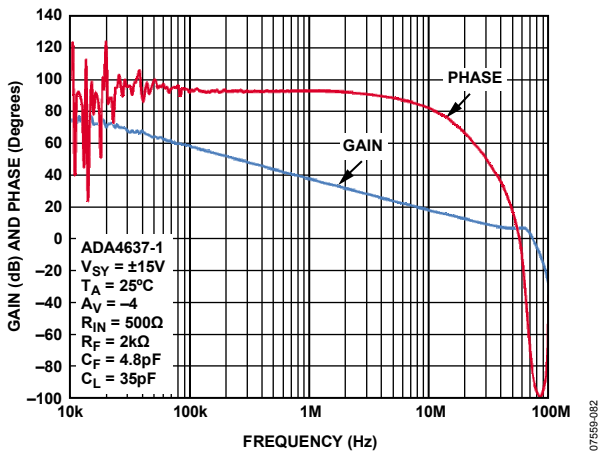


図 36.オープン・ループ・ゲインおよび位相の周波数特性

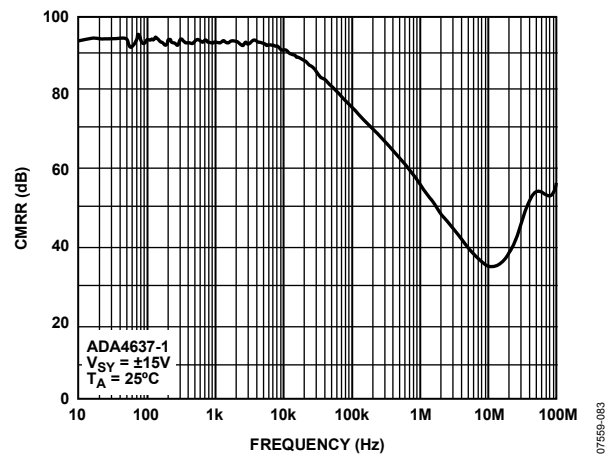


図 39.CMRRの周波数特性

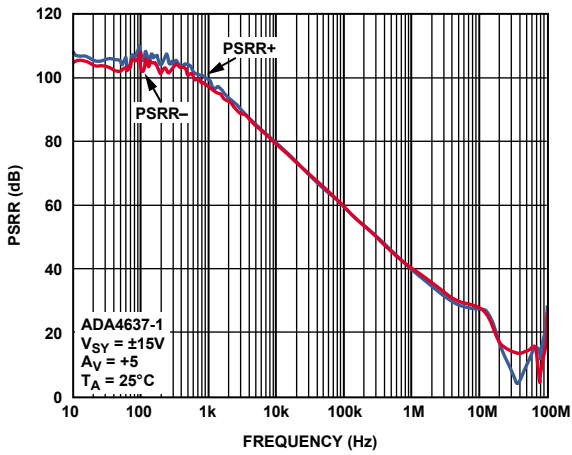


図 40.PSRR の周波数特性

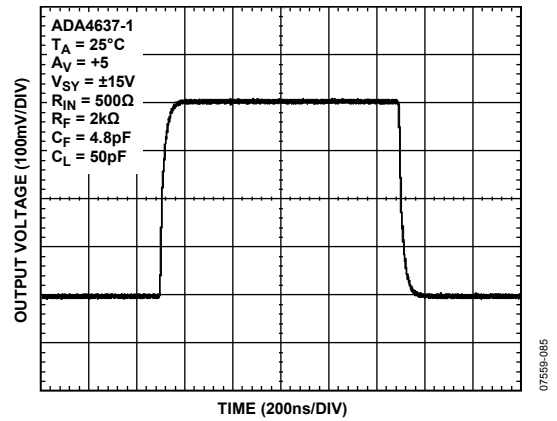


図 42.小信号過渡応答

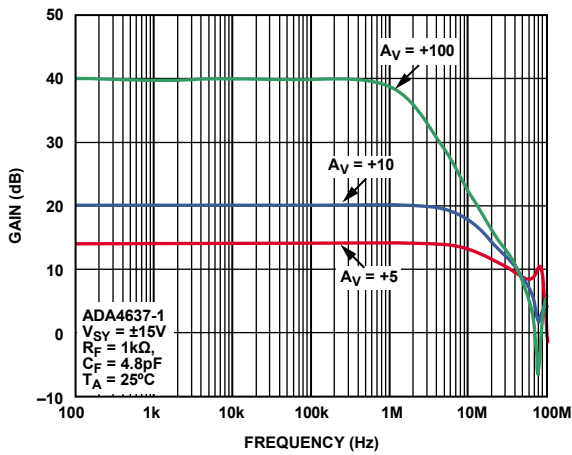


図 40.クローズド・ループ・ゲインの周波数特性

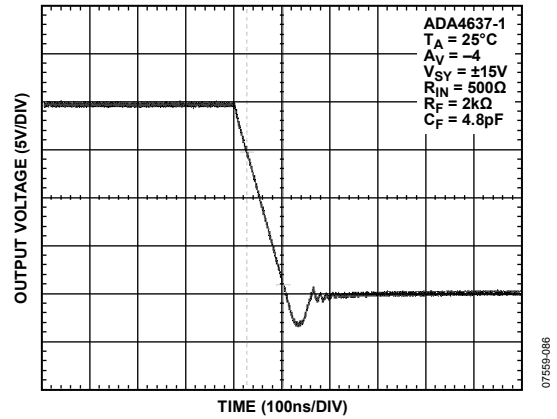


図 43.立上がりスルーレート

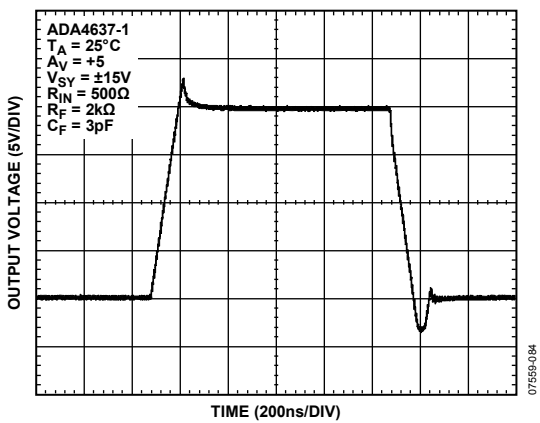


図 41.大信号過渡応答

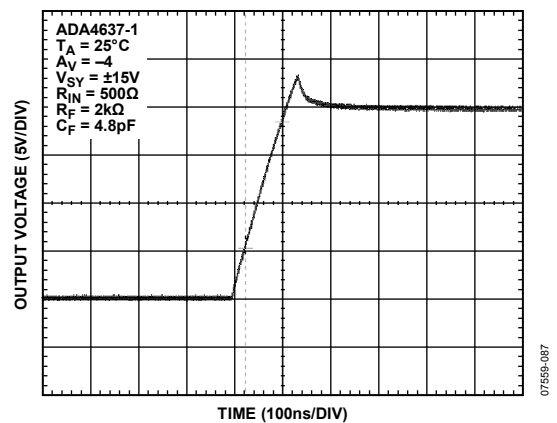


図 44.立下がりスルーレート

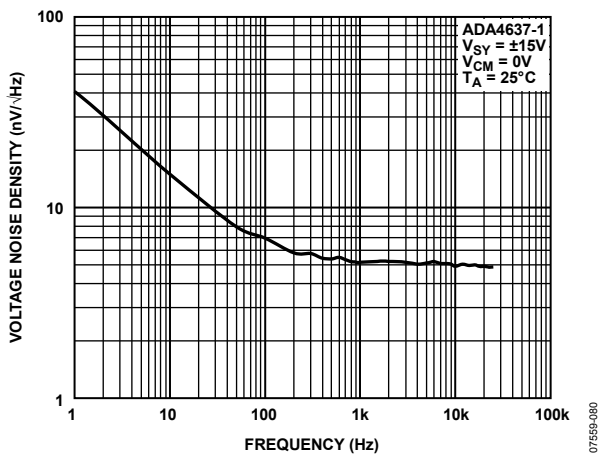


図 45. 電圧ノイズ密度の周波数特性

動作原理

ADA4627-1は、優れたDC特性を持つユニティ・ゲイン安定な高速アンプです。ADA4637-1は、ゲイン ≥ 5 で安定な非補償バージョンです。これらのアンプのオフセット電圧は $70\mu\text{V}(\text{typ})$ と小さいため、出力電圧誤差が大きくなる危険性なしに高いゲインを容易に設定することができます。温度ドリフトは $2\mu\text{V}/^\circ\text{C}$ と小さく、 $-40^\circ\text{C}\sim+125^\circ\text{C}$ の全温度範囲でオフセット電圧誤差が小さいため、これらのアンプは厳しい動作環境で様々な敏感な計測アプリケーションに最適です。

入力電圧範囲

ADA4627-1/ADA4637-1はレールtoレール入力アンプですが、両入力が入力電圧範囲を超えないように注意する必要があります。通常の負帰還動作状態では、アンプは2つの入力が同電圧になるように出力を補正します。ただし、いずれかの入力が入力電圧範囲を超えると、大きな電流がアンプ内のESD保護ダイオードを流れます。

これらのダイオードは、静電放電に対して入力トランジスタを保護するために入力と各電源レールとの間に接続されており、通常は逆バイアスされていますが、入力電圧が電源電圧を超えると、これらのESDダイオードは順方向にバイアスされることがあります。電流制限がない場合、大きな電流がこれらのダイオードを流れて、デバイスの永久的な損傷が発生します。入力に過電圧が加えられる場合、適切な抵抗を挿入して、ダイオード電流を 5mA 以下に制限する必要があります。

入力オフセット電圧調整範囲

ADA4627-1/ADA4637-1 SOICパッケージには、幾つかの既存デザインとの互換性を確保するためにオフセット調整ピンがあります。推奨オフセット・ヌル回路を図46に示します。

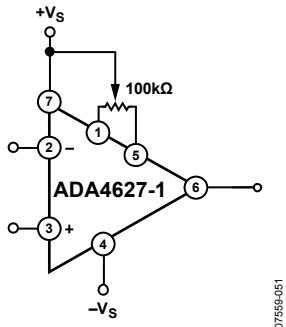


図 46.標準オフセット・ヌル回路

$100\text{k}\Omega$ のポテンショメータを使用した場合、調整範囲は $\pm 11\text{mV}$ 以上になりますが、 V_{OS} 温度ドリフトは、オフセット調整 1mV ごとに $数\mu\text{V}/^\circ\text{C}$ 増えます。ADA4627-1/ADA4637-1では一致した薄膜抵抗を使用しています。この薄膜抵抗はオフセット電圧とオフセット電圧ドリフトを小さくするため2点の温度でレーザ・トリムされています。室温でのオフセット電圧は 0.5mV 以下で、オフセット電圧ドリフトは $数\mu\text{V}/^\circ\text{C}$ 以下であるため、特にシグナル・チェーン全体に対するオフセット調整として、オフセット調整ピンを使用することは推奨されません。シグナル・チェーン・オフセットは、複合アンプ構成で使用されるオート・ゼロ・アンプを使って対処することができます。あるいは、ADA4627-1またはADA4637-1が反転アンプ・ステージ内にある場合、ポテンショメータを追加するように容易に変更することができます(図47参照)。LFCSPパッケージには、オフセット調整ピンがありません。

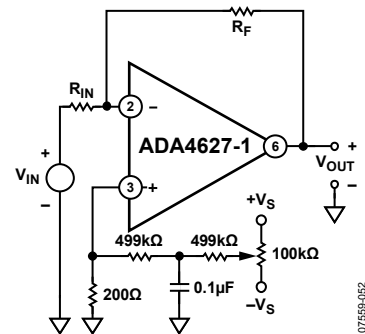


図 47.反転ステージ用の代替オフセット・ヌル回路

入力バイアス電流

ADA4627-1/ADA4637-1はJFET入力ステージを持っているため、逆バイアスされたジャンクションに起因する入力バイアス電流が、 10°C ごとに約2倍になるリーク電流を持ちます。デバイスの消費電力とパッケージの熱抵抗との組み合わせにより、ジャンクション温度は周囲より $20\sim 30^\circ\text{C}$ 高くなります。このパラメータは、チップ温度が平衡に到達しない高速ATE装置を使ってテストされます。この測定は、表2に示す室温での保証最大値に一致させるため、ベンチ計測と相関がとられます。

温度をできるだけ低くし、かつ出力に大きな負荷を使うことにより、入力電流を小さくすることができます。

ノイズに対する注意事項

JFET入力ステージは、非常に小さい入力電圧ノイズと入力電流ノイズを提供します。室温での $1\text{k}\Omega$ 抵抗の熱ノイズは $4\text{nV}/\text{Hz}$ であるため、DC結合の反転アンプ構成と非反転アンプ構成に対しては小さい値の抵抗を使う必要があります。トランスインピーダンス・アンプ(TIA)の場合、電流ノイズの方が重要になります。

ADA4627-1/ADA4637-1は、これらの両アプリケーションに対する優れた選択肢です。アナログ・デバイスでは、様々な電源電圧範囲に対して最適化された様々な製造プロセスにより多様な低電圧ノイズと低電流ノイズのオペアンプを提供しています。低ノイズ・オペアンプ・ファミリーのノイズ、計算、セレクション・テーブルについては、アプリケーション・ノートAN-940を参照してください。

THD + Nの測定

総合高調波歪み+ノイズ(THD + N)は、通常、Audio Precision, Inc™のようなオーディオ・アナライザを使って測定します。アナライザは、開始周波数から最終周波数まで掃引する低歪み発振器から構成されています。発振器は被テスト回路に接続され、回路の出力がアナライザへ戻されます。

アナライザは、掃引発振器によるロック・ステップでチューニング可能なノッチ・フィルタを内蔵しています。このフィルタにより、基本波を除去し、すべての高調波と広帯域ノイズを通過させて、内蔵電圧計で測定しますが、ノッチ・フィルタに直列に切り替え可能なローパス・フィルタが設けてあります。正弦波を100 Hzとすると、10次高調波は1 kHzであるため、80 kHzのロー・パスを使うことは問題になりません。発振器が20 kHzに近づくと、4次高調波(80 kHz)が部分的に減衰されて、電圧計の測定値は小さくなります。メーカーの提供するTHD + Nカーブを評価する際、テスト条件に十分注意する必要があります。80 kHzローパス・フィルタと500 kHzフィルタとの違いを図48に示します。

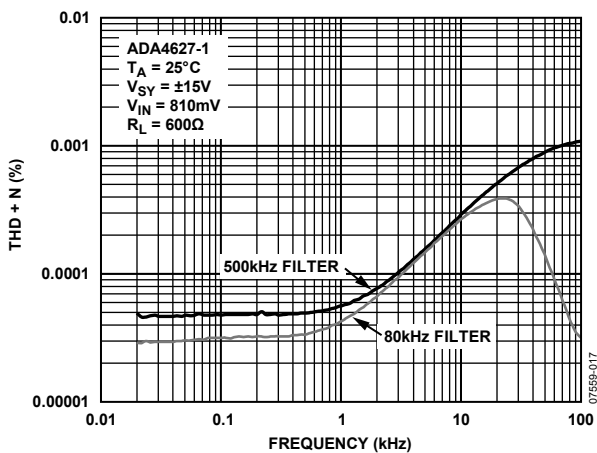


図 48. THD + N の周波数特性

プリント回路ボードのレイアウト、バイアス電流、バイパス

室温で非常に小さいADA4627-1/ADA4637-1の入力バイアス電流を利用するためには、リーク・パスを考慮する必要があります。プリント回路ボード(PCB)の抵抗は、埃や湿度により数十分の1インチで100 MΩになることがあります。2点間に1 mVの電位差があると、10 pAのリーク電流が発生し、この値は保証最大値より大きくなります。

オペアンプ入力、予測する電圧に維持した金属パターンで回路を取り囲むことにより保護する必要があります。反転構成またはトランスインピーダンス・アンプの場合(図49参照)、反転ノードと非反転ノードを雑音のないアナログ・グラウンド・レベルに維持されたパターンにより取り囲むことができます。

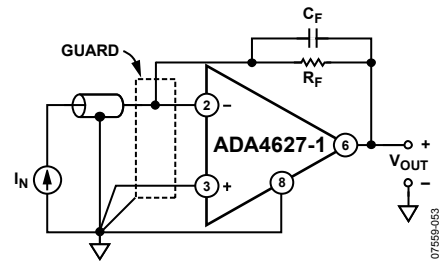


図 49. 反転アンプの保護

非反転構成の場合、パターンを帰還分圧器から駆動することができますが、パターンを低インピーダンス駆動できるように抵抗を選択する必要があります(図 50 参照)。

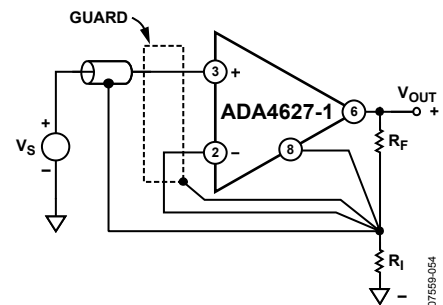


図 50. 非反転アンプの保護

ボード・レイアウトは、パターンをできるだけ短くして小型にする必要があります。摩擦電気や圧電効果のようなボードの 2 次的な考慮事項、さらに絶縁材属性テーブルについては、AD549 データシートをご覧ください。

場合によっては、空中電流からのシールドが役立つこともあります。経験則として、ゲイン帯域幅積が 1 MHz 以上のオペアンプの場合、バイパス・コンデンサはデバイスから 3 mm 以内に配置する必要があります。各電源は、0.01 μF のセラミック・コンデンサと 1 μF のバルク・デカップリング・コンデンサの並列接続でバイパスする必要があります。セラミック・コンデンサは、オペアンプの近くに接続する必要があります。インダクタンスと容量が増えてしまうソケットは使用しないでください。

出力位相の反転

出力位相の反転は、入力同相モード電圧が範囲を超えるとある種のアンプで発生します。同相モード電圧が同相モード範囲の外側に移動すると、これらのアンプの出力は電源レールの反対側に突然ジャンプします。これは差動入力対が停止することに起因して、出力に誤動作を発生させる内部電圧の急激なシフトが生ずるためです。

ADA4627-1/ADA4637-1アンプは、両入力が規定入力電圧範囲内に維持されている限り、出力位相の反転が発生しないように注意深くデザインされています。さらに、片方または両方の入力が入力電圧範囲を超えても、電源レールの内側にある場合には、内部ループが開いて出力が変化します。このため、入力は常にいずれかの電源レールより少なくとも3 V離しておく必要があります。

非補償オペアンプ

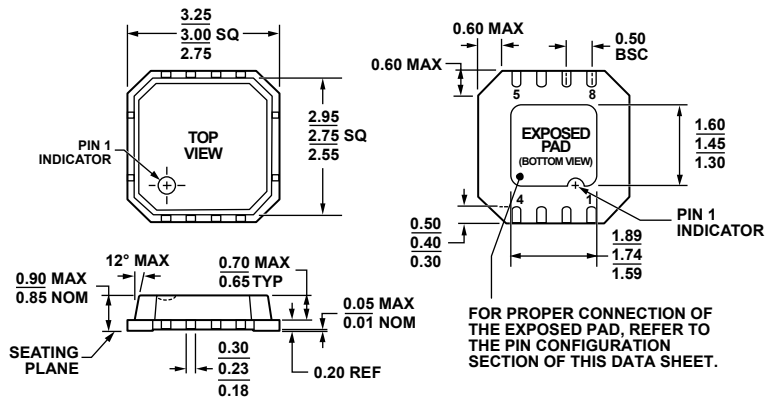
ADA4637-1は補償のないオペアンプであるため、常に5以上のノイズ・ゲインで動作させる必要があります。詳細については、<http://www.analog.com/jp/index.html> のチュートリアルMT-033「*Voltage Feedback Op Amp Gain and Bandwidth*」をご覧ください。

容量負荷の駆動

オペアンプ出力の容量が増えると、位相シフトが大きくなるため、安定性が損なわれ、オーバーシュートまたは発振が生じます。

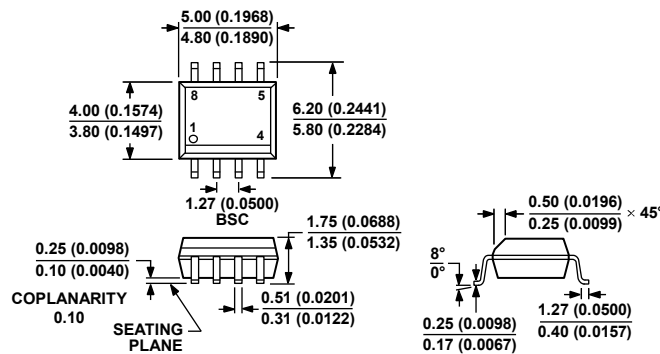
す。ADA4627-1/ADA4637-1は位相マージンが大きく、出力インピーダンスが小さいため、適度な容量値を駆動することができます。これは、スイッチド・コンデンサ型ADCの入力を駆動する際にアンプを使用する場合に発生します。その他の考慮事項と種々の回路ソリューションについては、<http://www.analog.com/jp/index.html>から提供しているアナログ・ダイアログ資料「*Ask the Applications Engineer-25, Op Amps Driving Capacitive Loads*」をご覧ください。

外形寸法



080308-B

図 51.8 ピン・リードフレーム・チップ・スケール・パッケージ [LFCSVP]
 3 mm × 3 mm ボディ、極薄、デュアル・リード
 (CP-8-2)
 寸法: mm



COMPLIANT TO JEDEC STANDARDS MS-012-AA
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

図 52.8 ピン標準スモール・アウトライン・パッケージ [SOIC_N]
 ナロー・ボディ
 (R-8)
 寸法: mm (インチ)

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option	Branding
ADA4627-1ACPZ-R2	-40°C to +125°C	8-Lead LFCSP_VD	CP-8-2	A29
ADA4627-1ACPZ-RL	-40°C to +125°C	8-Lead LFCSP_VD	CP-8-2	A29
ADA4627-1ACPZ-R7	-40°C to +125°C	8-Lead LFCSP_VD	CP-8-2	A29
ADA4627-1ARZ	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4627-1ARZ-RL	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4627-1ARZ-R7	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4627-1BRZ	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4627-1BRZ-R7	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4627-1BRZ-RL	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4637-1ACPZ-R2	-40°C to +125°C	8-Lead LFCSP_VD	CP-8-2	A2S
ADA4637-1ACPZ-RL	-40°C to +125°C	8-Lead LFCSP_VD	CP-8-2	A2S
ADA4637-1ACPZ-R7	-40°C to +125°C	8-Lead LFCSP_VD	CP-8-2	A2S
ADA4637-1ARZ	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4637-1ARZ-RL	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4637-1ARZ-R7	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4637-1BRZ	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4637-1BRZ-R7	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4637-1BRZ-RL	-40°C to +125°C	8-Lead SOIC_N	R-8	

¹ Z = RoHS 準拠製品。