

抵抗1本で利得を プログラム可能な 高精度計装アンプ

特長

- 1本の利得設定抵抗: $G = 1 \sim 10,000$
- 利得誤差: $G = 10$ 、最大0.08%
- 入力オフセット電圧ドリフト: 最大 $0.3\mu\text{V}/^\circ\text{C}$
- 2本の外付け5k抵抗でIEC1000-4-2レベル4 ESDテストに適合
- 利得非直線性: $G=10$ 、最大10ppm
- 入力オフセット電圧: $G=10$ 、最大 $60\mu\text{V}$
- 入力バイアス電流: 最大350pA
- $G=1$ でのPSRR: 最小105dB
- $G=1$ でのCMRR: 最小90dB
- 消費電流: 最大1.3mA
- 広い電源電圧範囲: $\pm 2.3\text{V} \sim \pm 18\text{V}$
- 1kHzの電圧ノイズ: $7.5\text{nV}/\sqrt{\text{Hz}}$
- 0.1Hz ~ 10Hzノイズ: $0.28\mu\text{Vp-p}$
- 8ピンPDIPおよびSOパッケージ

アプリケーション

- ブリッジ・アンプ
- ストレインゲージ・アンプ
- 熱電対アンプ
- 差動からシングルエンドのコンバータ
- 医療用計測器

LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

概要

LT[®]1167は、1 ~ 10,000の利得を設定するのに1本の外付け抵抗しか必要としない、低消費電力の高精度計装アンプです。7.5nV/√Hz (1kHz時)の低電圧ノイズで低消費電力(±2.3V ~ ±15V電源で標準0.9mA)を実現しています。

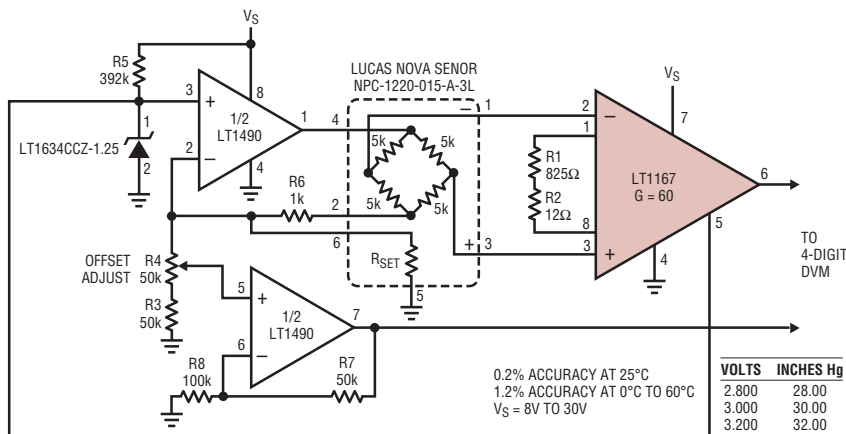
2kという小さい負荷抵抗に対しても、最大非直線性10ppmと最大利得誤差0.08%($G=10$)という精度は低下しません。LT1167はレーザー・トリミングされており、非常に低い入力オフセット電圧(最大40μV)およびドリフト(0.3μV/°C)、高いCMRR(90dB、 $G=1$)およびPSRR(105dB、 $G=1$)を実現しています。スーパーベータ・プロセスを駆使して、最大350pAの低入力バイアス電流を達成しています。出力はどのような利得構成でも1000pFまでの容量性負荷を扱うことができ、最大13kV(人体モデル)までのESDに対して保護されています。LT1167は2本の5k抵抗を外付けすれば、IEC1000-4-2レベル4仕様に適合します。

LT1167は8ピンPDIP およびSO パッケージで供給されるので、複数のオペアンプと抵抗によるディスクリート設計に比べて、必要なPC基板面積が大幅に削減されます。

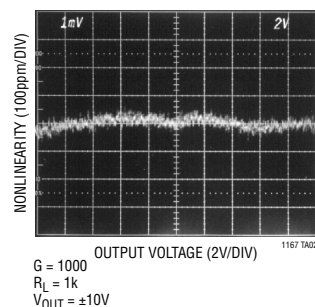
LT1167-1はLT1167と同じ性能を備えていますが、高同相電圧での入力電流特性により、入力インピーダンスの高いアプリケーションへの応用面でさらに優れています(「アプリケーション情報」のセクションを参照)。

標準的応用例

単一電源気圧計



利得非直線性



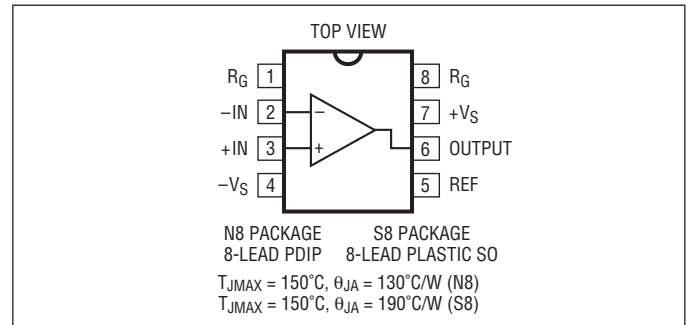
LT1167

絶対最大定格

(Note 1)

電源電圧.....	±20V
差動入力電圧(電源電圧内).....	±40V
入力電圧(電源電圧と等しい).....	±20V
入力電流(Note 3).....	±20mA
出力短絡時間.....	無期限
動作温度範囲.....	-40°C ~ 85°C
規定温度範囲	
LT1167AC/LT1167C/	
LT1167AC-1/LT1167C-1 (Note 4).....	0°C ~ 70°C
LT1167AI/LT1167I/	
LT1167AI-1/LT1167I-1.....	-40°C ~ 85°C
保存温度範囲.....	-65°C ~ 150°C
リード温度(半田付け、10秒).....	300°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	規定温度範囲
LT1167ACN8#PBF	LT1167ACN8#TRPBF	LT1167AC	8-Lead PDIP	0°C to 70°C
LT1167ACS8#PBF	LT1167ACS8#TRPBF	1167A	8-Lead Plastic SO	0°C to 70°C
LT1167AIN8#PBF	LT1167AIN8#TRPBF	LT1167AI	8-Lead PDIP	-40°C to 85°C
LT1167AIS8#PBF	LT1167AIS8#TRPBF	1167AI	8-Lead Plastic SO	-40°C to 85°C
LT1167CN8#PBF	LT1167CN8#TRPBF	LT1167C	8-Lead PDIP	0°C to 70°C
LT1167CS8#PBF	LT1167CS8#TRPBF	1167	8-Lead Plastic SO	0°C to 70°C
LT1167IN8#PBF	LT1167IN8#TRPBF	LT1167I	8-Lead PDIP	-40°C to 85°C
LT1167IS8#PBF	LT1167IS8#TRPBF	1167I	8-Lead Plastic SO	-40°C to 85°C
LT1167CS8-1#PBF	LT1167CS8-1#TRPBF	11671	8-Lead Plastic SO	0°C to 70°C
LT1167IS8-1#PBF	LT1167IS8-1#TRPBF	11671	8-Lead Plastic SO	-40°C to 85°C
LT1167ACS8-1#PBF	LT1167ACS8-1#TRPBF	11671	8-Lead Plastic SO	0°C to 70°C
LT1167AIS8-1#PBF	LT1167AIS8-1#TRPBF	11671	8-Lead Plastic SO	-40°C to 85°C
鉛ベース仕様	テープアンドリール	製品マーキング*	パッケージ	規定温度範囲
LT1167ACN8	LT1167ACN8#TR	LT1167AC	8-Lead PDIP	0°C to 70°C
LT1167ACS8	LT1167ACS8#TR	1167A	8-Lead Plastic SO	0°C to 70°C
LT1167AIN8	LT1167AIN8#TR	LT1167AI	8-Lead PDIP	-40°C to 85°C
LT1167AIS8	LT1167AIS8#TR	1167AI	8-Lead Plastic SO	-40°C to 85°C
LT1167CN8	LT1167CN8#TR	LT1167C	8-Lead PDIP	0°C to 70°C
LT1167CS8	LT1167CS8#TR	1167	8-Lead Plastic SO	0°C to 70°C
LT1167IN8	LT1167IN8#TR	LT1167I	8-Lead PDIP	-40°C to 85°C
LT1167IS8	LT1167IS8#TR	1167I	8-Lead Plastic SO	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

*温度グレードは出荷時のコンテナのラベルで識別されます。

非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性

注記がない限り、 $V_S = \pm 15V$ 、 $V_{CM} = 0V$ 、 $T_A = 25^\circ C$ 、 $R_L = 2k\Omega$

SYMBOL	PARAMETER	CONDITIONS (NOTE 7)	LT1167AC/LTC1167AI LT1167AC-1/LTC1167AI-1			LT1167C/LTC1167I LT1167C-1/LTC1167I-1			UNITS	
			MIN	TYP	MAX	MIN	TYP	MAX		
G	Gain Range	$G = 1 + (49.4k/R_G)$	1		10k	1		10k		
	Gain Error	$G = 1$		0.008	0.02		0.015	0.03	%	
		$G = 10$ (Note 2)			0.010	0.08		0.020	0.10	%
		$G = 100$ (Note 2)			0.025	0.08		0.030	0.10	%
$G = 1000$ (Note 2)				0.049	0.10		0.040	0.10	%	
Gain Nonlinearity (Note 5)	$V_O = \pm 10V$, $G = 1$ $V_O = \pm 10V$, $G = 10$ and 100 $V_O = \pm 10V$, $G = 1000$		1	6		1.5	10	ppm		
			2	10		3	15	ppm		
			15	40		20	60	ppm		
		$V_O = \pm 10V$, $G = 1$, $R_L = 600$	5	12		6	15	ppm		
		$V_O = \pm 10V$, $G = 10$ and 100, $R_L = 600$	6	15		7	20	ppm		
	$V_O = \pm 10V$, $G = 1000$, $R_L = 600$	20	65		25	80	ppm			
V_{OST}	Total Input Referred Offset Voltage	$V_{OST} = V_{OSI} + V_{OSO}/G$								
V_{OSI}	Input Offset Voltage	$G = 1000$, $V_S = \pm 5V$ to $\pm 15V$		15	40		20	60	μV	
V_{OSO}	Output Offset Voltage	$G = 1$, $V_S = \pm 5V$ to $\pm 15V$		40	200		50	300	μV	
I_{OS}	Input Offset Current			90	320		100	450	pA	
I_B	Input Bias Current			50	350		80	500	pA	
e_n	Input Noise Voltage (Note 8)	0.1Hz to 10Hz, $G = 1$		2.00			2.00		μV_{P-P}	
		0.1Hz to 10Hz, $G = 10$		0.50			0.50		μV_{P-P}	
		0.1Hz to 10Hz, $G = 100$ and 1000		0.28			0.28		μV_{P-P}	
Total RTI Noise = $\sqrt{e_{ni}^2 + (e_{no}/G)^2}$ (Note 8)										
e_{ni}	Input Noise Voltage Density (Note 8)	$f_0 = 1kHz$		7.5	12		7.5	12	nV/\sqrt{Hz}	
e_{no}	Output Noise Voltage Density (Note 8)	$f_0 = 1kHz$ (Note 3)		67	90		67	90	nV/\sqrt{Hz}	
i_n	Input Noise Current	$f_0 = 0.1Hz$ to 10Hz		10			10		pA_{P-P}	
	Input Noise Current Density	$f_0 = 10Hz$		124			124		fA/\sqrt{Hz}	
R_{IN}	Input Resistance	$V_{IN} = \pm 10V$	200	1000		200	1000		$G\Omega$	
$C_{IN(DIFF)}$	Differential Input Capacitance	$f_0 = 100kHz$		1.6			1.6		pF	
$C_{IN(CM)}$	Common Mode Input Capacitance	$f_0 = 100kHz$		1.6			1.6		pF	
V_{CM}	Input Voltage Range	$G = 1$, Other Input Grounded $V_S = \pm 2.3V$ to $\pm 5V$ $V_S = \pm 5V$ to $\pm 18V$	$-V_S + 1.9$		$+V_S - 1.2$	$-V_S + 1.9$		$+V_S - 1.2$	V	
			$-V_S + 1.9$		$+V_S - 1.4$	$-V_S + 1.9$		$+V_S - 1.4$	V	
CMRR	Common Mode Rejection Ratio	1k Source Imbalance, $V_{CM} = 0V$ to $\pm 10V$	$G = 1$ $G = 10$ $G = 100$ $G = 1000$	90	95		85	95		dB
				106	115		100	115		dB
				120	125		110	125		dB
				126	140		120	140		dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 2.3V$ to $\pm 18V$ $G = 1$ $G = 10$ $G = 100$ $G = 1000$	105	120		100	120		dB	
			125	135		120	135		dB	
			131	140		126	140		dB	
			135	150		130	150		dB	
I_S	Supply Current	$V_S = \pm 2.3V$ to $\pm 18V$		0.9	1.3		0.9	1.3	mA	
V_{OUT}	Output Voltage Swing	$R_L = 10k$ $V_S = \pm 2.3V$ to $\pm 5V$ $V_S = \pm 5V$ to $\pm 18V$	$-V_S + 1.1$		$+V_S - 1.2$	$-V_S + 1.1$		$+V_S - 1.2$	V	
			$-V_S + 1.2$		$+V_S - 1.3$	$-V_S + 1.2$		$+V_S - 1.3$	V	

電気的特性

注記がない限り、 $V_S = \pm 15V$ 、 $V_{CM} = 0V$ 、 $T_A = 25^\circ C$ 、 $R_L = 2k\Omega$ 。

SYMBOL	PARAMETER	CONDITIONS (NOTE 7)	LT1167AC/LTC1167AI LT1167AC-1/LTC1167AI-1			LT1167C/LTC1167I LT1167C-1/LTC1167I-1			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
I_{OUT}	Output Current		20	27		20	27		mA
BW	Bandwidth	G = 1 G = 10 G = 100 G = 1000		1000 800 120 12			1000 800 120 12		kHz kHz kHz kHz
SR	Slew Rate	G = 1, $V_{OUT} = \pm 10V$	0.75	12		0.75	1.2		V/ μs
	Settling Time to 0.01%	10V Step G = 1 to 100 G = 1000		14 130			14 130		μs μs
R_{REFIN}	Reference Input Resistance			20			20		k Ω
I_{REFIN}	Reference Input Current	$V_{REF} = 0V$		50			50		μA
V_{REF}	Reference Voltage Range		$-V_S + 1.6$		$+V_S - 1.6$	$-V_S + 1.6$		$+V_S - 1.6$	V
A_{VREF}	Reference Gain to Output			1 ± 0.0001			1 ± 0.0001		

● は全動作温度範囲での規格値を意味する。

それ以外は $T_A = 25^\circ C$ での値。注記がない限り、 $V_S = \pm 15V$ 、 $V_{CM} = 0V$ 、 $0^\circ C \leq T_A \leq 70^\circ C$ 、 $R_L = 2k\Omega$ 。

SYMBOL	PARAMETER	CONDITIONS (NOTE 7)	LT1167AC/LT1167AC-1			LT1167C/LT1167C-1			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
	Gain Error	G = 1 G = 10 (Note 2) G = 100 (Note 2) G = 1000 (Note 2)	●	0.01 0.08 0.09 0.14	0.03 0.30 0.30 0.33		0.012 0.100 0.120 0.140	0.04 0.33 0.33 0.35	% % % %
	Gain Nonlinearity	$V_{OUT} = \pm 10V$, G = 1 $V_{OUT} = \pm 10V$, G = 10 and 100 $V_{OUT} = \pm 10V$, G = 1000	● ● ●	1.5 3 20	10 15 60		3 4 25	15 20 80	ppm ppm ppm
G/T	Gain vs Temperature	G < 1000 (Note 2)	●	20	50		20	50	ppm/ $^\circ C$
V_{OST}	Total Input Referred Offset Voltage	$V_{OST} = V_{OSI} + V_{OSO}/G$							
V_{OSI}	Input Offset Voltage	$V_S = \pm 5V$ to $\pm 15V$	●	18	60		23	80	μV
V_{OSIH}	Input Offset Voltage Hysteresis	(Note 3, 6)		3.0			3.0		μV
V_{OSO}	Output Offset Voltage	$V_S = \pm 5V$ to $\pm 15V$	●	60	380		70	500	μV
V_{OSOH}	Output Offset Voltage Hysteresis	(Note 3, 6)		30			30		μV
V_{OSI}/T	Input Offset Drift (Note 8)	(Note 3)	●	0.05	0.3		0.06	0.4	$\mu V/^\circ C$
V_{OSO}/T	Output Offset Drift	(Note 3)	●	0.7	3		0.8	4	$\mu V/^\circ C$
I_{OS}	Input Offset Current		●	100	400		120	550	pA
I_{OS}/T	Input Offset Current Drift		●	0.3			0.4		pA/ $^\circ C$
I_B	Input Bias Current		●	75	450		105	600	pA
I_B/T	Input Bias Current Drift		●	0.4			0.4		pA/ $^\circ C$
V_{CM}	Input Voltage Range	G = 1, Other Input Grounded $V_S = \pm 2.3V$ to $\pm 5V$ $V_S = \pm 5V$ to $\pm 18V$	● ●	$-V_S + 2.1$ $-V_S + 2.1$	$+V_S - 1.3$ $+V_S - 1.4$		$-V_S + 2.1$ $-V_S + 2.1$	$+V_S - 1.3$ $+V_S - 1.4$	V V
CMRR	Common Mode Rejection Ratio	1k Source Imbalance, $V_{CM} = 0V$ to $\pm 10V$ G = 1 G = 10 G = 100 G = 1000	● ● ● ●	88 100 115 117	92 110 120 135		83 97 113 114	92 110 120 135	dB dB dB dB

電気的特性

● は全動作温度範囲での規格値を意味する。

それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_S = \pm 15\text{V}$ 、 $V_{CM} = 0\text{V}$ 、 $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ 、 $R_L = 2\text{k}$ 。

SYMBOL	PARAMETER	CONDITIONS (NOTE 7)	LT1167AC/LT1167AC-1			LT1167C/LT1167C-1			UNITS		
			MIN	TYP	MAX	MIN	TYP	MAX			
PSRR	Power Supply Rejection Ratio	$V_S = \pm 2.3\text{V}$ to $\pm 18\text{V}$	●								
		G = 1	●	103	115		98	115	dB		
		G = 10	●	123	130		118	130	dB		
		G = 100	●	127	135		124	135	dB		
		G = 1000	●	129	145		126	145	dB		
I_S	Supply Current	$V_S = \pm 2.3\text{V}$ to $\pm 18\text{V}$	●		1.0	1.5		1.0	1.5	mA	
V_{OUT}	Output Voltage Swing	$R_L = 10\text{k}$									
		$V_S = \pm 2.3\text{V}$ to $\pm 5\text{V}$	●	$-V_S+1.4$		$+V_S-1.3$		$-V_S+1.4$		$+V_S-1.3$	V
		$V_S = \pm 5\text{V}$ to $\pm 18\text{V}$	●	$-V_S+1.6$		$+V_S-1.5$		$-V_S+1.6$		$+V_S-1.5$	V
I_{OUT}	Output Current		●	16	21		16	21		mA	
SR	Slew Rate	G = 1, $V_{OUT} = \pm 10\text{V}$	●	0.65	1.1		0.65	1.1		V/ μs	
V_{REF}	REF Voltage Range	(Note 3)	●	$-V_S+1.6$		$+V_S-1.6$		$-V_S+1.6$		$+V_S-1.6$	V

● は全動作温度範囲での規格値を意味する。

それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_S = \pm 15\text{V}$ 、 $V_{CM} = 0\text{V}$ 、 $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$ 、 $R_L = 2\text{k}$ 。

SYMBOL	PARAMETER	CONDITIONS (NOTE 7)	LT1167AI/LT1167AI-1			LT1167I/LT1167I-1			UNITS		
			MIN	TYP	MAX	MIN	TYP	MAX			
	Gain Error	G = 1	●		0.014	0.04		0.015	0.05	%	
		G = 10 (Note 2)	●		0.130	0.40		0.140	0.42	%	
		G = 100 (Note 2)	●		0.140	0.40		0.150	0.42	%	
		G = 1000 (Note 2)	●		0.160	0.40		0.180	0.45	%	
G_N	Gain Nonlinearity (Notes 2, 4)	$V_O = \pm 10\text{V}$, G = 1	●		2	15		3	20	ppm	
		$V_O = \pm 10\text{V}$, G = 10 and 100	●		5	20		6	30	ppm	
		$V_O = \pm 10\text{V}$, G = 1000	●		26	70		30	100	ppm	
G/T	Gain vs Temperature	G < 1000 (Note 2)	●		20	50		20	50	ppm/ $^\circ\text{C}$	
V_{OST}	Total Input Referred Offset Voltage	$V_{OST} = V_{OSI} + V_{OSO}/G$									
V_{OSI}	Input Offset Voltage		●		20	75		25	100	μV	
V_{OSIH}	Input Offset Voltage Hysteresis	(Notes 3, 6)			3.0			3.0		μV	
V_{OSO}	Output Offset Voltage		●		180	500		200	600	μV	
V_{OSOH}	Output Offset Voltage Hysteresis	(Notes 3, 6)			30			30		μV	
V_{OSI}/T	Input Offset Drift (Note 8)	(Note 3)	●		0.05	0.3		0.06	0.4	$\mu\text{V}/^\circ\text{C}$	
V_{OSO}/T	Output Offset Drift	(Note 3)	●		0.8	5		1	6	$\mu\text{V}/^\circ\text{C}$	
I_{OS}	Input Offset Current		●		110	550		120	700	pA	
I_{OS}/T	Input Offset Current Drift		●		0.3			0.3		pA/ $^\circ\text{C}$	
I_B	Input Bias Current		●		180	600		220	800	pA	
I_B/T	Input Bias Current Drift		●		0.5			0.6		pA/ $^\circ\text{C}$	
V_{CM}	Input Voltage Range	$V_S = \pm 2.3\text{V}$ to $\pm 5\text{V}$	●	$-V_S+2.1$		$+V_S-1.3$		$-V_S+2.1$		$+V_S-1.3$	V
		$V_S = \pm 5\text{V}$ to $\pm 18\text{V}$	●	$-V_S+2.1$		$+V_S-1.4$		$-V_S+2.1$		$+V_S-1.4$	V
CMRR	Common Mode Rejection Ratio	1k Source Imbalance, $V_{CM} = 0\text{V}$ to $\pm 10\text{V}$									
		G = 1	●	86	90		81	90		dB	
		G = 10	●	98	105		95	105		dB	
		G = 100	●	114	118		112	118		dB	
		G = 1000	●	116	133		112	133		dB	

電気的特性

● は全動作温度範囲での規格値を意味する。

それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_S = \pm 15\text{V}$ 、 $V_{CM} = 0\text{V}$ 、 $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ 、 $R_L = 2\text{k}\Omega$ 。

SYMBOL	PARAMETER	CONDITIONS (NOTE 7)	LT1167AI/LT1167AI-1			LT1167I/LT1167I-1			UNITS	
			MIN	TYP	MAX	MIN	TYP	MAX		
PSRR	Power Supply Rejection Ratio	$V_S = \pm 2.3\text{V to } \pm 18\text{V}$	●							
		G = 1	●	100	112		95	112	dB	
		G = 10	●	120	125		115	125	dB	
		G = 100	●	125	132		120	132	dB	
		G = 1000	●	128	140		125	140	dB	
I_S	Supply Current		●		1.1	1.6		1.1	1.6	mA
V_{OUT}	Output Voltage Swing	$V_S = \pm 2.3\text{V to } \pm 5\text{V}$	●	$-V_S + 1.4$		$+V_S - 1.3$	$-V_S + 1.4$		$+V_S - 1.3$	V
		$V_S = \pm 5\text{V to } \pm 18\text{V}$	●	$-V_S + 1.6$		$+V_S - 1.5$	$-V_S + 1.6$		$+V_S - 1.5$	V
I_{OUT}	Output Current		●	15	20		15	20		mA
SR	Slew Rate	G = 1, $V_{OUT} = \pm 10\text{V}$	●	0.55	0.95		0.55	0.95		V/ μs
V_{REF}	REF Voltage Range	(Note 3)	●	$-V_S + 1.6$		$+V_S - 1.6$	$-V_S + 1.6$		$+V_S - 1.6$	V

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 外付け利得抵抗RGの影響を含まない。

Note 3: このパラメータに対しては全数テストは実施されない。

Note 4: LT1167AC/LT1167C、LT1167AC-1/LT1167C-1はインダストリアル温度範囲に適合するように設計され、特性が定められ、適合することが見込まれているが、 $-40^\circ\text{C} \sim 85^\circ\text{C}$ ではテストされない。Iグレードのデバイスは保証されている。

Note 5: このパラメータは、長い時定数での熱の影響を測定しない高速自動テストで測定される。これらの熱の影響の大きさは、使用するパッケージ、ヒートシンク、およびエアフローの条件によって異なる。

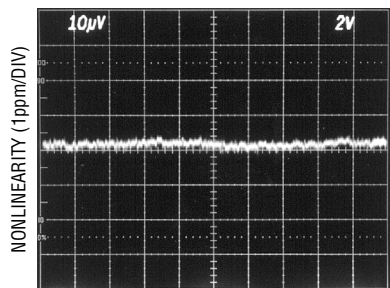
Note 6: オフセット電圧のヒステリシスは、デバイスがそれまでに置かれていた温度の高低によってパッケージ内部の応力が異なるために生じる。オフセット電圧は常に 25°C で測定されるが、Iグレードのデバイスは 85°C (Cグレードは 70°C)または -40°C (Cグレードは 0°C)に順次置かれた後、測定される。デバイスの60%はデータシートの標準限界値に適合する。

Note 7: 標準パラメータは、歩留まりパラメータ分布の60%として定義されている。

Note 8: 入力を基準とする。

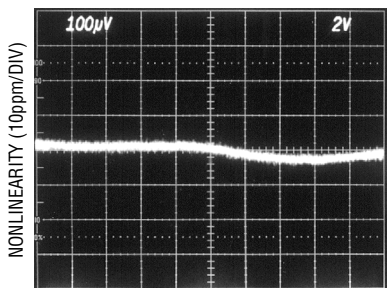
標準的性能特性

利得非直線性、G = 1



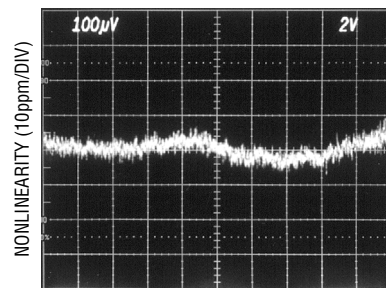
G = 1 OUTPUT VOLTAGE (2V/DIV)
 $R_L = 2k$
 $V_{OUT} = \pm 10V$

利得非直線性、G = 10



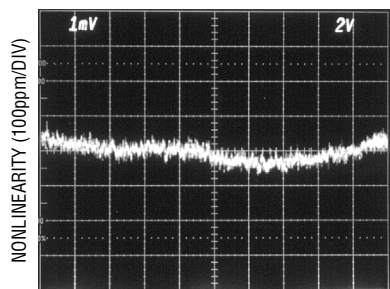
G = 10 OUTPUT VOLTAGE (2V/DIV)
 $R_L = 2k$
 $V_{OUT} = \pm 10V$

利得非直線性、G = 100



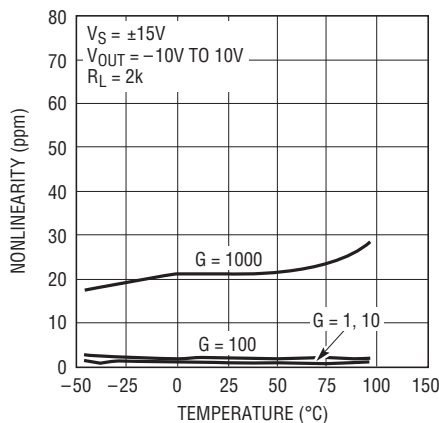
G = 100 OUTPUT VOLTAGE (2V/DIV)
 $R_L = 2k$
 $V_{OUT} = \pm 10V$

利得非直線性、G = 1000

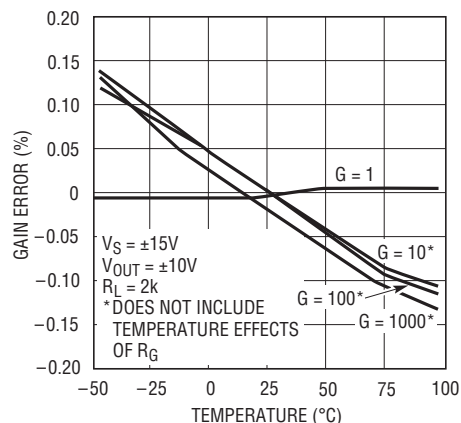


G = 1000 OUTPUT VOLTAGE (2V/DIV)
 $R_L = 2k$
 $V_{OUT} = \pm 10V$

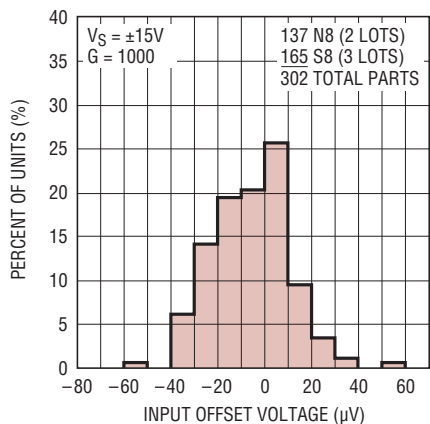
利得非直線性と温度



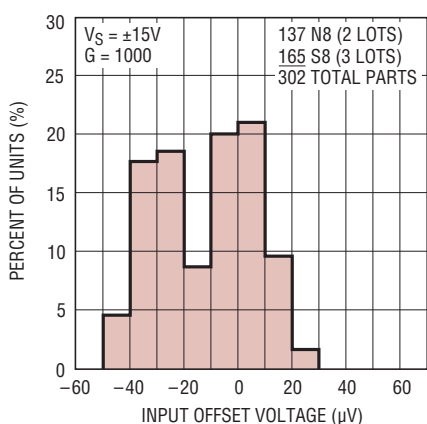
利得誤差と温度



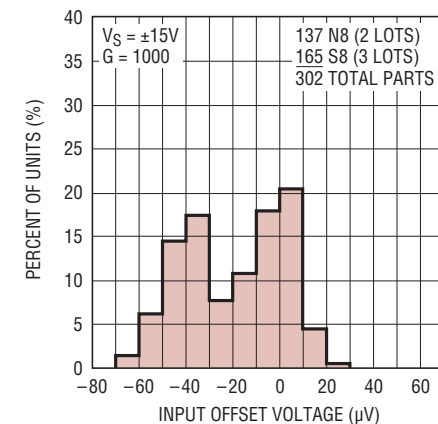
入力オフセット電圧の分布、
 $T_A = -40^\circ C$



入力オフセット電圧の分布、
 $T_A = 25^\circ C$

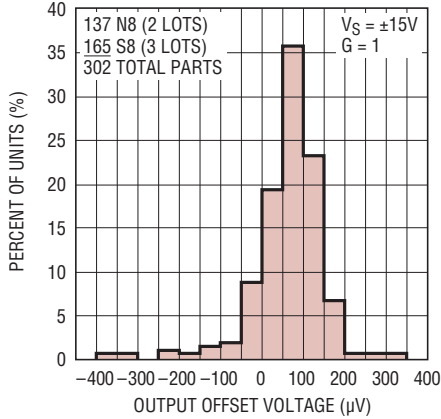


入力オフセット電圧の分布、
 $T_A = 85^\circ C$



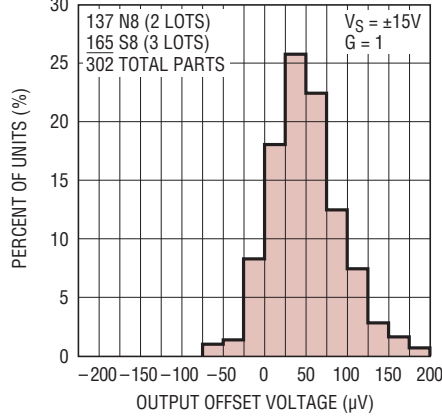
標準的性能特性

出力オフセット電圧の分布、
 $T_A = -40^\circ\text{C}$



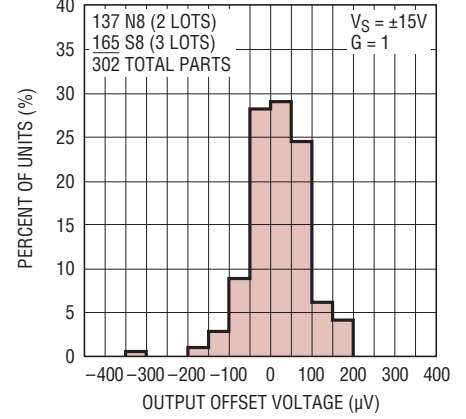
1167 G43

出力オフセット電圧の分布、
 $T_A = 25^\circ\text{C}$



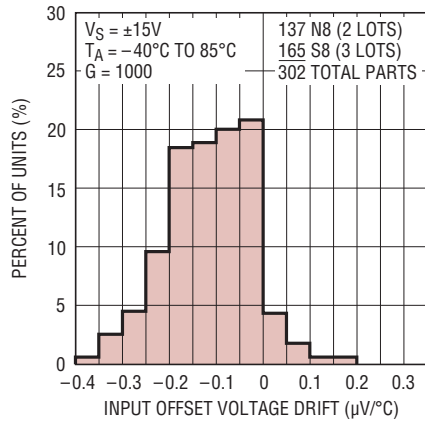
1167 G44

出力オフセット電圧の分布、
 $T_A = 85^\circ\text{C}$



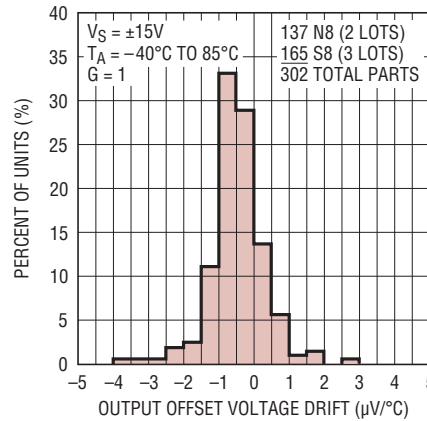
1167 G45

入力オフセット
電圧ドリフトの分布



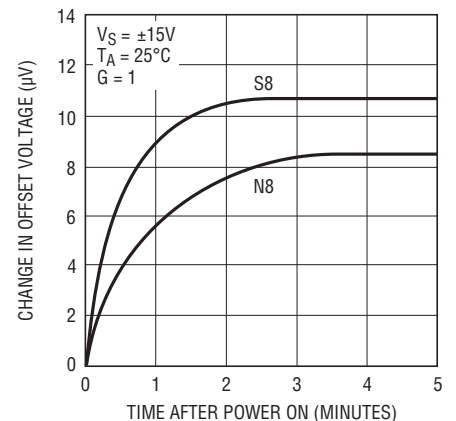
1167 G46

出力オフセット
電圧ドリフトの分布



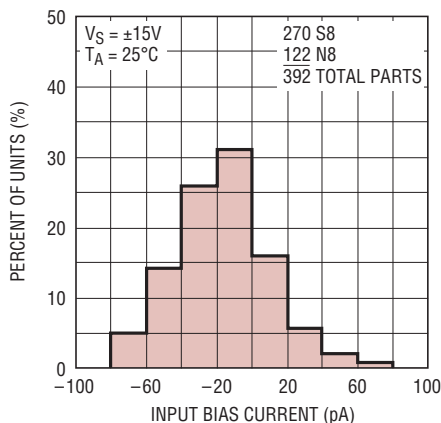
1167 G47

ウォームアップ・ドリフト



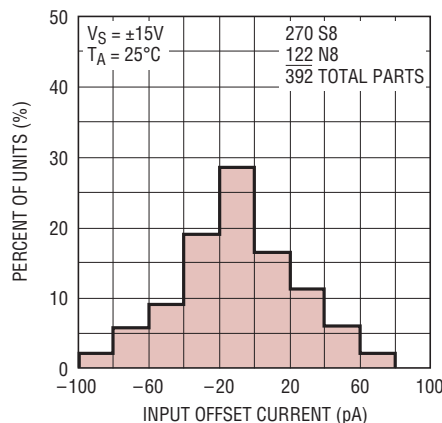
1167 G09

入力バイアス電流



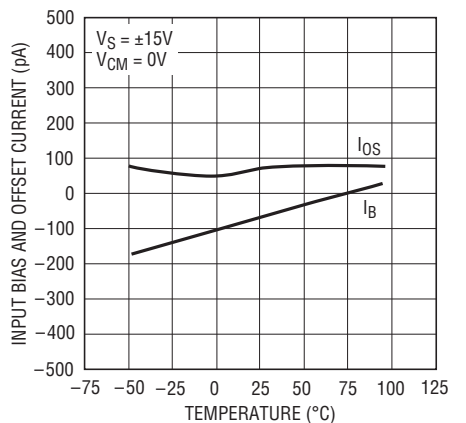
1167 G10

入力オフセット電流



1167 G11

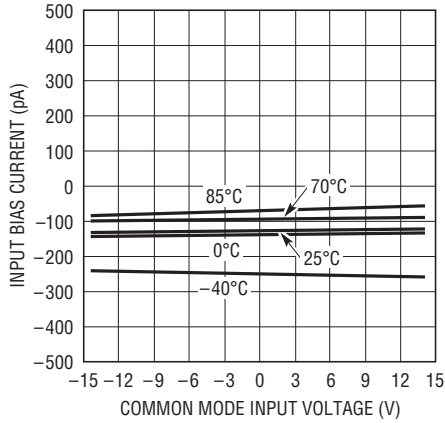
入力バイアス電流および
入力オフセット電流と温度



1167 G12

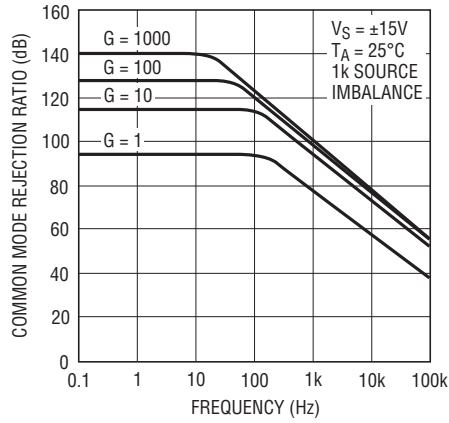
標準的性能特性

入力バイアス電流と同相入力電圧



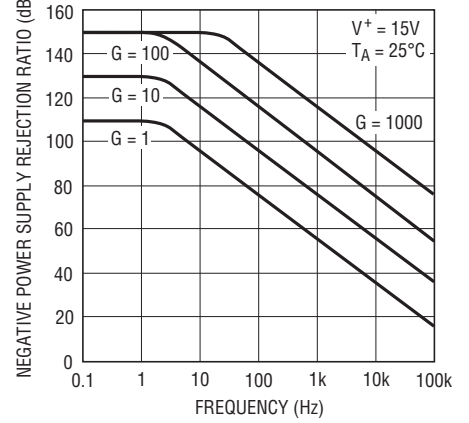
1167 G13

同相除去比と周波数



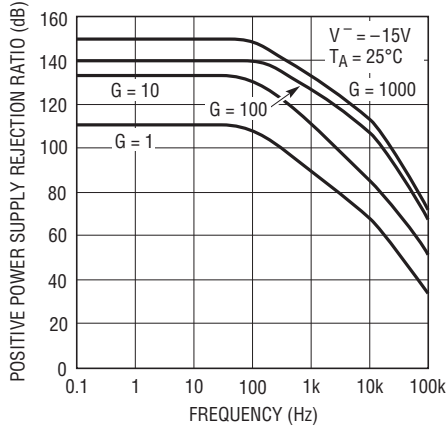
1167 G14

負電源除去比と周波数



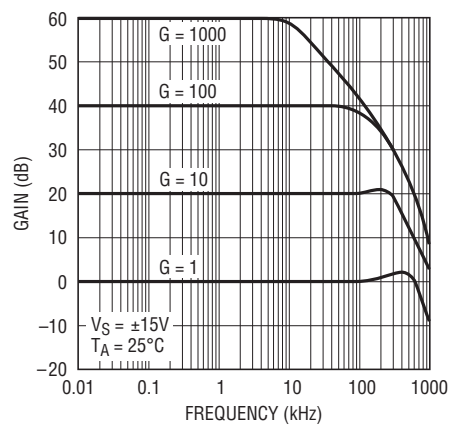
1167 G15

正電源除去比と周波数



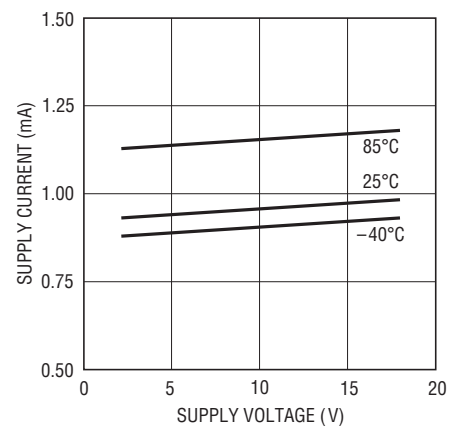
1167 G16

利得と周波数



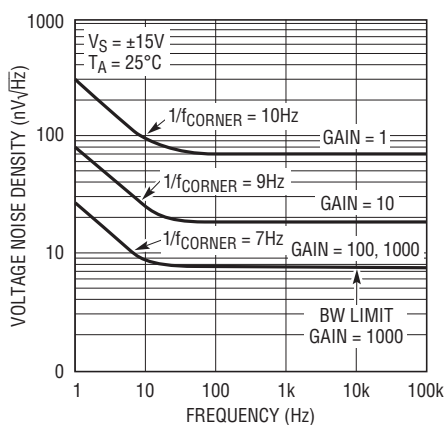
1167 G17

消費電流と電源電圧



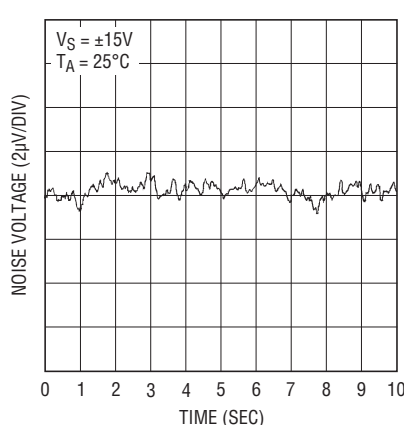
1167 G18

電圧ノイズ密度と周波数



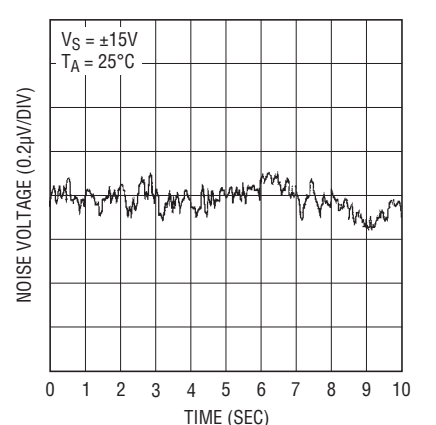
1167 G19

0.1Hz~10Hzノイズ電圧、G = 1



1167 G20

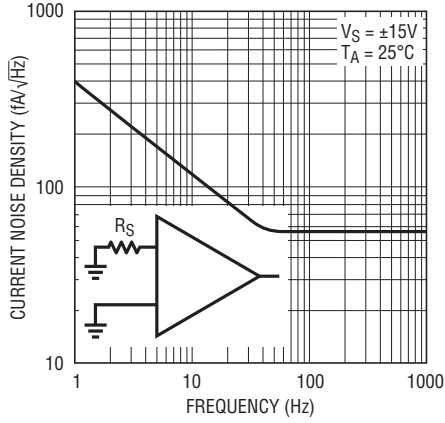
0.1Hz~10Hzノイズ電圧、
入力を基準、G = 1000



1167 G21

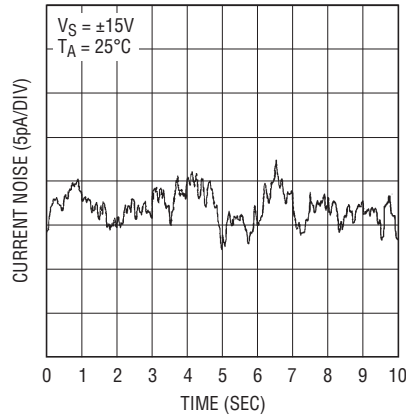
標準的性能特性

電流ノイズ密度と周波数



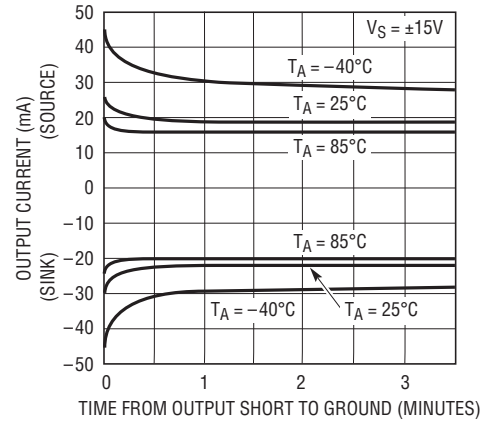
1167 G22

0.1Hz~10Hz電流ノイズ



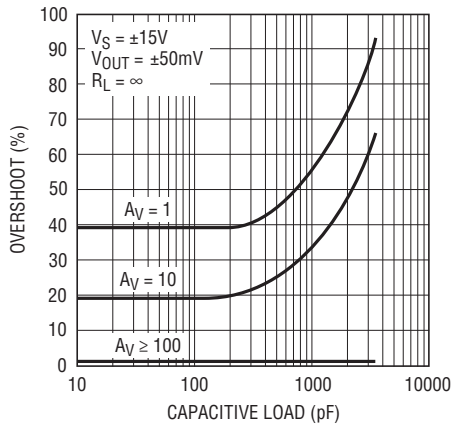
1167 G23

短絡電流と時間



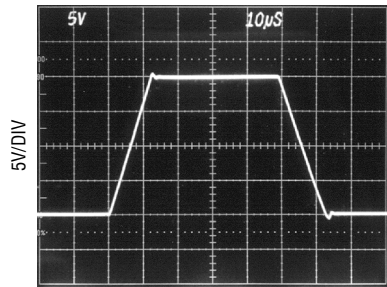
1167 G24

オーバーシュートと容量性負荷



1167 G25

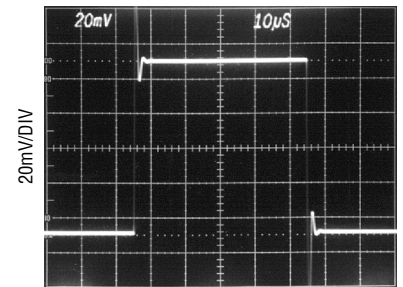
大信号の過渡応答



1167 G28

$G = 1$
 $V_S = \pm 15V$
 $R_L = 2k$
 $C_L = 60pF$

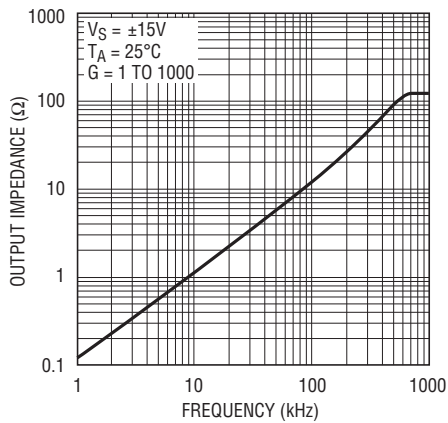
小信号の過渡応答



1167 G29

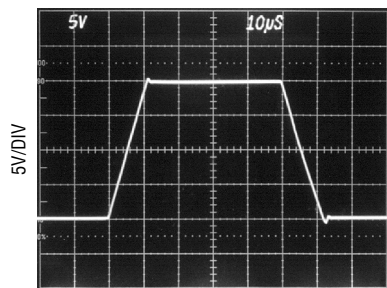
$G = 1$
 $V_S = \pm 15V$
 $R_L = 2k$
 $C_L = 60pF$

出力インピーダンスと周波数



1167 G26

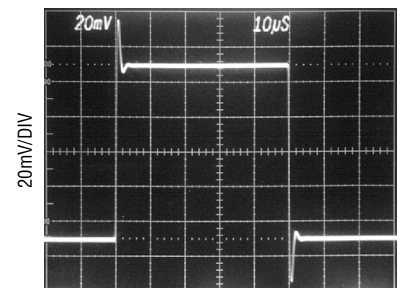
大信号の過渡応答



1167 G31

$G = 1$
 $V_S = \pm 15V$
 $R_L = 2k$
 $C_L = 60pF$

小信号の過渡応答

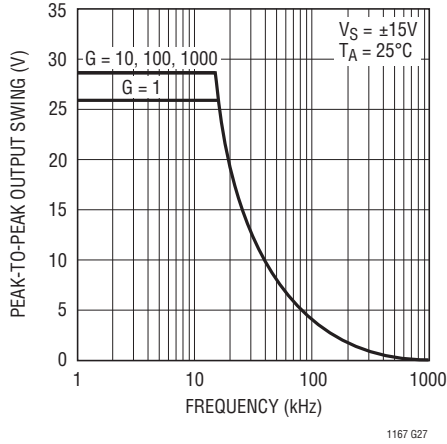


1167 G32

$G = 10$
 $V_S = \pm 15V$
 $R_L = 2k$
 $C_L = 60pF$

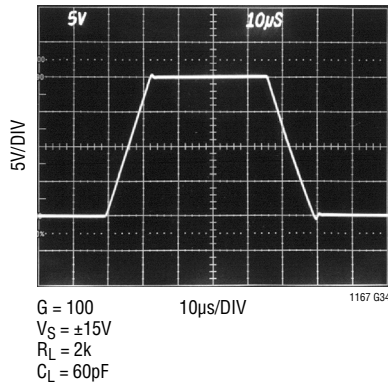
標準的性能特性

無歪み出力振幅と周波数



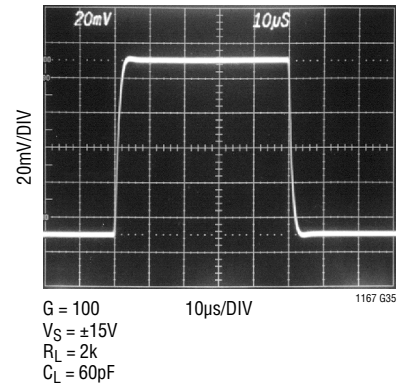
1167 G27

大信号の過渡応答



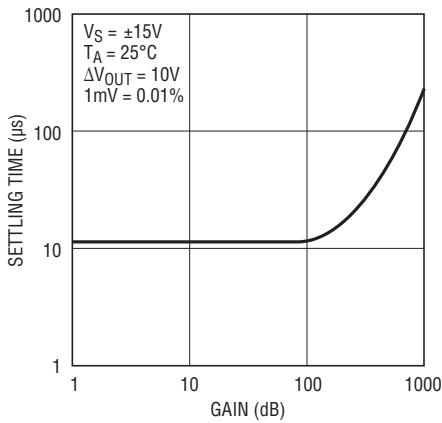
1167 G34

小信号の過渡応答



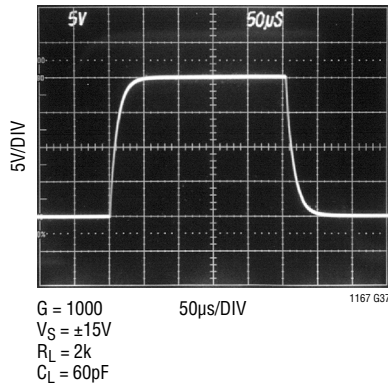
1167 G35

セトリング時間と利得



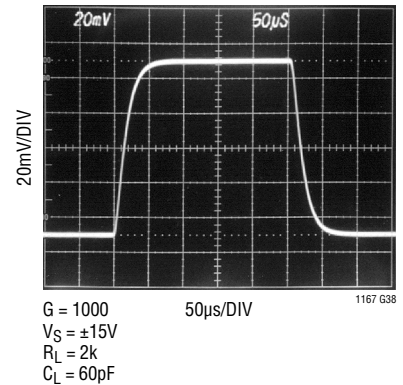
1167 G30

大信号の過渡応答



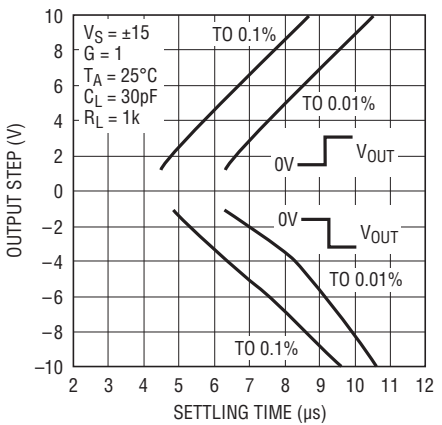
1167 G37

小信号の過渡応答



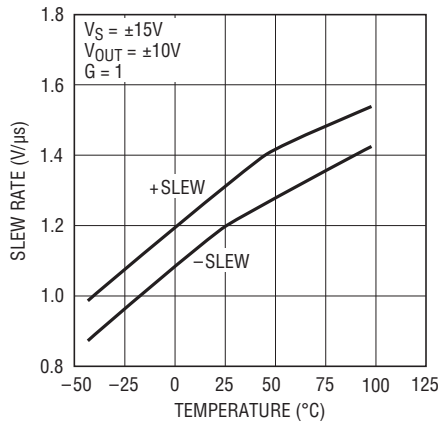
1167 G38

セトリング時間とステップ・サイズ



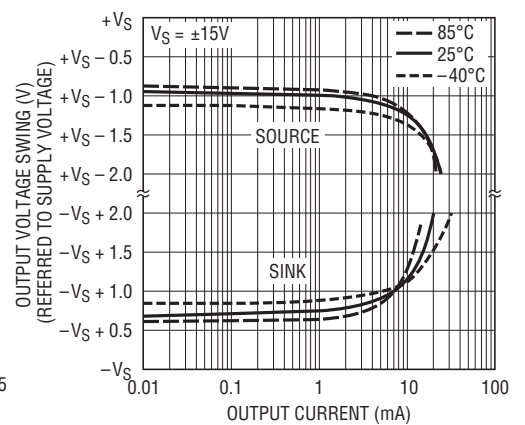
1167 G33

スルーレートと温度



1167 G36

出力電圧振幅と負荷電流



1167 G39

ブロック図

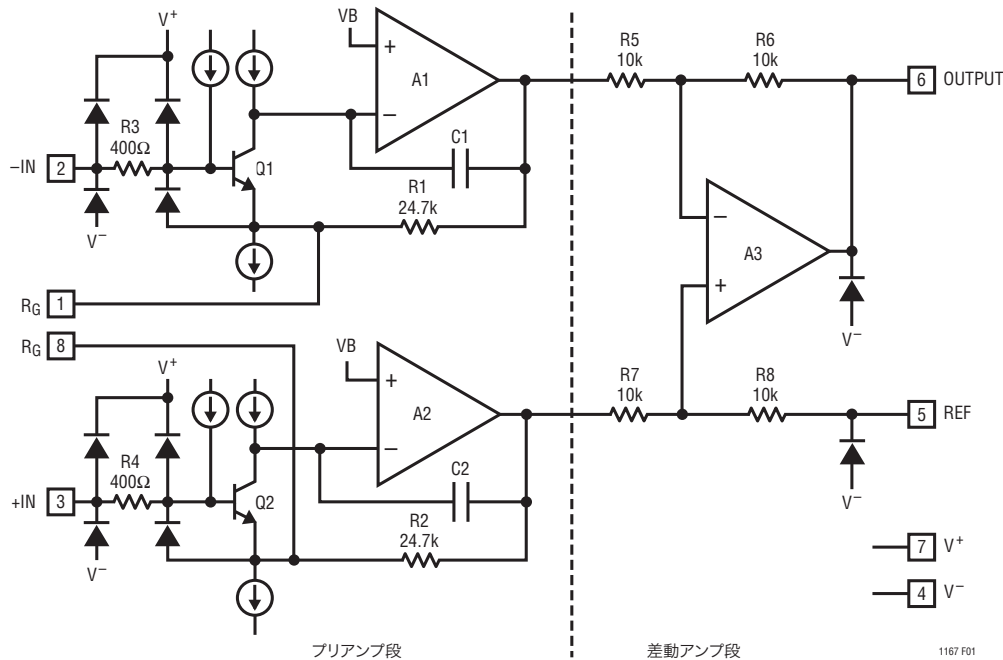


図1. ブロック図

動作原理

LT1167は3つのオペアンプで構成された計装アンプの改良バージョンです。レーザー・トリミングとモノリシック構造によって、全規定温度範囲にわたって回路パラメータの厳密なマッチングとトラッキングを可能にしています。以下の回路説明を理解するためには、ブロック図(図1)を参照してください。Q1およびQ2のコレクタ電流は、オフセット電圧ドリフトを最小にするために調整され、高レベルの性能を保証しています。1本の外付け抵抗 R_G だけで利得を正確($G = 100$ で0.05%)に設定できるように、R1とR2は24.7kの絶対値に調整されています。R_G値によって、プリアンプ段の相互コンダクタンスを決定します。プログラムされた利得を大きくするためにR_Gを減らすと、入力プリアンプ段の相互コンダクタンスは、入力トランジスタQ1およびQ2の相互コンダクタンスまで増加します。これにより、プログラムされた利得が増加すると、開ループ利得が増加し、入力基準の利得に関連する誤差とノイズが減少します。利得が50を超える場合、入力電圧ノイズはQ1とQ2によってのみ決まります。これより低い利得では、このノイズは差動アンプおよびプリアンプの利得設定抵抗のノイズによって増加します。利得帯域幅積はC1、C2、および(プログラムされた利得に応じて増加する)プリアンプの相互コンダクタンスによって

決まります。したがって、帯域幅は利得に比例して低下することはありません。

入力トランジスタQ1およびQ2は、NPNバイポーラ・トランジスタに本来備わっている優れたマッチングを実現し、スーパーベータ・プロセスにより、入力バイアス電流はピコアンペアのレベルです。Q1およびQ2のコレクタ電流は、Q1-A1-R1ループとQ2-A2-R2ループを通るフィードバックによって一定に保持され、外付け利得設定抵抗 R_G の両端に差動入力電圧を与えます。また、 R_G を流れる電流はR1とR2にも流れるので、この比率によって利得が向上した差動電圧 $G = (R1 + R2)/R_G$ がユニティゲイン差動アンプA3に与えられます。同相電圧はA3によって取り除かれ、REFピンの電圧を基準とするシングルエンド出力電圧になります。その結果、利得は次のようになります。

$$V_{OUT} - V_{REF} = G(V_{IN^+} - V_{IN^-})$$

ここで、

$$G = (49.4k\Omega/R_G) + 1$$

利得設定抵抗について解くと、次のようになります。

$$R_G = 49.4k\Omega/(G - 1)$$

動作原理

入力および出力オフセット電圧

LT1167のオフセット電圧には、出力オフセットと入力オフセットの2つの成分があります。入力(RTI)を基準とする全オフセット電圧は、出力オフセットをプログラムされた利得(G)で除算し、それを入力オフセットに加算して求めます。利得が高いと入力オフセット電圧が支配的になり、利得が低い場合は出力オフセット電圧が支配的になります。全オフセット電圧は次のとおりです。

$$\begin{aligned} \text{全入力オフセット電圧 (RTI)} \\ &= \text{入力オフセット} + (\text{出力オフセット} / G) \end{aligned}$$

$$\begin{aligned} \text{全出力オフセット電圧 (RTO)} \\ &= (\text{入力オフセット} \cdot G) + \text{出力オフセット} \end{aligned}$$

リファレンス端子

リファレンス端子は、差動アンプの周囲にある4本の10kΩ抵抗のうちの本の一端です。LT1167の出力電圧(ピン6)はリファレンス端子(ピン5)の電圧を基準にしています。最良の同相除去を得るには、REFピンの直列抵抗を最小にしなければなりません。たとえば、REFピンからグランドに2Ωの抵抗を接続すると、利得誤差が0.02%増加するだけでなく、CMRRが80dBに低下します。

単一電源動作

単一電源動作では、計装アンプの出力が規定動作範囲内にあり、入力の1つがグランドより2.5V以上高いとき、REFピンを負電源(ピン4)と同じ電位にすることができます。本データシートの最初のページにある気圧計のアプリケーションは、これらの条件を満たす一例です。ブリッジ・トランスデューサからグランドに接続される抵抗 R_b はブリッジの動作電流を設定するとともに、同相入力電圧を上昇させる効果もあります。出力がレールまで振幅するほど気圧が低くなる(30.00 inch Hgが3.000Vに相当)ことはめったにないので、LT1167の出力は常に規定範囲内にあります。出力をREF電位以下に振幅させる必要のあるアプリケーションの場合、REFピンの電圧をレベル・シフトすることができます。寄生直列抵抗によってCMRRが劣化するので、オペアンプを使用してREFピンの電圧をバッファすることができます。本データシートの最終ページにあるアプリケーション(4桁圧力センサ)がその一例です。

出力オフセットの調整

LT1167は低オフセット電圧が得られるようにレーザー・トリミングされているので、ほとんどのアプリケーションでは外部でのオフセット調整は必要ありません。オフセットを調整する必要があるときのオプションのオフセット調整回路の一例を、図2に示します。最良のCMRRを実現して利得誤差をできるだけ小さくするためにREFピンの抵抗値を最小限に抑える必要がありますが、オペアンプ・バッファはこのREFピンのインピーダンスを小さくします。

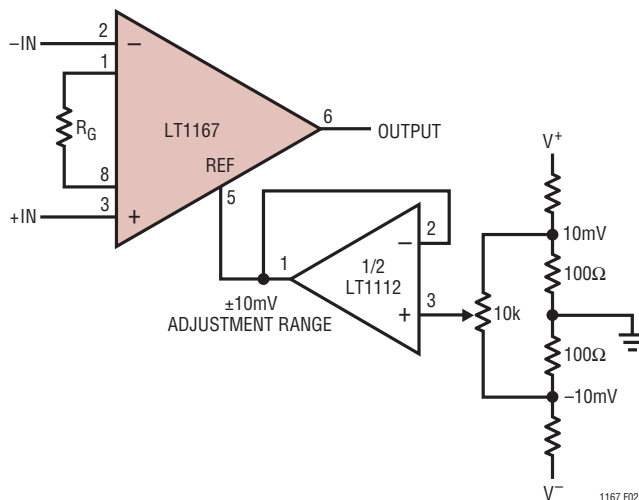


図2. オプションの出力オフセット電圧の調整

入力バイアス電流のリターンパス

LT1167の低入力バイアス電流(350pA)と高入力インピーダンス(200GΩ)により、全同相範囲が必要なときでも、大きなオフセット電圧誤差を生じることなく高インピーダンス・ソースを使用できます。しかし、純粋な差動信号を増幅するときには、両方の入力の入力バイアス電流のための経路を設ける必要があります。この経路がないと、両入力はいずれかのレールにフロートし、LT1167の入力同相範囲を超えるため、入力段が飽和状態になります。入力バイアス電流経路の3つの例を図3に示します。最初の例は、グランドへの10kΩ入力電流経路を備えた純粋な差動信号源です。信号源のインピーダンスが低いので、1本の抵抗しか必要ありません。2番目の例に示すように、さらに高いインピーダンスの信号源には整合した2本の抵抗が必要です。入力インピーダンスのバランスをとると、同相除去とDCオフセットの両方が改善されます。3番目の例に示すように、センタータップがある場合は入力抵抗は不要です。

動作原理

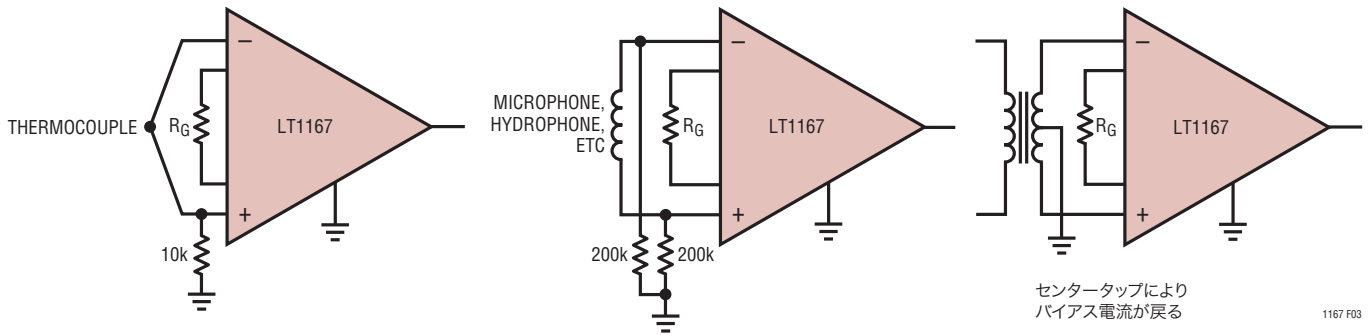


図3. 同相入力電流経路の追加

アプリケーション情報

LT1167は低消費電力の高精度計装アンプであり、1本の外付け抵抗だけで1～1000の任意の利得を正確に設定することができます。出力はどのような利得構成でも、1000pFまでの容量性負荷を扱うことができ、入力は最大13kV(人体モデル)のESDに対して保護されています。

高い同相電圧での入力電流

既定の同相入力範囲内で動作するとき、LT1167とLT1167-1はどちらも「標準的性能特性」の「入力バイアス電流と同相入力電圧」のグラフに示すように動作します。ただし、入力が正電源の約0.8V以内になると、LT1167の入力電流は約 $-1\mu\text{A}$ ～ $-3\mu\text{A}$ に増加します。LT1167の入力をドライブする回路のインピーダンスが十分に高ければ(たとえば、 $+V_S = 15\text{V}$ のとき $10\text{M}\Omega$)、この入力電流の増加により、大きな入力電流量を維持できるだけの高さに入力電圧を引き上げることができます。LT1167-1は、同様の条件で入力電流が通常2桁小さくなるように変更されています。入力インピーダンスが高い新規デザインにはLT1167-1を推奨します。

入力保護

LT1167は過負荷状態において、 $\pm 20\text{mA}$ までの入力電流を安全に処理することができます。各入力と直列に5kの外付け入力抵抗を追加すると、最大 $\pm 100\text{V}$ のDC入力フォールト電圧が許容され、IEC 1000-4-2レベル4仕様の8kV(接触放電)および15kV(空中放電)までESD耐量が改善されます。もっと低い値の入力抵抗を使用しなければならない場合は、正電源から各入力にクランプ・ダイオードを使用して、空中放電とコンタクト放電の両方に対してIEC1000-4-2仕様をレベル4に維

持します。2N4393のドレイン/ソースからゲート間は、1kの抵抗と共に使用するのに適した低リーク・ダイオードとして機能します(図4参照)。入力抵抗には、金属皮膜や炭素皮膜ではなくカーボン抵抗を使用します。

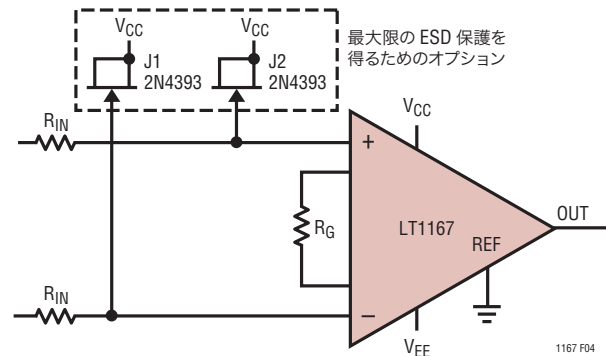


図4. 入力保護

RFIの低減

多くの産業用アプリケーションやデータ収集アプリケーションでは、大きな同相電圧や高レベルのノイズが存在する場合には、小信号を正確に増幅するために計装アンプを使用します。一般に、これらの非常に小さな信号(マイクロボルトまたはミリボルト台)の発生源は、信号調整回路からかなり離れている可能性のあるセンサです。これらのセンサは、シールド付きまたはシールドなしのより対線を使用して信号調整回路に接続することができますが、配線がアンテナの働きをして、非常に高い周波数の干渉信号をLT1167の入力段に直接伝達する可能性があります。

アプリケーション情報

干渉の振幅と周波数は、計装アンプの入力オフセット電圧に不要なDCシフトを発生させ、計装アンプの入力段に悪影響を及ぼす可能性があります。このよく知られた影響はRFI整流と呼ばれ、帯域外の干渉が(インダクタンス的、容量的、または放射により)結合され、計装アンプの入力トランジスタによって整流されると生じます。これらのトランジスタは、初期のラジオ受信機の回路でダイオードがRFエンベロープ検出器として使用されたのと同様に、高周波信号検出器として機能します。干渉の種類またはそれが回路に結合される方法に関係なく、帯域外の誤差信号は計装アンプの入力と直列に現れます。

計装アンプの入力オフセット電圧に対するこれらの帯域外信号の影響を大幅に低減するために、入力に簡単なローパス・フィルタを使用することができます。このフィルタは回路の入力ピンのすぐ近くに配置します。有効なフィルタ構成を図5に示します。ここでは、LT1167の力に3個のコンデンサが追加されています。コンデンサC_{XCM1}とC_{XCM2}は、外付け直列抵抗R_{S1}、R_{S2}と共に、各入力トレースに現れる帯域外信号に対するローパス・フィルタを形成します。コンデンサC_{XD}は、入力トレースの両端に現れる不要な信号を低減するフィルタを形成します。C_{XD}を使用するもう1つの利点は、同相容量不均衡に

よって回路のAC同相除去比が低下しないことです。コンデンサに関連する差動時定数と同相時定数は、次のとおりです。

$$t_{DM(LPF)} = (2)(R_S)(C_{XD})$$

$$t_{CM(LPF)} = (R_{S1,2})(C_{XCM1,2})$$

時定数を設定するには、干渉の周波数を知る必要があります。この周波数が分かったら、同相時定数を設定してから差動時定数を設定することができます。誤って、処理する信号に影響を与えないようにするために、同相時定数を差動時定数よりも1桁(またはそれ以上)大きく設定します。同相時定数は、LT1167の本来のAC CMRが低下しないように設定してください。この後、アプリケーションに必要な帯域幅に応じて差動時定数を設定することができます。差動時定数をセンサの帯域幅の近くに設定すると、リードに沿ったノイズ・ピックアップもすべて最小限に抑えられます。信号が同相から差動に変換されないようにするために、同相時定数を1%以内の精度で整合させてください。センサがRTDまたは抵抗ストレイン・ゲージの場合は、センサを計装アンプの近くに配置すれば直列抵抗R_{S1}とR_{S2}を省略することができます。

「独自構成」のディスクリートとモノリシックIC LT1167の誤差バジェット解析

LT1167は、3個のオペアンプを使った“Roll Your Own”(独自構成)のディスクリート設計より優れた性能を実現します。ブリッジ・トランスデューサの差動出力を増幅しバッファする標準的アプリケーションを図6に示します。利得を100に設定したアンプは、インダストリアル温度範囲で20mVのフルスケール差動出力電圧を増幅させます。興味深い比較を行うために、LT1167の低価格バージョンを、最高精度のクワッド・オペアンプのAグレード・バージョンLT1114Aで作成したディスクリート計装アンプと比較します。LT1167Cは、低V_{OS}、低I_BでV_{OS}ドリフトが同等のディスクリート・アンプより性能が優れています。各種誤差を計算し、それぞれの誤差の総誤差バジェットに及ぼす影響を、表1の誤差バジェット比較表に示します。

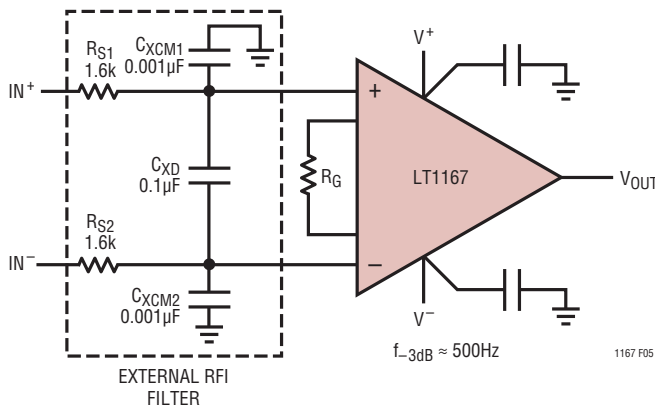
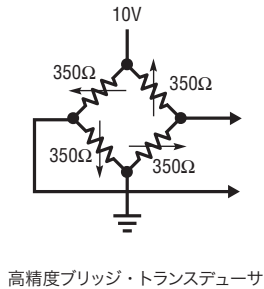
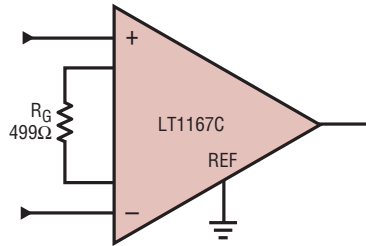


図5. 帯域外の高周波信号の整流低減に効果的な、計装アンプ入力への簡単なRCフィルタの追加

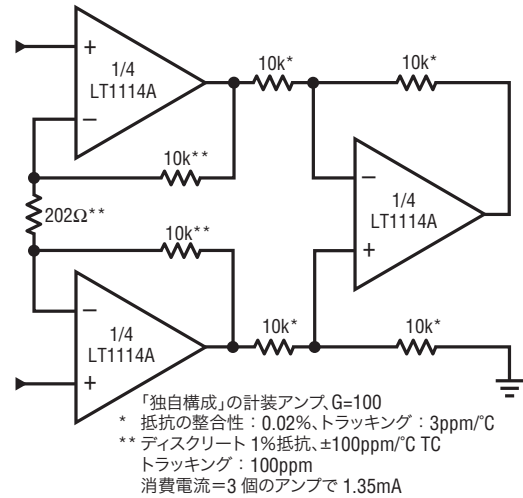
アプリケーション情報



高精度ブリッジ・トランスデューサ



LT1167C モノリシック計装アンプ
G=100, R_G=±10ppm TC
消費電流=最大 1.3mA



「独自構成」の計装アンプ, G=100
* 抵抗の整合性: 0.02%, トラッキング: 3ppm/°C
** ディスクリート 1%抵抗, ±100ppm/°C TC
トラッキング: 100ppm
消費電流=3個のアンプで 1.35mA

1167 F06

図6. 「独自構成」とLT1167の比較

表1. 「独自構成」とLT1167の誤差バジェット

誤差の原因	LT1167Cの回路計算	「独自構成」の回路計算	誤差 (ppm, フルスケールに対して)	
			LT1167C	「独自構成」
T_A = 25°C				
入力オフセット電圧 (μV)	60μV/20mV	100μV/20mV	3000	5000
出力オフセット電圧 (μV)	(300μV/100)/20mV	[(60μV)(2)/100]/20mV	150	60
入力オフセット電流 (nA)	[(450pA)(350/2)Ω]/20mV	[(450pA)(350Ω)/2]/20mV	4	4
CMR (dB)	110dB → [(3.16ppm)(5V)]/20mV	[(0.02% Match)(5V)]/20mV	790	500
85°Cに対するドリフト				
利得ドリフト (ppm/°C)	(50ppm + 10ppm)(60°C)	(100ppm/°C Track)(60°C)	3600	6000
入力オフセット電圧ドリフト (μV/°C)	[(0.4μV/°C)(60°C)]/20mV	[(1.6μV/°C)(60°C)]/20mV	1200	4800
出力オフセット電圧ドリフト (μV/°C)	[(6μV/°C)(60°C)]/100/20mV	[(1.1μV/°C)(2)(60°C)]/100/20mV	180	66
分解能				
利得非直線性 (ppm, フルスケールに対して)	15ppm	10ppm	15	10
0.1Hz ~ 10Hz (標準) 電圧ノイズ (μV _{p-p})	0.28μV _{p-p} /20mV	(0.3μV _{p-p})(√2)/20mV	14	21
全ドリフト誤差			4980	10866
全分解能誤差			29	31
全誤差計			8953	16461

G = 100, V_S = ±15V

すべての誤差は最小/最大で、入力を基準としている。

この表により、ディスクリート・ソリューションとLT1167の最大の違いが入力オフセット電圧とCMRRであることがわかります。ディスクリート・ソリューションでは、既定のノイズ電圧に、2つの入力アンプの無相関ノイズのRMS和(√2)を乗じていることに注意してください。各アンプの誤差は、ブリッジのフルスケール差動電圧である20mVを基準にしています。ブリッジの同相範囲は5Vです。誤差バジェット表で使用されている整合されたオペアンプ・ペアのオフセット電圧、オフセット電圧ドリフト、およびオフセット電流の仕様は、LT1114のデータシートに示されています。LT1114のような整合性の高いオペアンプを使用しても、ディスクリート・ソリューションの全誤差は

LT1167の全誤差よりかなり大きくなります。さらに、LT1167には、部品コストが低くサイズが小さいなど、ディスクリート設計にはない長所があります。

電流源

シンプルで、高精度で、低消費電力のプログラム可能な電流源を図7に示します。ピン2とピン3の間の差動電圧はR_Gの両端に反映されます。R_Gの両端の電圧は増幅されてR_Xの両端に与えられ、それにより出力電流が決まります。ピン5から流れる50μAのバイアス電流は、JFETオペアンプLT1464によってバッファされます。これにより、3pAの電流源の分解能が改

アプリケーション情報

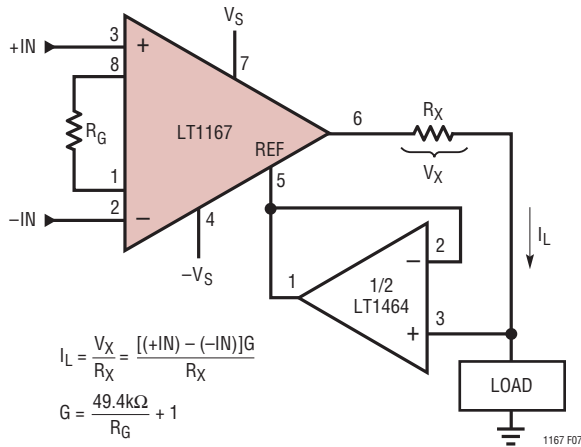


図7. 高精度な電圧-電流コンバータ

善され、その値がLT1464Aの最大入力バイアス電流になります。RGをプログラム可能な抵抗で置き換えると、利用可能な出力電流範囲が大幅に拡大します。

神経インパルス・アンプ

LT1167は電流ノイズが低いので、ソース・インピーダンスが高いEMGモニタに最適です。低レベル信号を増幅するLT1168の性能を実証する図8の回路は、アンプの高い利得と低ノイズ動作を利用しています。この回路はピン2とピン3に患者から送られてきた低レベルの神経インパルス信号を増幅します。RGをR3およびR4と並列に組み合わせて、利得10を設定します。LT1112のピン1の電位は同相信号のグラウンドを形成します。C1は患者グラウンドの安定性を維持するために選択され

たものです。LT1167の高CMRRによって、必要な差動信号は増幅され、不要な同相信号は減衰します。信号のDC部分は重要でないので、R6とC2によって0.3Hzのハイパス・フィルタを形成します。LT1112のピン5のAC信号は、(R7/R8)+1によって設定される101の利得で増幅されます。C3とR7を並列に組み合わせると、1kHzより高い周波数でこの利得を低減するローパス・フィルタが形成されます。LT1167は±3Vで0.9mAの消費電流で動作可能なので、バッテリー駆動アプリケーションに最適です。このアプリケーションの全消費電流は1.7mAです。この回路には、発生する恐れのある危害から患者を保護するために、絶縁などの適切な安全対策を追加しなければなりません。

低IBにより高インピーダンス・ブリッジに適し、低消費電力を実現

LT1167は消費電流が低く、低電源電圧で動作し、入力バイアス電流が低いので、バッテリー駆動アプリケーションに最適です。全体の消費電力を減らすには、高インピーダンス・ブリッジを使用する必要があります。単一電源圧力モニタ・アプリケーション(図9)では、3.5kブリッジの差動出力にLT1167が接続されています。このブリッジのインピーダンスは、誤差バジェット表で使用されているブリッジのインピーダンスを1桁近く上回ります。ピコアンペアの入力バイアス電流は、オフセット電流に起因する誤差を無視できるレベルまで抑えます。LT1112はLT1167のリファレンス・ピンとADCのアナログ・グラウンド・ピンをグラウンドより高いレベルにシフトします。それでも、LT1167とLT1112の総消費電力はブリッジの消費電力を下回ります。この回路の総消費電流はわずか2.8mAです。

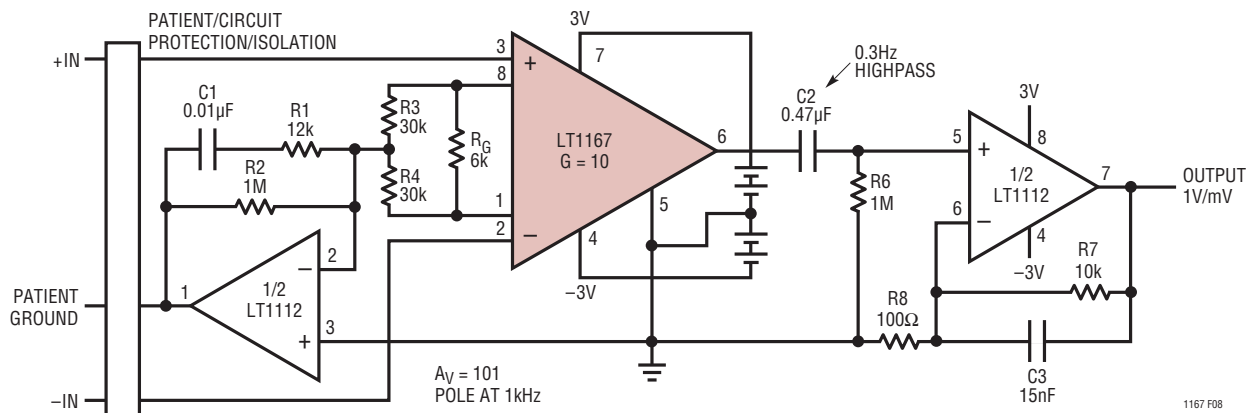


図8. 神経インパルス・アンプ

アプリケーション情報

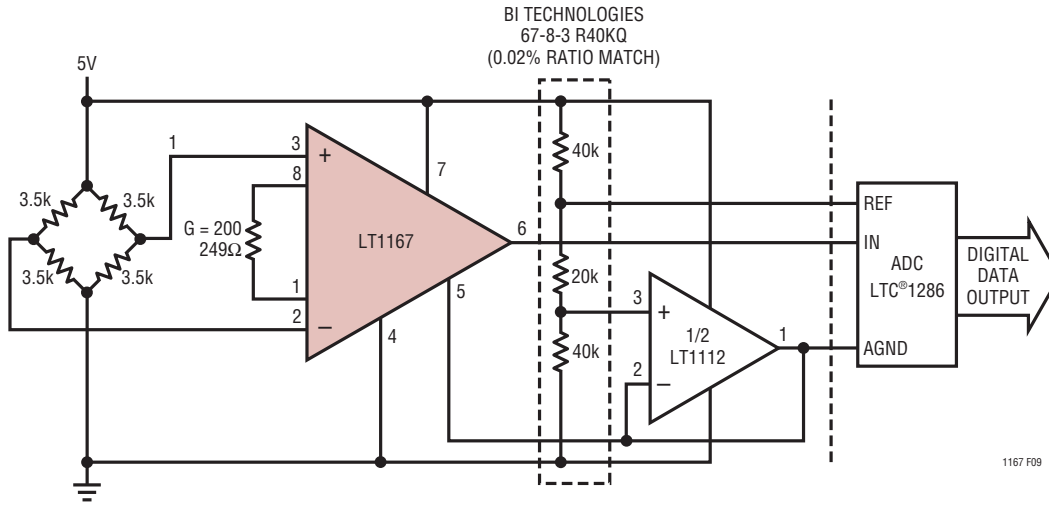
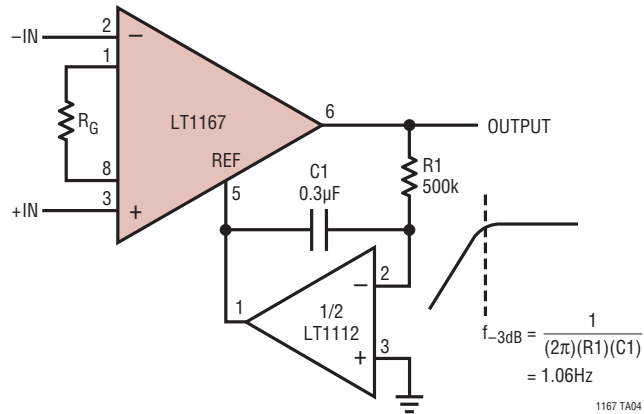


図9. 単一電源ブリッジ・アンプ

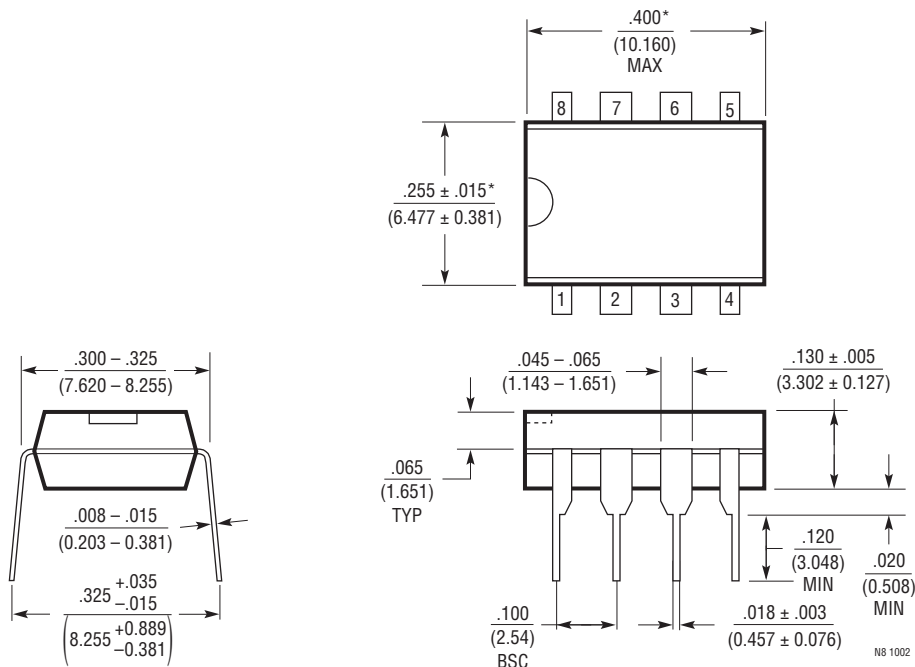
標準的応用例

AC結合の計装アンプ



パッケージ

N8パッケージ
8ピンPDIP(細型0.300インチ)
 (Reference LTC DWG # 05-08-1510)

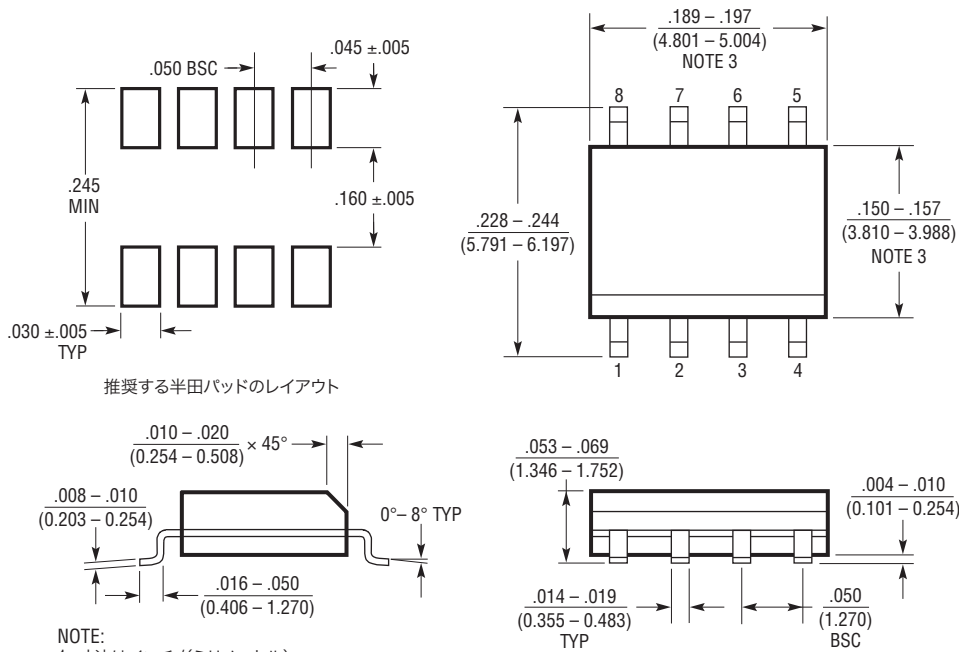


NOTE:

1. 寸法はインチ / (ミリメートル)

* これらの寸法にはモールドのバリまたは突出部を含まない
 モールドのバリまたは突出部は 0.010" (0.254mm) を超えないこと

S8パッケージ
8ピン・プラスチック・スモール・アウトライン(細型0.150インチ)
 (Reference LTC DWG # 05-08-1610)



推奨する半田パッドのレイアウト

- NOTE:
1. 寸法はインチ/(ミリメートル)
 2. 図は実寸とは異なる
 3. これらの寸法にはモールドのバリまたは突出部を含まない
 モールドのバリまたは突出部は $0.006''$ (0.15mm) を超えないこと

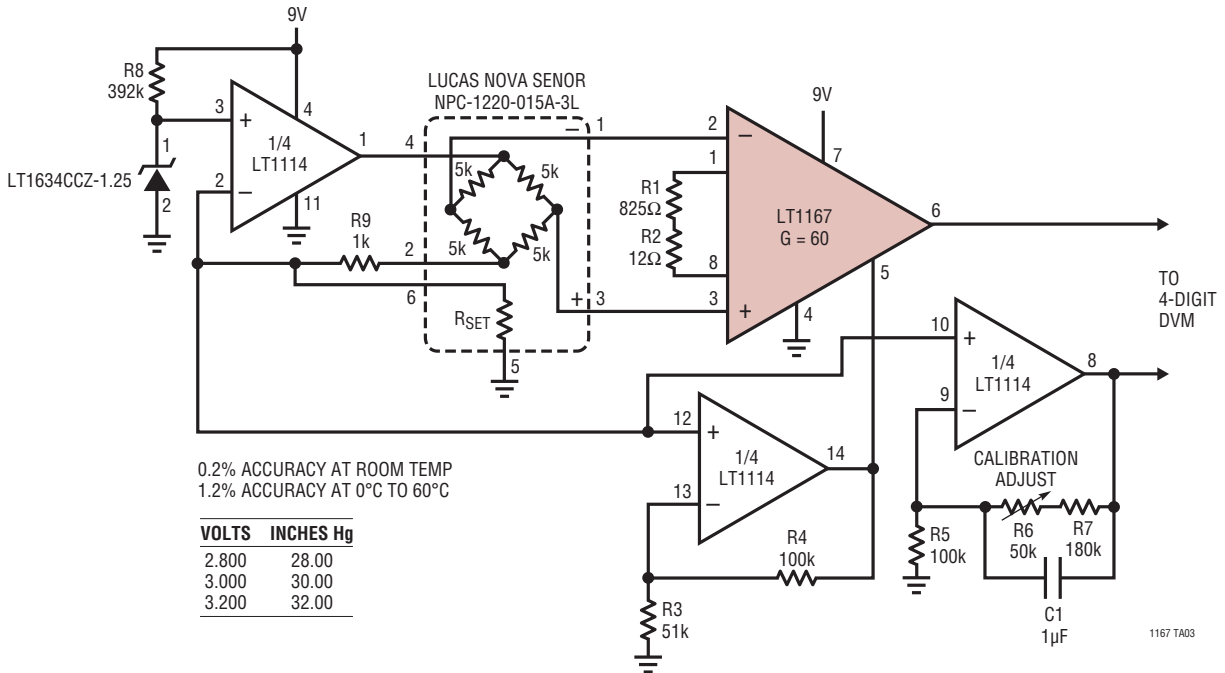
S08 0303

改訂履歴 (改訂履歴は Rev B から開始)

REV	日付	概要	ページ番号
B	01/11	「概要」、「絶対最大定格」、「発注情報」、「電気的特性」および「アプリケーション情報」の各セクションにLT1167-1を追加	1-6、15

標準的応用例

4桁圧力センサ



関連製品

製品番号	概要	注釈
LTC1100	高精度チョップ安定型計装アンプ	最高のDC精度
LT1101	高精度、マイクロパワーの単一電源計装アンプ	固定利得:10または100、 $I_S < 105\mu A$
LT1102	高速JFET計装アンプ	固定利得:10または100、スルーレート:30V/ μs
LT1168	低消費電力、抵抗1本で利得をプログラム可能な計装アンプ	$I_{SUPPLY} = 530\mu A$ (最大)
LTC1418	14ビット、シリアルおよびパラレルI/O付き低消費電力の200ksps ADC	単一5Vまたは $\pm 5V$ 電源動作、INL: $\pm 1.25LSB$ (最大)、DNL: $\pm 1LSB$ (最大)
LT1460	高精度シリーズ・リファレンス	マイクロパワー、2.5V、5Vおよび10Vバージョン、高精度
LT1468	16ビット精度、低ノイズ、高速セトリングのオペアンプ	低周波数および高周波数での16ビット精度、利得帯域幅:90MHz、22V/ μs 、セトリング:900ns
LTC1562	アクティブRCフィルタ	ローパス、バンドパスおよびハイパス応答、低ノイズ、低歪み、4個の2次フィルタ・セクション
LTC1605	16ビット、100kspsのサンプリングADC	単一5V電源、バイポーラ入力範囲: $\pm 10V$ 、消費電力:55mW (標準)