

シリアル・インターフェイス内蔵、低電圧モータ・ドライバ

特 長

- Hブリッジ電圧制御モータ・ドライバ
 - － DCモータ、ステッピング・モータの1巻線、または他のアクチュエータ/負荷を駆動可能
 - － 高効率のPWM電圧制御により、電源電圧の変化に対してモータ速度を一定に保持
 - － 低MOSFETオン抵抗：HS + LS 450mΩ
- 最大連続駆動電流：1A
- 動作電源電圧範囲：2.75V～6.8V
- スリープ・モード電流300nA(Typ)
シリアルI²C互換インターフェイス
- 複数アドレス選択により1つのI²Cバスで最大9デバイスを
使用可能
- 電流制限回路および障害通知出力
- 熱特性を強化した表面実装パッケージ

アプリケーション

- バッテリ駆動機器
 - － プリンタ
 - － 玩具
 - － ロボット
 - － カメラ
 - － 電話
- 小型アクチュエータ、ポンプなど

概 要

DRV8830は、電池駆動の玩具や、プリンタ、その他の低電圧またはバッテリ駆動の動作制御アプリケーションに対して、統合されたモータ・ドライバ・ソリューションを提供します。1つのHブリッジ・ドライバを搭載し、1個のDCモータ、またはステッピング・モータの1つの巻線を駆動でき、ソレノイドなど他の負荷も駆動できます。出力ドライバ・ブロックはNチャンネルおよびPチャンネル・パワーMOSFETで構成され、Hブリッジとしてモータ巻線を駆動します。

PCBに十分なヒートシンクが備えられていれば、DRV8830は最大1Aの連続出力電流を供給できます。DRV8830は、2.75V～6.8Vの電源電圧で動作します。

バッテリ寿命を長く保ちながら、バッテリ電圧の変動に対して一定のモータ速度を維持するため、PWM電圧レギュレーション方式が採用されています。出力電圧は、内部電圧リファレンスおよびDACを使用して、I²C互換インターフェイス経由でプログラミングされます。

過電流保護、短絡保護、低電圧誤動作防止、および過熱保護のために、内部保護機能が用意されています。

DRV8830は、PowerPAD™を備えた3mm×3mmの小型10ピンMSOPパッケージで供給されます。

製品情報⁽¹⁾

T _A	パッケージ ⁽²⁾	発注型番	捺印	
-40°C ~ 85°C	PowerPAD™ (MSOP) - DGQ	2000個(1リール)	DRV8830DGQR	8830
		80個(1チューブ)	DRV8830DGQ	8830

(1) 最新のパッケージおよびご発注情報については、このデータ・シートの巻末にある「付録：パッケージ・オプション」を参照するか、TIのWebサイト (www.ti.comまたはwww.tij.co.jp) をご覧ください。

(2) パッケージ図面、熱特性データ、記号の意味については、www.ti.com/packagingを参照してください。

PowerPADは、テキサス・インスツルメンツの商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

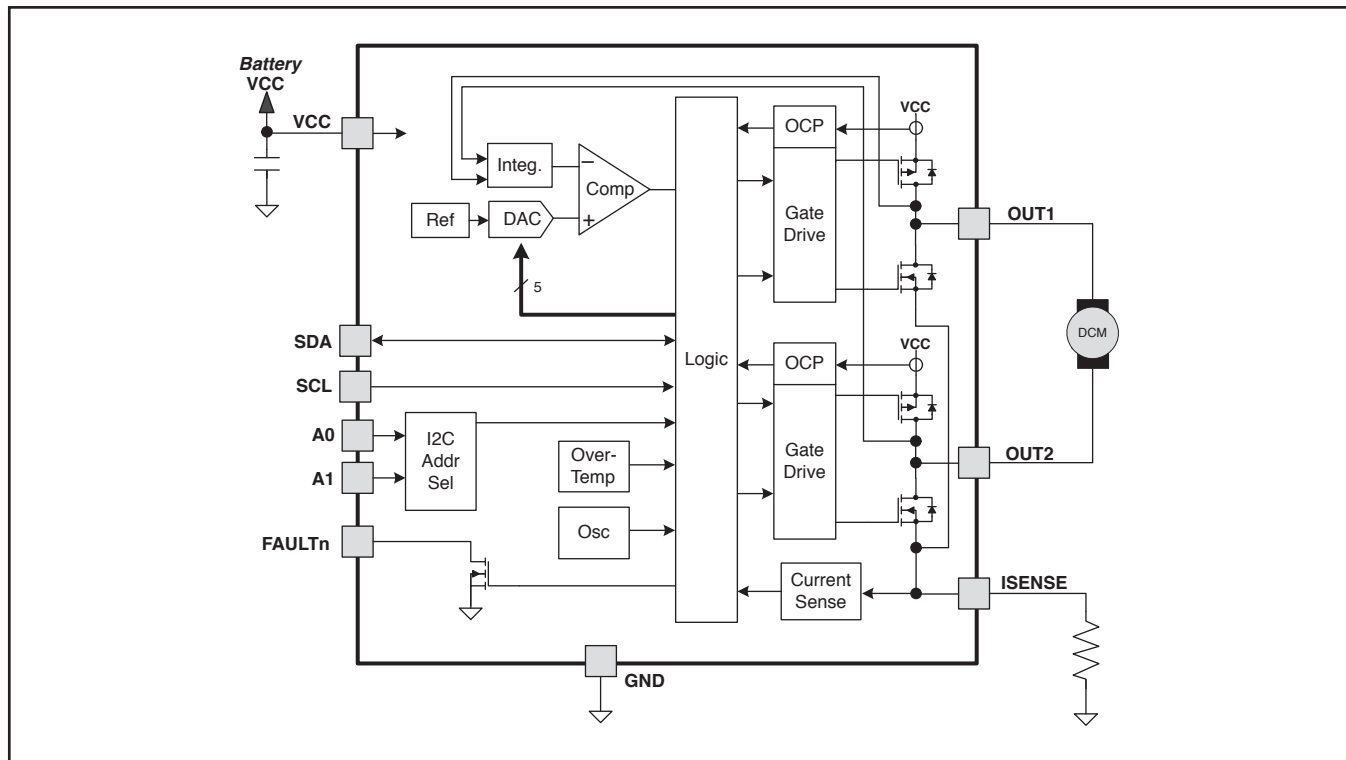


静電気放電対策

これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

製品情報

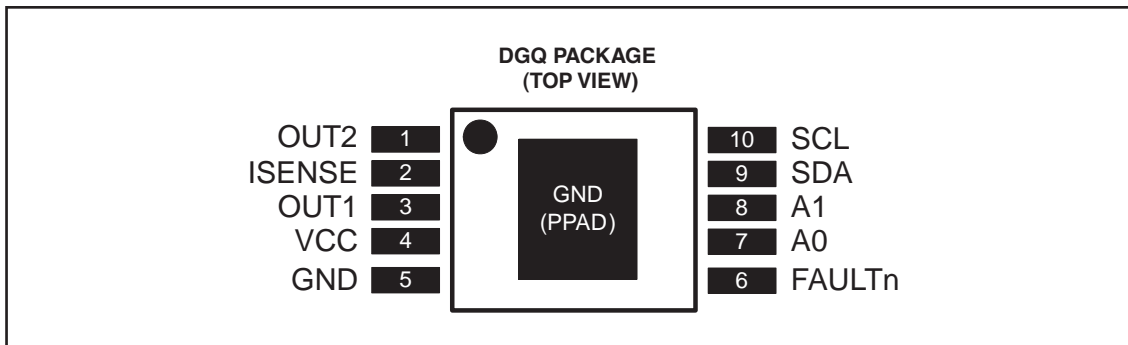
機能ブロック図



名前	ピン	I/O ⁽¹⁾	説明	外部部品または接続
GND	5	-	デバイスのグラウンド	
VCC	4	-	デバイスおよびモータの電源	0.1μF(最小)のセラミック・コンデンサを使用してGNDにバイパスします。
SDA	9	IO	シリアル・データ	I ² Cシリアル・バスのデータ・ライン
SCL	10	I	シリアル・クロック	I ² Cシリアル・バスのクロック・ライン
A0	7	I	アドレス設定0	GNDに接続、VCCに接続、またはオープンにして、I ² Cベース・アドレスを設定します。シリアル・インターフェイスの説明を参照してください。
A1	8	I	アドレス設定1	
FAULTn	6	OD	障害通知出力	障害状態が発生するとLowになるオープン・ドレイン出力です。
OUT1	3	O	ブリッジ出力1	モータ巻線に接続します。
OUT2	1	O	ブリッジ出力2	
ISENSE	2	IO	電流センス抵抗	GNDとの間に電流センス抵抗を接続します。この抵抗値によって電流制限レベルが設定されます。

表 1. 端子機能

(1) 方向：I = 入力、O = 出力、OZ = 3ステート出力、OD = オープン・ドレイン出力、IO = 入力/出力



絶対最大定格

動作温度範囲内(特に記述のない限り)^{(1) (2)}

		VALUE	単位
VCC	電源電圧範囲	-0.3 ~ 7	V
	入力ピン電圧範囲	-0.5 ~ 7	V
	ピーク・モータ駆動出力電流	IC内部で制限	A
	連続モータ駆動出力電流	1	A
	連続合計消費電力	「定格消費電力」の表を参照	
T _J	動作仮想接合部温度範囲	-40 ~ 150	°C
T _{stg}	保存温度範囲	-60 ~ 150	°C

- (1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。
- (2) すべての電圧値は回路のグラウンド端子を基準としています。
- (3) 消費電力および温度の制限従う必要があります。

熱特性について

熱特性 ⁽¹⁾		DRV8830	単位
		DGQ	
		10 PINS	
θ_{JA}	Junction-to-ambient thermal resistance ⁽²⁾	69.3	°C/W
θ_{JcTop}	Junction-to-case (top) thermal resistance ⁽³⁾	63.5	
θ_{JB}	Junction-to-board thermal resistance ⁽⁴⁾	51.6	
ψ_{JT}	Junction-to-top characterization parameter ⁽⁵⁾	1.5	
ψ_{JB}	Junction-to-board characterization parameter ⁽⁶⁾	23.2	
θ_{JcBot}	Junction-to-case (bottom) thermal resistance ⁽⁷⁾	9.5	

- (1) 従来の熱特性パラメータと新しい熱特性パラメータの詳細については、アプリケーション・レポート『IC Package Thermal Metrics』(SPRA953)を参照してください。
- (2) 自然状態での接合部-周囲間熱抵抗は、JESD51-2aに記載の環境で、JESD51-7に規定されたJEDEC標準High-K基板上のシミュレーションによって求められます。
- (3) 接合部-ケース(上面)間の熱抵抗は、パッケージ上面での冷却板試験のシミュレーションによって求められます。指定のJEDEC標準試験はありませんが、類似した内容がANSI SEMI規格のG30-88で参照できます。
- (4) 接合部-基板間の熱抵抗は、JESD51-8の規定に従い、PCB温度を制御するリング型冷却板測定器を用いた環境でのシミュレーションによって求められます。
- (5) 接合部-上面間の特性化パラメータ ψ_{JT} は、実システムでのデバイスの接合部温度を見積もるために使用され、JESD51-2a(セクション6および7)に規定される手順を用いて θ_{JA} を求めるシミュレーション・データから抽出されます。
- (6) 接合部-基板間の特性化パラメータ ψ_{JB} は、実システムでのデバイスの接合部温度を見積もるために使用され、JESD51-2a(セクション6および7)に規定される手順を用いて θ_{JA} を求めるシミュレーション・データから抽出されます。
- (7) 接合部-ケース(底面)間の熱抵抗は、露出したパッド(PowerPAD)上での冷却板試験のシミュレーションによって求められます。指定のJEDEC標準試験はありませんが、類似した内容がANSI SEMI規格のG30-88で参照できます。

推奨動作条件

動作温度範囲内(特に記述のない限り)

		MIN	NOM	MAX	単位
V_{CC}	モータ電源電圧範囲	2.75		6.8	V
I_{OUT}	連続Hブリッジ出力電流 ⁽¹⁾	0		1	A

- (1) 消費電力および温度の制限に従う必要があります。

電気的特性

$V_{CC} = 2.75V \sim 6V$, $T_A = -40^{\circ}C \sim 85^{\circ}C$ (特に記述のない限り)

パラメータ		測定条件	MIN	TYP	MAX	単位
電源						
I_{VCC}	VCC動作電源電流	$V_{CC} = 5V$		1.4	2	mA
I_{VCCQ}	VCCスリープ・モード電源電流	$V_{CC} = 5V$, $T_A = 25^{\circ}C$		0.3	1	μA
V_{UVLO}	VCC低電圧誤動作防止電圧	V_{CC} 上昇時		2.575	2.75	V
		V_{CC} 下降時		2.47		
論理レベル入力						
V_{IL}	入力Low電圧		$0.25 \times V_{CC}$	$0.38 \times V_{CC}$		V
V_{IH}	入力High電圧			$0.46 \times V_{CC}$	$0.5 \times V_{CC}$	V
V_{HYS}	入力ヒステリシス			$0.08 \times V_{CC}$		V
I_{IL}	入力Low電流	$V_{IN} = 0$	-10		10	μA
I_{IH}	入力High電流	$V_{IN} = 3.3V$			50	μA
LOGIC-LEVEL OUTPUTS (FAULTn)						
V_{OL}	Output low voltage	$I_{OL} = 4mA$, $V_{CC} = 5V$		0.5		V
HブリッジFET						
$R_{DS(ON)}$	High side FETオン抵抗	$V_{CC} = 5V$, $I_O = 0.8A$, $T_J = 85^{\circ}C$		290	400	m Ω
		$V_{CC} = 5V$, $I_O = 0.8A$, $T_J = 25^{\circ}C$		250		
$R_{DS(ON)}$	Low side FETオン抵抗	$V_{CC} = 5V$, $I_O = 0.8A$, $T_J = 85^{\circ}C$		230	320	m Ω
		$V_{CC} = 5V$, $I_O = 0.8A$, $T_J = 25^{\circ}C$		200		
I_{OFF}	オフ時リーク電流		-20		20	μA
モータ・ドライバ						
t_R	立ち上がり時間	$V_{CC} = 3V$, 負荷 = 4Ω	50		300	ns
t_F	立ち下がり時間	$V_{CC} = 3V$, 負荷 = 4Ω	50		300	ns
保護回路						
I_{OCP}	過電流保護トリップ・レベル		1.3		3	A
t_{OCP}	OCPデグリッチ時間			2		μs
T_{TSD}	過熱シャットダウン温度	内部チップ温度 ⁽¹⁾	150	160	180	$^{\circ}C$
電圧制御						
V_{REF}	リファレンス出力電圧		1.235	1.285	1.335	V
ΔV_{LINE}	ライン・レギュレーション	$V_{CC} = 3.3V \sim 6V$, $V_{OUT} = 3V$, ⁽¹⁾ $I_{OUT} = 500mA$		± 1		%
ΔV_{LOAD}	ロード・レギュレーション	$V_{CC} = 5V$, $V_{OUT} = 3V$, $I_{OUT} = 200mA \sim 800mA$ ⁽¹⁾		± 1		%
電流制限						
V_{ILIM}	電流制限センス電圧		160	200	240	mV
t_{LIM}	電流制限障害検出デグリッチ時間			275		ms
R_{ISEN}	電流制限センス抵抗 (外部抵抗値)		0		1	Ω

(1) 実製品の検査は行っていません。

I²C タイミング要件

V_{CC} = 2.75V~6V、T_A = -40°C~85°C (特に記述のない限り)

		標準モード			ファースト・モード			単位
		MIN	TYP	MAX	MIN	TYP	MAX	
f _{scl}	I ² Cクロック周波数	0		100	0	400		kHz
t _{sch}	I ² CクロックHigh時間	4			0.6			μs
t _{scl}	I ² CクロックLow時間	4.7			1.3			μs
t _{sp}	I ² Cスパイク時間	0		50	0	50		ns
t _{sds}	I ² Cシリアル・データ・セットアップ時間	250			100			ns
t _{sdh}	I ² Cシリアル・データ・ホールド時間	0			0			ns
t _{icr}	I ² C入力立ち上がり時間			1000	20+0.1Cb ⁽²⁾	300		ns
t _{icf}	I ² C入力立ち下がり時間			300	20+0.1Cb ⁽²⁾	300		ns
t _{ocf}	I ² C出力立ち下がり時間			300	20+0.1Cb ⁽²⁾	300		ns
t _{buf}	I ² Cバス解放時間	4.7			1.3			μs
t _{sts}	I ² Cスタート・セットアップ時間	4.7			0.6			μs
t _{sth}	I ² Cスタート・ホールド時間	4			0.6			μs
t _{sps}	I ² Cストップ・セットアップ時間	4			0.6			μs
t _{vd} (data)	データ有効時間 (SCL LowからSDA有効まで)			1		1		μs
t _{vd} (ack)	ACKデータ有効時間 (SCL LowからSDA LowまでのACK信号)			1		1		μs

(1) 実製品の検査は行っていません。

(2) C_b = 1つのバス・ラインの合計容量 (pF単位)

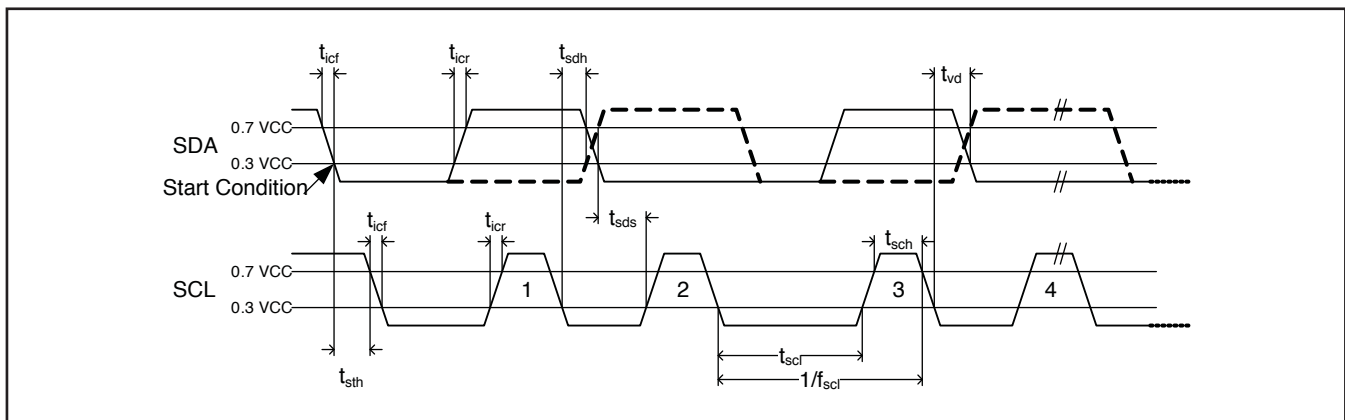


図 1. I²C タイミング要件

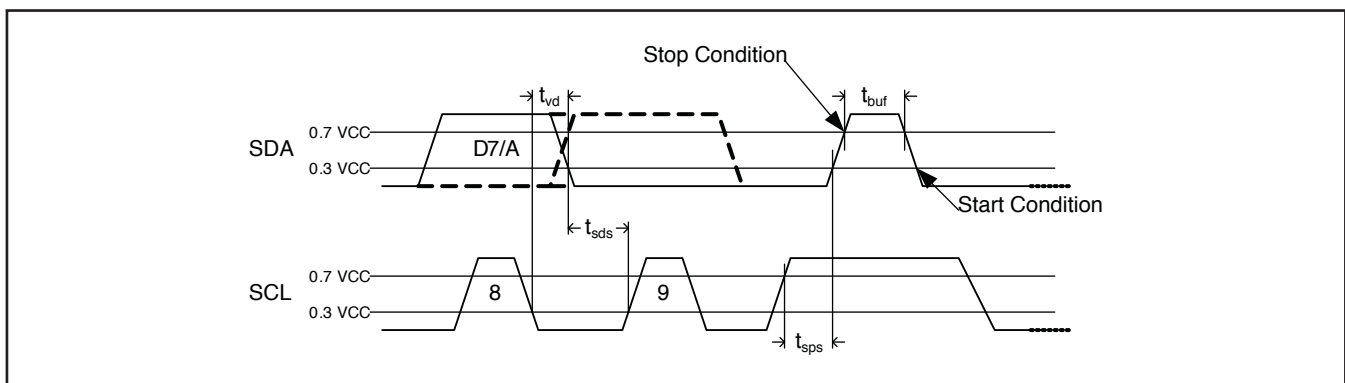


図 2. I²C タイミング要件

標準的特性グラフ

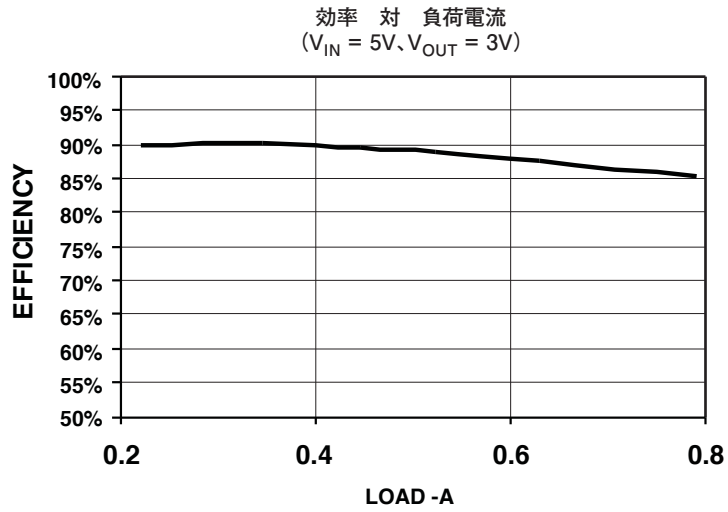


図 3

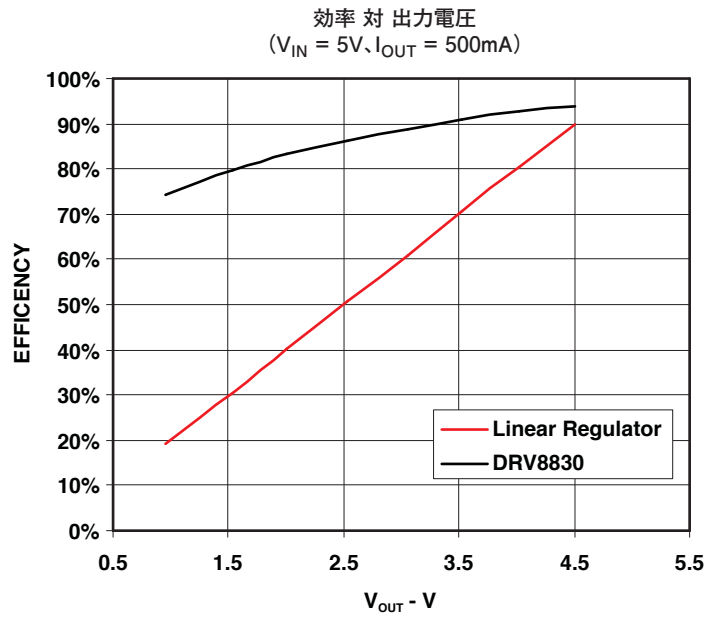


図 4

機能説明

PWMモータ・ドライバ

DRV8830には、Hブリッジ・モータ・ドライバ、PWM電圧制御回路、および電流制限回路が搭載されています。モータ制御回路のブロック図(図5)を次に示します。

ブリッジ制御

Hブリッジの出力は、シリアル・インターフェイス・レジスタのIN1およびIN2制御ビットによってイネーブルになります。次の表に論理関係を示します。

IN1	IN2	OUT1	OUT2	機能
0	0	Z	Z	スタンバイ/惰走
0	1	L	H	逆転
1	0	H	L	正転
1	1	H	H	ブレーキ

表 2. Hブリッジの動作論理

両方のビットが0の場合、出力ドライバはディスエーブルになり、デバイスは低電力シャットダウン状態となります。また過電流状態(OCP)が発生していた場合にも、両方のビットがクリアされ、低電力シャットダウン状態となります。

最初のパワーアップ時には、デバイスは低電力シャットダウン状態に入ります。ブレーキまたはスタンバイ・モードから正転または逆転へと遷移する際には、電圧制御PWMがゼロ・デューティ・サイクルから開始されることに注意してください。デューティ・サイクルは徐々に上昇し、指定電圧に到達します。スタンバイから100%デューティ・サイクルまでは最大で12msかかります。

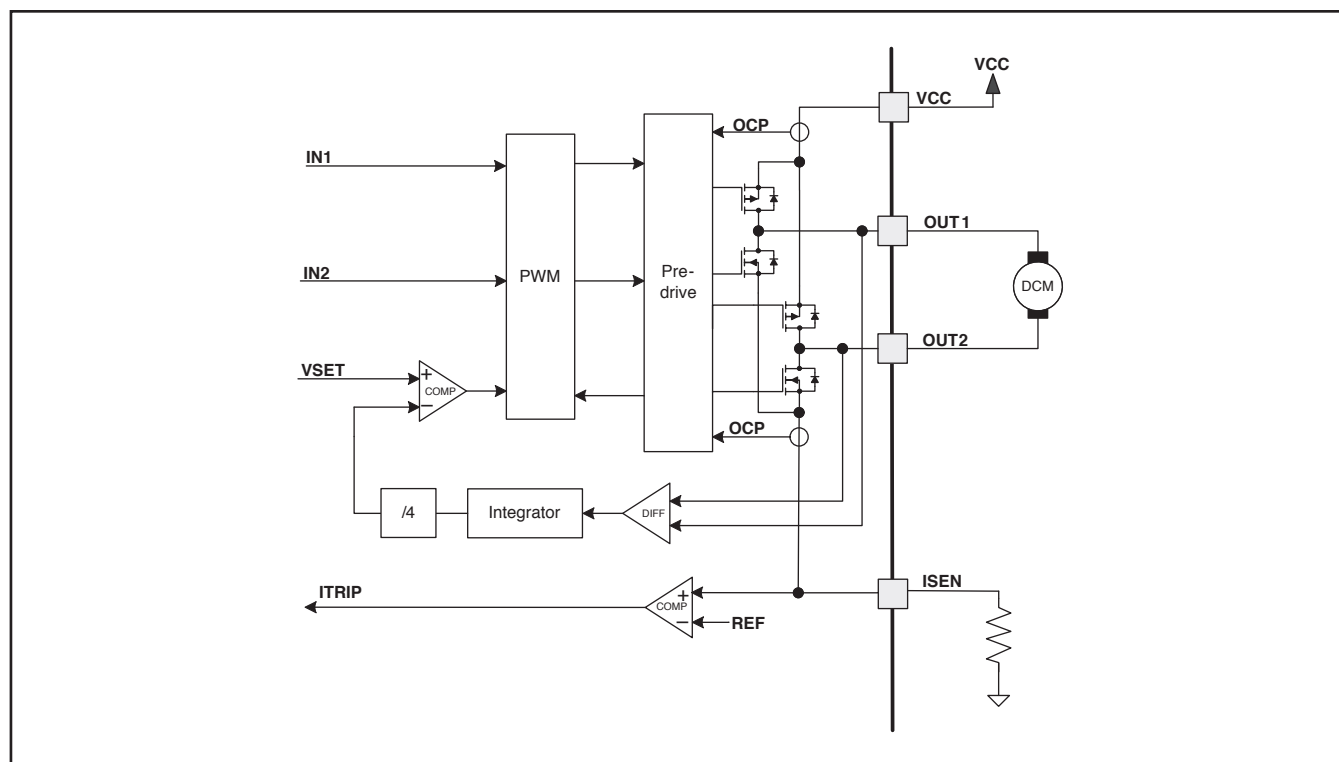


図 5. モータ制御回路

電圧レギュレーション

DRV8830は、モータ巻線に印加される電圧のレギュレーション機能を備えています。この機能により、放電中のバッテリーなど、変動する電源電圧で動作している場合でも、モータ速度を一定に保持できます。

DRV8830は、リニア回路の代わりにPWM (パルス幅変調) 回路を使用することで、消費電流を最小限に抑え、バッテリー寿命を長く保持します。

この回路は、出力ピン間の電圧差を監視し、それを積分することで、平均DC電圧値を求めます。この電圧を1/4にした後、シリアル・インターフェイスで設定されるVSET DACの出力電圧と比較します。平均出力電圧の1/4がVSETより小さい場合は、PWM出力のデューティ・サイクルが増加します。平均出力電圧の1/4がVSETより大きい場合は、PWM出力のデューティ・サイクルが減少します。

PWMレギュレーション中は、PWMオン時間の間、Hブリッジによるモータ巻線電流の駆動がイネーブルになります。これは、下の図で①として示されています。図中の電流の流れる方向は、IN1 = HighおよびIN2 = Lowのときの状態を示しています。

プログラミングされた出力電圧が電源電圧よりも大きい場合、デバイスは100%のデューティ・サイクルで動作し、電圧レギュレーション機能はディスエーブルになります。このモードでは、デバイスは従来型のHブリッジ・ドライバとして動作します。

PWMオフ時間の間は、ブリッジ内の両方のハイサイドFETをイネーブルにすることで、巻線電流が再循環されます。これは、下の図で②として示されています。

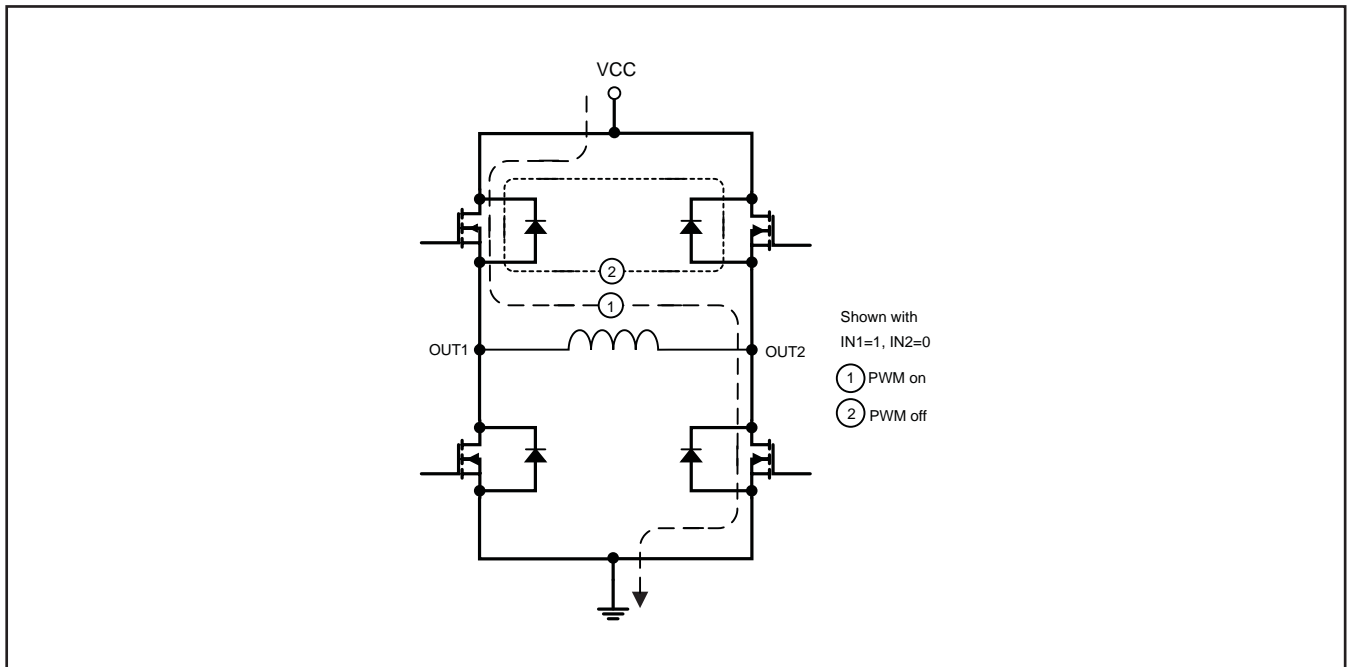


図 6. 電圧レギュレーション

電圧設定 (VSET DAC)

DRV8830には、DACに接続された内部リファレンス電圧が備えられています。このDACは、前述のPWMレギュレーション出力電圧の設定に使用される電圧を生成します。

DACは、シリアル・インターフェイスのVSETビットによって制御されます。指定される出力電圧は次のとおりです。

電圧は $4 \times VREF \times (VSET + 1) / 64$ として計算されます。ここで、VREFは内部の1.285Vリファレンスです。

VSET[5..0]	出力電圧	VSET[5..0]	出力電圧
0x00h	予約済み	0x20h	2.57
0x01h	予約済み	0x21h	2.65
0x02h	予約済み	0x22h	2.73
0x03h	予約済み	0x23h	2.81
0x04h	予約済み	0x24h	2.89
0x05h	予約済み	0x25h	2.97
0x06h	0.48	0x26h	3.05
0x07h	0.56	0x27h	3.13
0x08h	0.64	0x28h	3.21
0x09h	0.72	0x29h	3.29
0x0Ah	0.80	0x2Ah	3.37
0x0Bh	0.88	0x2Bh	3.45
0x0Ch	0.96	0x2Ch	3.53
0x0Dh	1.04	0x2Dh	3.61
0x0Eh	1.12	0x2Eh	3.69
0x0Fh	1.20	0x2Fh	3.77
0x10h	1.29	0x30h	3.86
0x11h	1.37	0x31h	3.94
0x12h	1.45	0x32h	4.02
0x13h	1.53	0x33h	4.10
0x14h	1.61	0x34h	4.18
0x15h	1.69	0x35h	4.26
0x16h	1.77	0x36h	4.34
0x17h	1.85	0x37h	4.42
0x18h	1.93	0x38h	4.50
0x19h	2.01	0x39h	4.58
0x1Ah	2.09	0x3Ah	4.66
0x1Bh	2.17	0x3Bh	4.74
0x1Ch	2.25	0x3Ch	4.82
0x1Dh	2.33	0x3Dh	4.90
0x1Eh	2.41	0x3Eh	4.98
0x1Fh	2.49	0x3Fh	5.06

電流制限

過電流状態の発生時にシステムを保護するために、電流制限回路が搭載されています。これは、DCモータのスタートアップ時、または異常な機械的負荷（強制停止状態）がかかった場合などに発生します。

モータ電流は、外部センス抵抗の両端の電圧を監視することで検知されます。この電圧が200mVのリファレンス電圧を上回る状態が約3μs以上続くと、PWMデューティ・サイクルが減少し、この値になるまでモータ電流を制限します。この電流制限により、電流を制御しながらモータを起動することができます。

電流制限状態が長く続く場合は、モータが強制的に停止されているなど、障害状態が発生している可能性があります。電流制限状態が約275ms継続すると、障害が登録されます。あらかじめFAULTのFAULTまたはILIMITビットを設定しておくこと、275msの電流制限障害状態が発生した時に、FAULTnピンはLowを出力して、ホストに障害を知らせる事が出来ます。継続電流制限障害状態時、モータ・ドライバの動作は続行されず。

電流制限障害状態は、IN1およびIN2ビットを両方とも0に設定して、モータ電流をディスエーブルにすることによりクリアされます。または、デバイスをシャットダウン状態（IN1とIN2の両方を1に設定）にするか、障害レジスタのCLEARビットを設定するか、デバイスへの電源をいったん遮断して再度印加することによっても、クリアされます。

電流制限の設定に使用する抵抗は、1Ω未満にする必要があります。値は次の式で計算できます。

$$R_{\text{ISENSE}} = \frac{200\text{mV}}{I_{\text{LIMIT}}} \quad (1)$$

ここで

R_{ISENSE} は電流センス抵抗値です。

I_{LIMIT} は、目的の電流制限値 (mA) です。

電流制限機能が必要ない場合は、ISENSEピンを直接グランドに接続できます。

保護回路

DRV8830は、低電圧、過電流、および過熱状態から完全に保護されています。FAULTnピンによって障害状態がシステムに通知されます。また、シリアル・インターフェイスのFAULTレジスタで障害の要因を確認できます。

過電流保護 (OCP)

各FETのアナログ過電流制限回路は、ゲート駆動を停止することで、FETを流れる電流を制限します。このアナログ過電流制限がOCP時間を超えて持続した場合には、Hブリッジ内のすべてのFETがディスエーブルになり、FAULTn信号がLowになり、FAULTレジスタのFAULTおよびOCPビットが設定されます。FAULTレジスタのCLEARビットに1を書き込むか、またはVCCをいったん遮断して再印加するまで、デバイスはディスエーブルのままとなります。

過電流状態は、ハイサイドとローサイドで独立してセンスされます。地絡、天絡、モータ巻線間の短絡のいずれも場合も、過電流シャットダウンとなります。OCPは電流制限機能とは独立しており、電流制限機能は通常、より低い電流レベルで作動するように設定されています。OCP機能は、異常な状態（短絡など）時にデバイスの損傷を防ぐことを目的としています。

過熱シャットダウン (TSD)

内部チップ温度が安全制限値を超えた場合には、Hブリッジ内のすべてのFETがディスエーブルになり、FAULTn信号がLowになり、シリアル・インターフェイス・レジスタのFAULTおよびOCPビットが設定されます。内部チップ温度が安全レベルまで低下すると、動作が自動的に再開されます。

低電圧誤動作防止 (UVLO)

任意の時点で、VCCピンの電圧が低電圧誤動作防止の設定電圧を下回った場合には、Hブリッジ内のすべてのFETがディスエーブルになり、FAULTn信号がLowになり、FAULTレジスタのFAULTおよびUVLOビットが設定されます。VCCが上昇してUVLO設定電圧を超えると、動作が再開されます。

I²C互換シリアル・インターフェイス

DRV8830は、I²Cインターフェイスを使用してマイクロコントローラから制御および監視できます。I²Cは、Philips Semiconductor社によって開発された2線式シリアル・インターフェイスです (『I²C-Bus Specification, Version 2.1』(2000年1月)を参照)。バスは、オフチップのプルアップ抵抗を使用したデータライン (SDA) とクロック・ライン (SCL) で構成されます。バスがアイドルのときは、SDAとSCLの両方がHighになります。

マスタ・デバイス (通常はマイクロコントローラまたはデジタル信号プロセッサ) がバスを制御します。SCLの信号およびデバイス・アドレスは、マスタが生成する必要があります。また、マスタは、データ転送の開始と停止を示す特定の条件も生成します。

スレーブ・デバイスは、マスタ・デバイスの制御に従ってバス上でデータを送受信します。このデバイスは、スレーブ・デバイスとしてのみ動作します。

I²C通信は、マスタがスタート条件を送信することにより開始されます。スタート条件は、SCLがHighのときにSDA I/OがHighからLowに遷移する状態です。スタート条件の後、デバイスのアドレス・バイトがMSBファーストで送信されます。これにはデータ方向ビット (R/W) が含まれます。有効なアドレス・バイトが受信されると、このデバイスは確認応答を返します。確認応答は、関連するクロック・パルスがHighのときに、SDA I/OがLowになる状態です。

デバイス・アドレスの下位3ビットはピンA0-A1から入力されます。これらのピンは、VCCに接続 (High)、GNDに接続 (Low)、またはオープンにすることができます。この3つのアドレス・ビットは、パワーアップ時にデバイスにラッチされるため、動的に変更することはできません。

デバイス・アドレスの上位アドレス・ビットは0xC0hに固定されているため、デバイス・アドレスは下の表のようになります。

DRV8830は、ジェネラル・コール・アドレスには応答しません。

アドレスの確認応答の後には、データ・バイトが続きます。R/WビットがLowの場合、データはマスタから書き込まれます。R/WビットがHighの場合、このデバイスからのデータは、前にサブアドレス・レジスタへの書き込みによって選択されたレジスタから読み取られた値になります。データ・バイトに続いて、このデバイスからの確認応答が送信されます。データは、すべてのバイトが完全に受信されて確認応答が返された場合にのみ出力されます。マスタからストップ条件 (SCL入力がHighのときにSDA I/OがLowからHighに遷移) が送信され、転送が終了します。

マスタ・バス・デバイスは、VCCに電源が印加されてスタート条件が生成された後、60μs以上待つ必要があります。

I²Cのトランザクションを以下のタイミング図に示します。

A1ピン	A0ピン	A3..A0ビット (下記参照)	アドレス (書き込み)	アドレス (読み取り)
0	0	0000	0xC0h	0xC1h
0	オープン	0001	0xC2h	0xC3h
0	1	0010	0xC4h	0xC5h
オープン	0	0011	0xC6h	0xC7h
オープン	オープン	0100	0xC8h	0xC9h
オープン	1	0101	0xCAh	0xCBh
1	0	0110	0xCCh	0xCDh
1	オープン	0111	0xCEh	0xCFh
1	1	1000	0xD0h	0xD1h

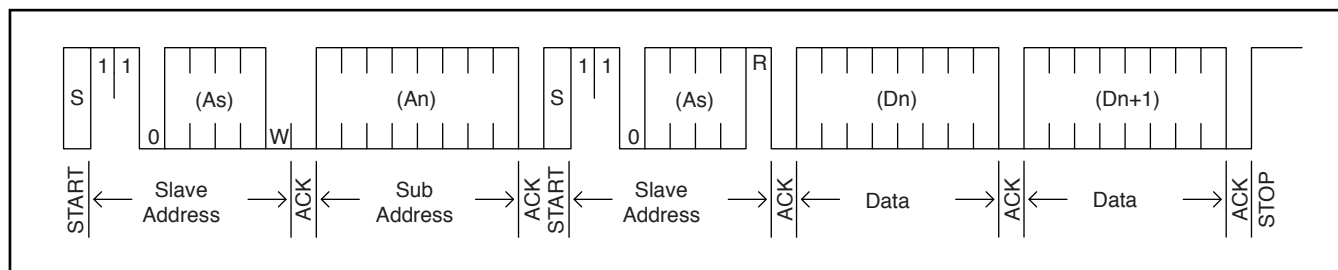


図 7. I²C読み取りモード

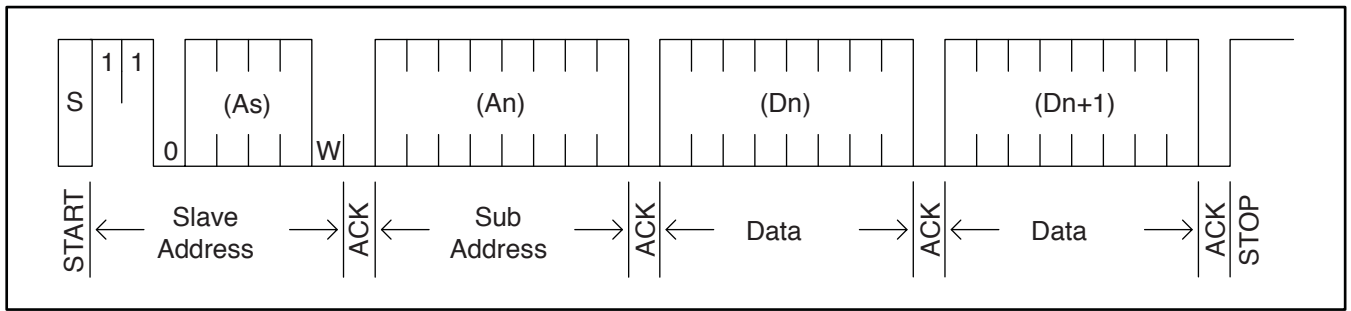


図 8. I²C書き込みモード

I²Cレジスタ・マップ

レジスタ	サブアドレス (16進)	レジスタ名	デフォルト値	説明
0	0x00	CONTROL	0x00h	出力の状態および出力電圧の設定
1	0x01	FAULT	0x00h	障害状態の読み取りおよびクリア

レジスタ0 - CONTROL

CONTROLレジスタは、出力の状態設定、および出力電圧に対するDAC設定に使用されます。このレジスタは次のように定義されています。

D7 - D2	D1	D0
VSET[5..0]	IN2	IN1

- VSET[5..0] : DAC出力電圧を設定します。前述の「電圧設定」を参照してください。
 IN2 : IN1とともに出力の状態を設定します。前述の「ブリッジ制御」を参照してください。
 IN1 : IN2とともに出力の状態を設定します。前述の「ブリッジ制御」を参照してください。

レジスタ1 - FAULT

FAULTレジスタは、障害状態の要因の読み取り、および障害を示すステータス・ビットのクリアに使用されます。このレジスタは次のように定義されています。

D7	D6 - D5	D4	D3	D2	D1	D0
CLEAR	未使用	ILIMIT	OTS	UVLO	OCP	FAULT

- CLEAR : 1を書き込むと、障害ステータス・ビットがクリアされます。
 ILIMIT : セットされている場合、障害要因が電流制限状態の継続であることを示します。
 OTS : セットされている場合、障害要因が過熱(OTS)状態であることを示します。
 UVLO : セットされている場合、障害要因が低電圧誤動作防止であることを示します。
 OCP : セットされている場合、障害要因が過電流(OCP)状態であることを示します。
 FAULT : いずれかの障害状態が発生するとセットされます。

熱特性について

過熱保護

DRV8830には、前述のとおり、過熱シャットダウン (TSD) 機能があります。内部チップ温度が約160°Cを超えた場合、デバイスは、温度が安全なレベルに低下するまでディスエーブルとなります。

デバイスが過熱シャットダウン状態になる傾向がある場合には、消費電力が過剰であるか、ヒートシンクが不足しているか、または周囲温度が高すぎることを示しています。

消費電力

DRV8830の消費電力で大勢を占めるのは、出力FET抵抗 $R_{DS(ON)}$ で消費される電力です。ステッピング・モータを駆動したときの平均消費電力は、式 (2) でおおまかに見積もることができます。

$$P_{TOT} = 2 \cdot R_{DS(ON)} \cdot (I_{OUT(RMS)})^2 \quad (2)$$

ここで、 P_{TOT} は合計消費電力、 $R_{DS(ON)}$ は各FETの抵抗、 $I_{OUT(RMS)}$ は各巻線に流れるRMS出力電流です。 $I_{OUT(RMS)}$ は、フルスケール出力電流設定×0.7にほぼ等しくなります。係数の2は、各巻線について任意の時点で2つのFET(ハイサイドとローサイド)に巻線電流が流れているためです。

デバイスで消費できる最大電力は、周囲温度およびヒートシンクに依存します。

$R_{DS(ON)}$ は温度とともに増加するため、デバイスの温度が上昇すると、消費電力は増加します。ヒートシンクのサイズを決定する際には、この点を考慮する必要があります。

パッケージ情報

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾	Samples (Requires Login)
DRV8830DGQ	ACTIVE	MSOP-PowerPAD	DGQ	10	80	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
DRV8830DGQR	ACTIVE	MSOP-PowerPAD	DGQ	10	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
DRV8830DRCR	PREVIEW	SON	DRC	10	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
DRV8830DRCT	PREVIEW	SON	DRC	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	

⁽¹⁾ マーケティング・ステータスは次のように定義されています。

ACTIVE: 製品デバイスが新規設計用に推奨されています。

LIFEBUY: TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND: 新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW: デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE: TIによりデバイスの生産が中止されました。

⁽²⁾ エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) および Green (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD: Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS): TIにおける“Lead-Free”または“Pb-Free” (鉛フリー) は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt): この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br): TIにおける“Green”は、“Pb-Free” (RoHS互換) に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない (均質な材質中のBrまたはSb重量が0.1%を超えない) ことを意味しています。

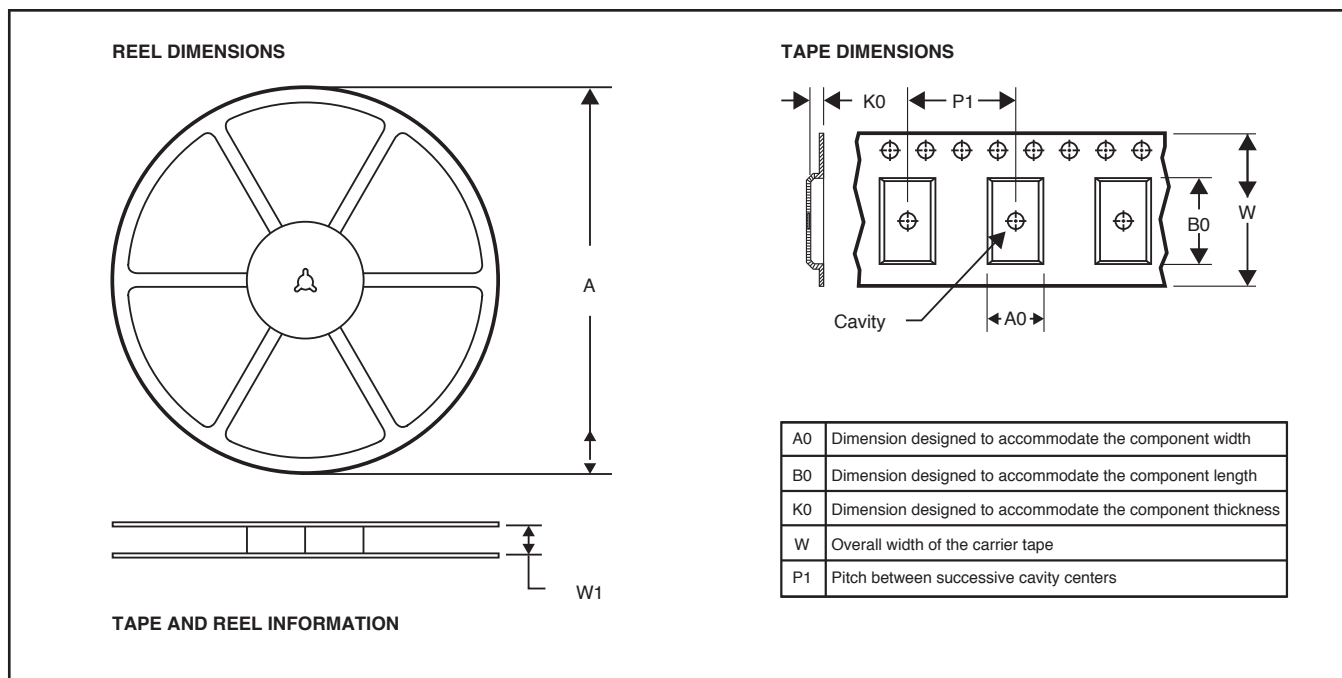
⁽³⁾ MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項: このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・マテリアル情報

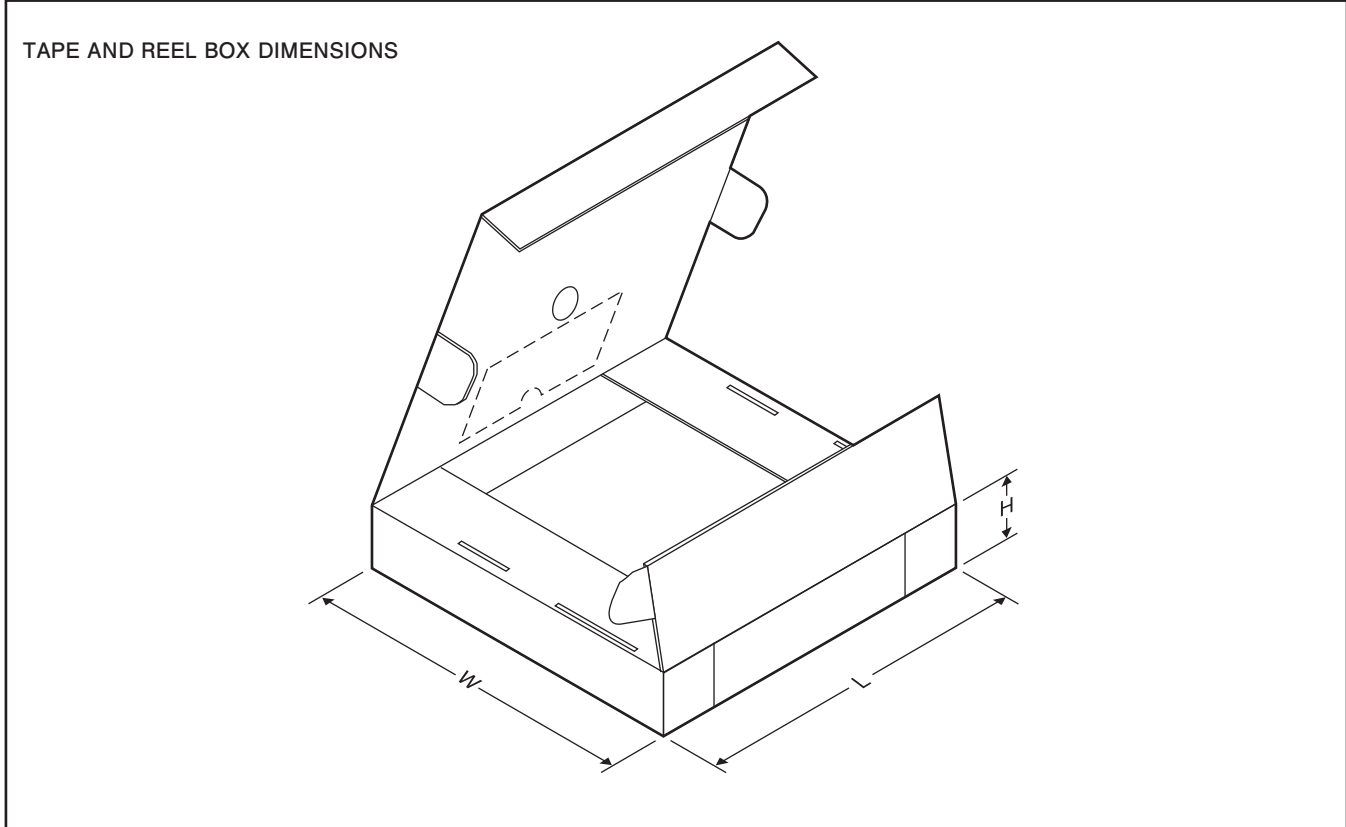
テープおよびリール・ボックス情報



*All dimensions are nominal

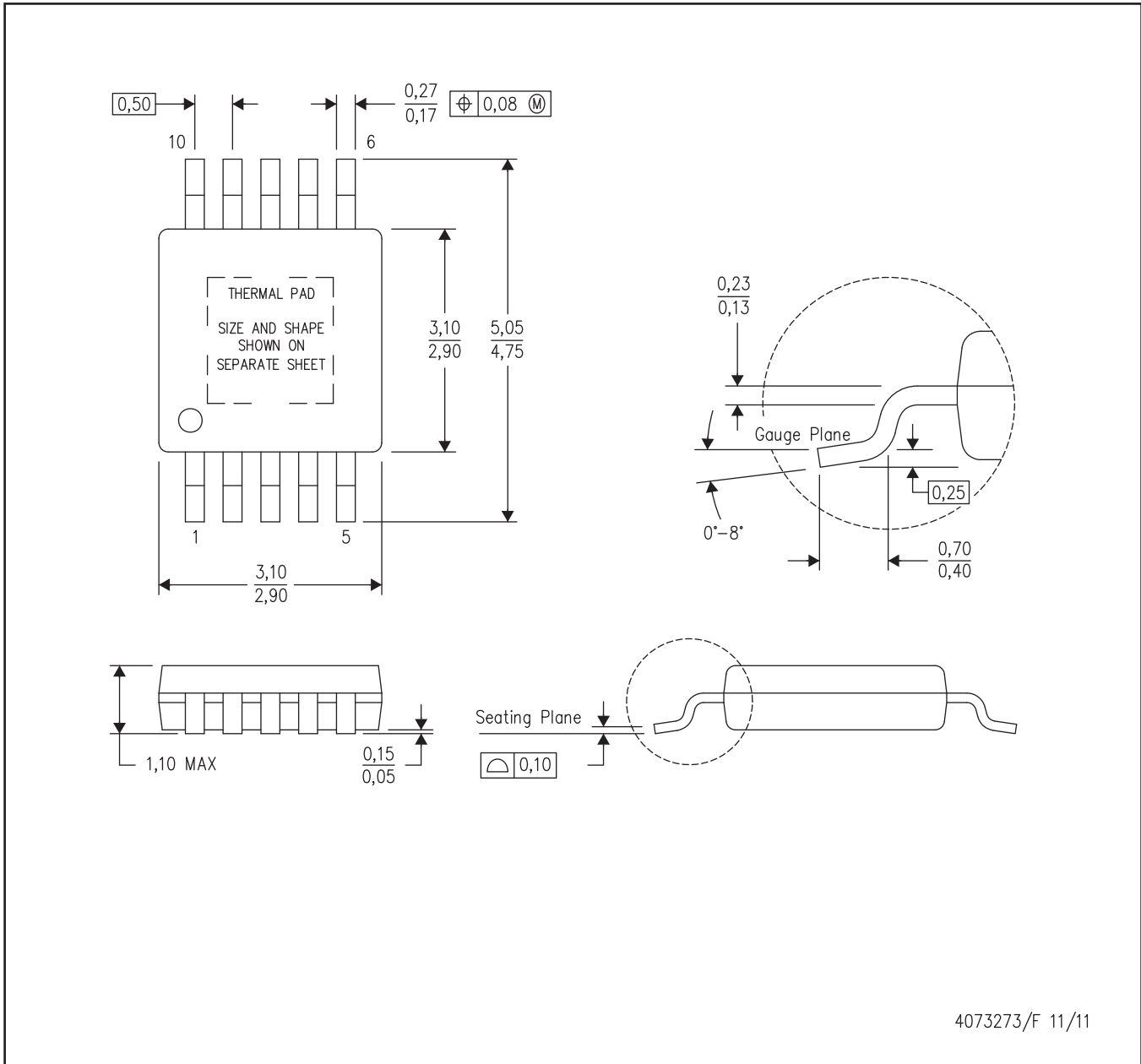
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DRV8830DGQR	MSOP-Power PAD	DGQ	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1

パッケージ・マテリアル情報



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DRV8830DGQR	MSOP-PowerPAD	DGQ	10	2500	346.0	346.0	29.0



4073273/F 11/11

- 注：A. 直線寸法はすべてミリメートル単位です。
 B. 本図は予告なしに変更することがあります。
 C. ボディ寸法には、0,15mmを超えるモールド・フラッシュや突起は含まれません。
 D. このパッケージは、基板上のサーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002)を参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。
 E. 露出サーマルパッドの寸法に関する詳細は、製品データシートをご覧ください。
 F. JEDEC MO-187 variation BA-Tに準拠します。

サーマルパッド・メカニカル・データ

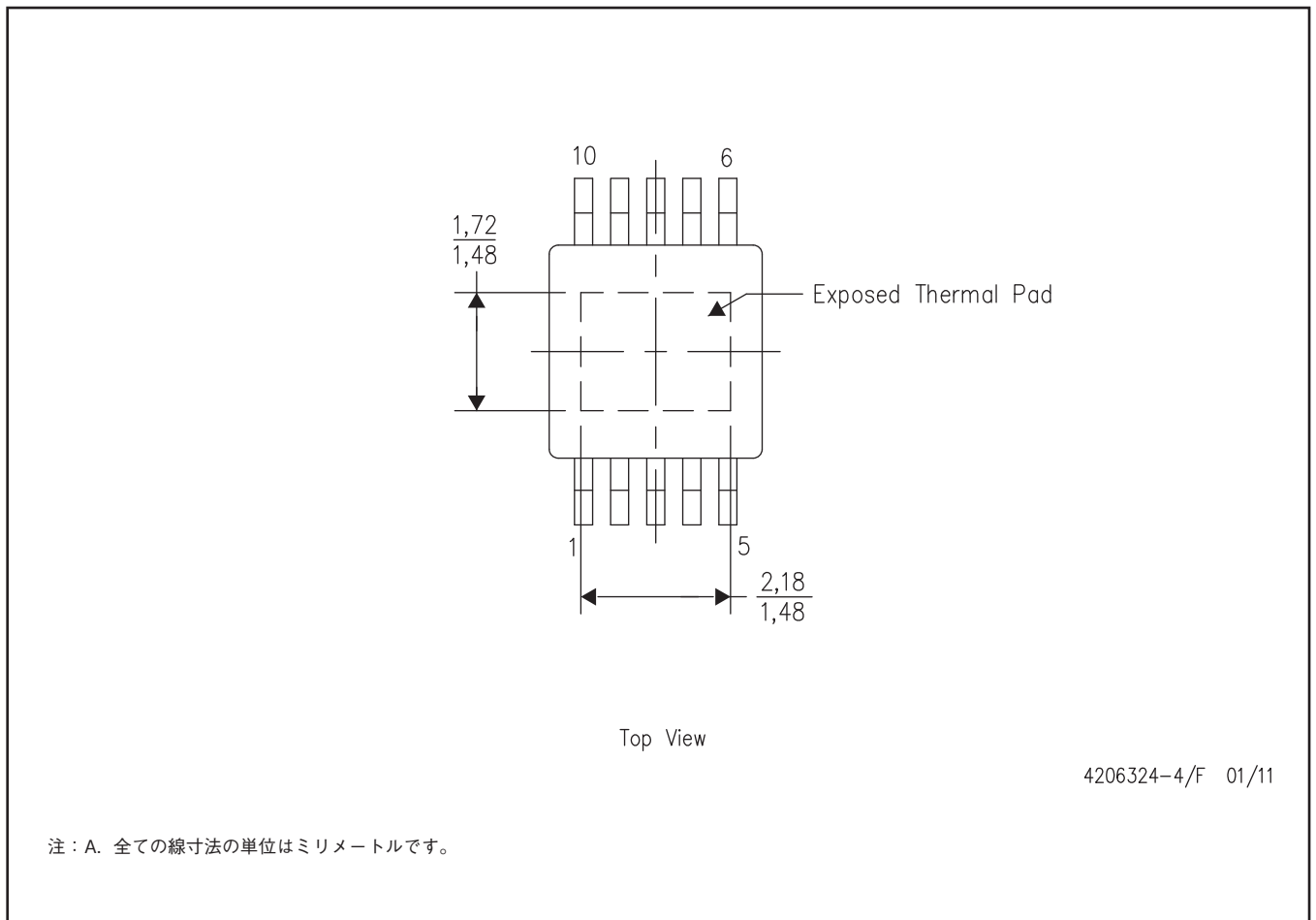
DGQ(S-PDSO-G10)

熱的特性に関する資料

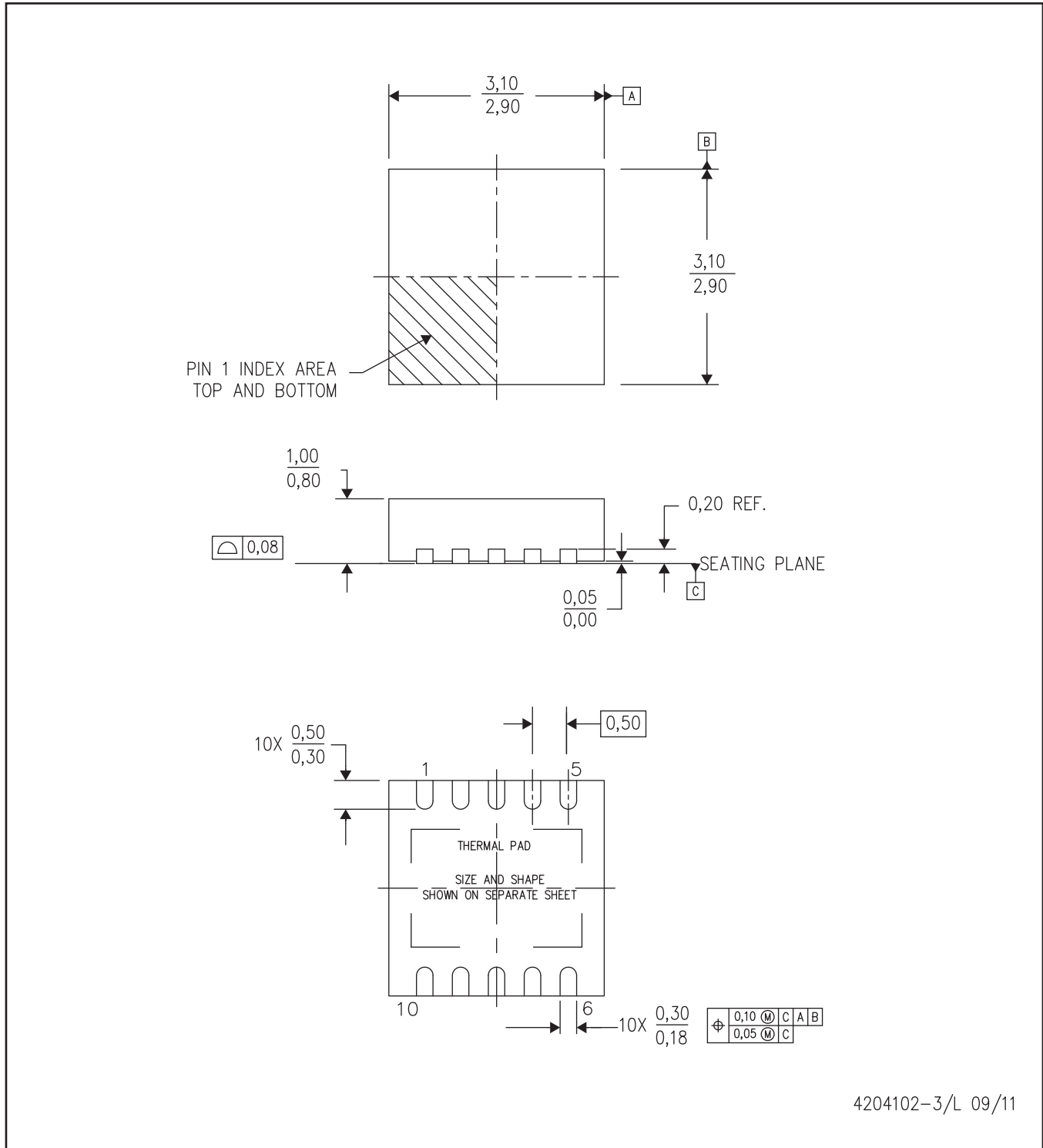
このPowerPAD™パッケージには、外部ヒートシンクに直接接続するように設計された、露出したサーマル・パッドが装備されています。このサーマル・パッドは、プリント基板 (PCB) に直接半田付けする必要があります。半田付け後は、PCBをヒートシンクとして使用できます。また、サーマル・ビアを使用して、サーマル・パッドをデバイスの回路図に示された適切な銅プレーンに直接接続するか、あるいはPCB内に設計された特別なヒートシンク構造に接続することができます。この設計により、ICからの熱伝導が最適化されます。

PowerPAD™パッケージについての追加情報およびその熱放散能力の利用法については、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002)およびアプリケーション・ブリーフ『PowerPAD Made Easy』(TI文献番号SLMA004)を参照してください。いずれもホームページ www.ti.com で入手できます。

このパッケージの露出したサーマル・パッドの寸法を次の図に示します。



サーマル・パッド寸法図



- 注：A. 直線寸法はすべてミリメートル単位です。寸法および許容誤差は、ASME Y14.5M-1994によります。
 B. 本図は予告なく変更することがあります。
 C. SON(Small Outline No-Lead)パッケージ構成
 D. 最良の熱特性および機械的特性を得るには、パッケージのサーマル・パッドを基板に半田付けする必要があります。
 E. 露出したサーマル・パッドの寸法に関する詳細は、製品データシートを参照してください。

サーマルパッド・メカニカル・データ

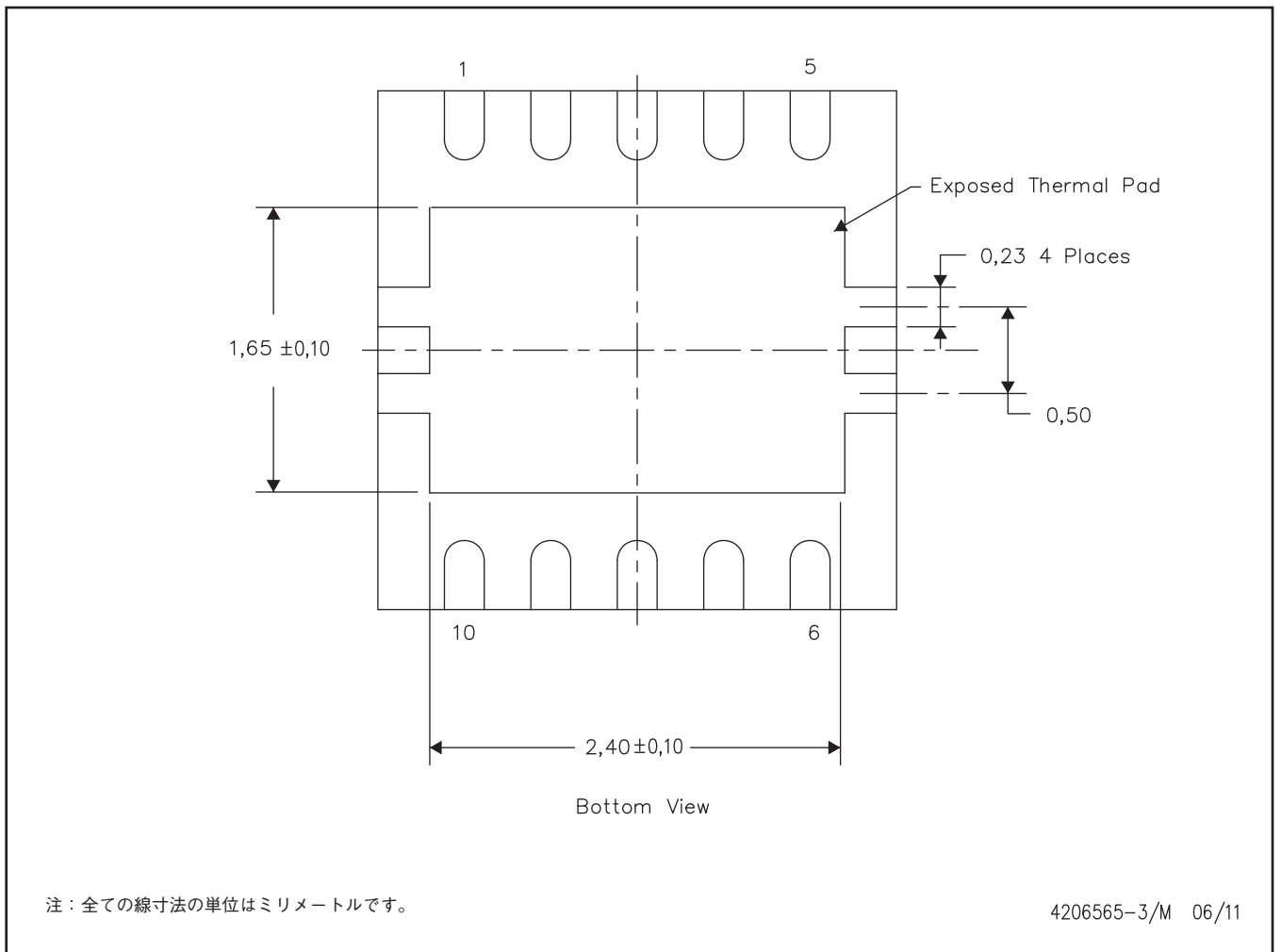
DRC(S-PVSON-N10)

熱的特性に関する資料

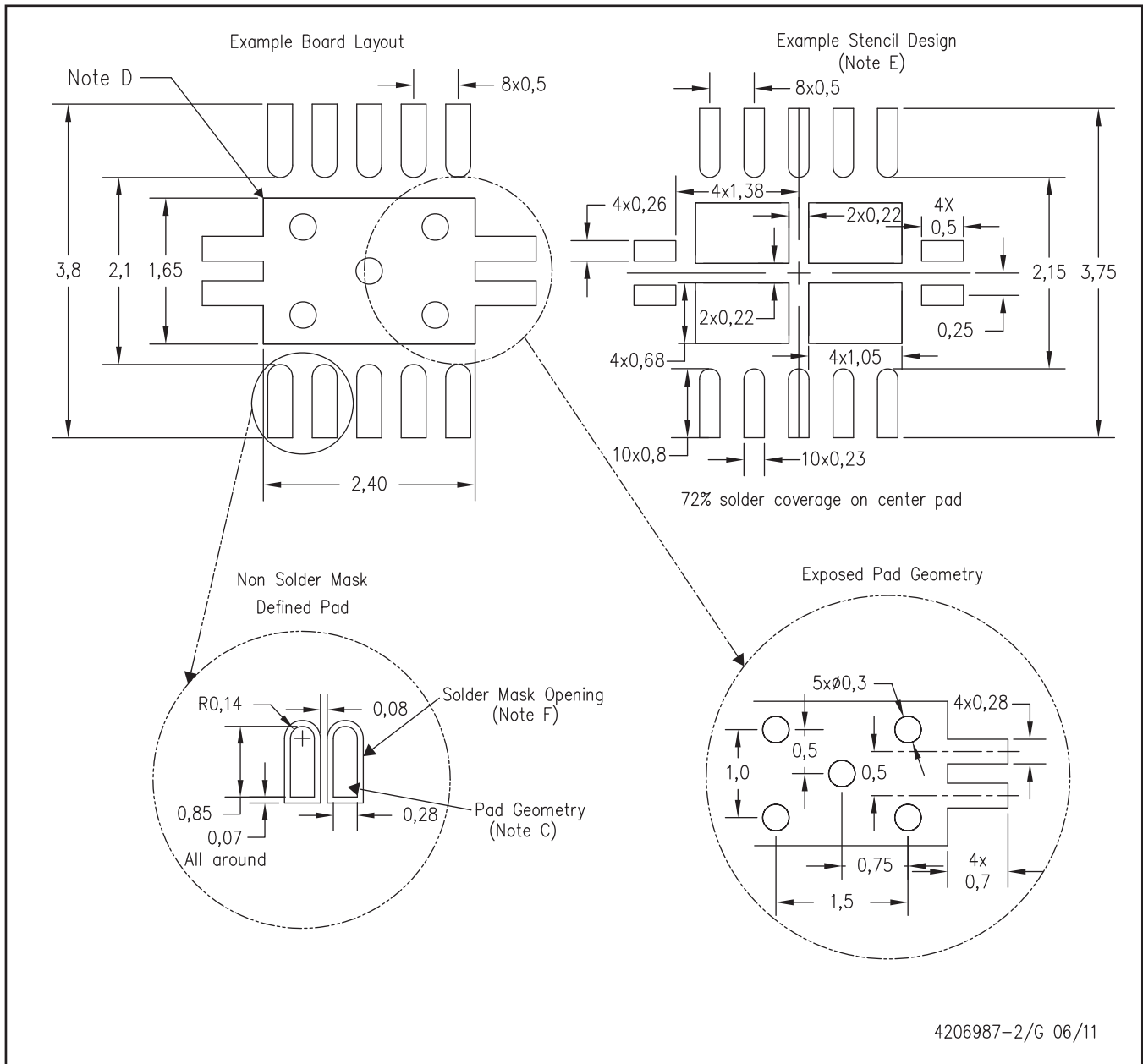
このパッケージは外部のヒートシンクに直接接続できるよう設計された露出したサーマルパッドをもっています。サーマルパッドはプリント回路基板 (PCB) に直接はんだ付けされなければなりません。はんだ付けされることにより、PCBはヒートシンクとして使用できます。さらに、サーマルビアを使用することにより、サーマルパッドはグランドまたは電源プレーン(どちらか当てはまる方)、またはもう1つの方法としてPCBに設計された特別なヒートシンク構造に直接接続することができます。この設計により、集積回路(IC)からの熱の移動が最適化されます。

クワッド・フラットパック・ノーリード(QFN)パッケージとその利点についての情報はアプリケーション・レポート“QuadFlatpack No-Lead Logic Packages”TI文献番号SLUA271を参照してください。この文献はホームページwww.ti.comで入手できます。

このパッケージのサーマルパッドの寸法は以下の図に示されています。



サーマルパッド寸法図



- 注：A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 代替設計については、資料IPC-7351を推奨します。
 D. このパッケージは、基板上的のサーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002, SLMA004)を参照してください。これらのドキュメントは、ホームページ www.ti.com で入手できます。
 E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。例に示したステンシル設計は、50%容積のメタルロード半田ペーストに基づいています。ステンシルに関する他の推奨事項については、IPC-7525を参照してください。
 F. 信号パッド間および信号パッド周囲の半田マスク許容差については、基板組み立て拠点にお問い合わせください。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしているとして特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2012, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上