

LF155,LF156,LF256,LF257,LF355,LF356, LF357

LF155/LF156/LF256/LF257/LF355/LF356/LF357 JFET Input Operational Amplifiers



Literature Number: JAJSB63

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。

2001年12月



LF356

JFET 入力オペアンプ

おことわり：
本データシートは LF155/LF156/LF256/LF257/LF355/LF357 と共通の内容であるため、性能特性のグラフやアプリケーション回路図などが LF356 のものではない場合があります。ご了承ください。

概要

LF356 は最も早くからある JFET 入力オペアンプで、特性のそろった高耐圧の JFET を BI-FET™ テクノロジーにより、同一チップ上に通常のバイポーラ・トランジスタとともに集積してあります。低入力バイアス電流、低オフセット電流、低オフセット電圧、低オフセット電圧ドリフトでオフセット調整機能を有しており、これによってドリフトや CMRR が劣化することはありません。また、高スルーレート、広帯域、超高速セトリング・タイム、低ノイズ電圧電流および低 $1/f$ ノイズコーナを満たすように設計されています。

利点

高コストな従来のハイブリッド型やモジュール型の FET オペアンプなどをリプレース可能。
JFET 入力部は、MOSFET に比較して、取り扱いが容易。
高、低ソース、インピーダンスのいずれでも低ノイズ回路への応用に最適 超低 $1/f$ コーナを有する。
オフセット調整時にありがちなドリフトや CMRR の劣下がない。
他のほとんどのモノリシック型では心配がある。
新設計の出力段により大容量負荷 (5,000pF) を接続しても安定度に問題がない。
内部位相補償および差動入力電圧範囲が大きい。

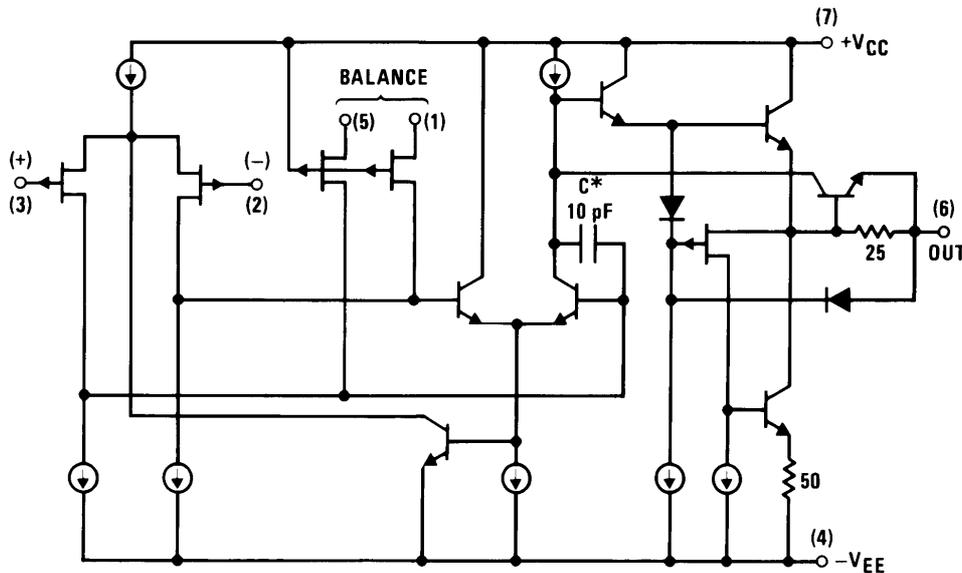
アプリケーション

- 高精度高速積分器
- 高速 D/A、A/D コンバータ
- 高インピーダンス・バッファ
- 広帯域、低ノイズ、低ドリフト・アンプ
- 対数アンプ
- フォトセル・アンプ
- サンプル/ホールド回路

LF356 の特長

低入力バイアス電流	30pA
低入力オフセット電流	3pA
高入力インピーダンス	10^{12}
低入力ノイズ電流	$0.01 \text{ pA}/\sqrt{\text{Hz}}$
高 CMRR	100 dB
高直流電圧利得	106 dB
セトリング・タイム (0.01%までの時間)	1.5 μs
スルーレート	12V/ μs
帯域幅	5MHz
入力ノイズ電圧	$12 \text{ nV}/\sqrt{\text{Hz}}$

等価回路



BI-FET™、BI-FET II™ はナショナル セミコンダクター社の商標です。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電氣的信頼性試験方法の規格を参照ください。

	LF356B	LF356
電源電圧	± 22V	± 18V
差動入力電圧	± 40V	± 30V
入力電圧範囲 (Note 2)	± 20V	± 16V
出力短絡時間	連続	連続
T_{JMAX}		
N パッケージ	100	100
M パッケージ	100	100
$T_A = 25$ における電力消費 (Note 1、8)		
N パッケージ	670 mW	670 mW
M パッケージ	380 mW	380 mW
熱抵抗 (代表値) J_A		
N パッケージ	130 /W	130 /W
M パッケージ	195 /W	195 /W
(代表値) J_C		
保存温度範囲	- 65 ~ + 150	- 65 ~ + 150
ハンダ付け条件		
デュアルインライン・パッケージ		
ハンダ付け (10 秒)	260	260
SO パッケージ		
ペーパフェーズ (60 秒)	215	215
赤外線 (15 秒)	220	220
その他の表面実装法についてはアプリケーション・ノート AN-450 「スモール・アウトライン (SO) パッケージ表面実装と製品信頼性上における効果」を参照ください。		
ESD 耐圧		
(1.5k を通して 100pF を放電)	1000V	1000V

DC 電氣的特性 (Note 3)

Symbol	Parameter	Conditions	LF356B			LF356			Units
			Min	Typ	Max	Min	Typ	Max	
V_{OS}	Input Offset Voltage	$R_S = 50$, $T_A = 25$ Over Temperature		3	5		3	10	mV
					6.5			13	mV
V_{OS}/T	Average TC of Input Offset Voltage	$R_S = 50$		5			5		$\mu V/$
TC/V_{OS}	Change in Average TC with V_{OS} Adjust	$R_S = 50$, (Note 4)		0.5			0.5		$\mu V/$ per mV
I_{OS}	Input Offset Current	$T_J = 25$, (Note 3, 5)		3	20		3	50	pA
		$T_J = T_{HIGH}$			1			2	nA

DC 電気的特性 (Note 3)(つづき)

Symbol	Parameter	Conditions	LF356B			LF356			Units
			Min	Typ	Max	Min	Typ	Max	
I _B	Input Bias Current	T _J = 25 °C, (Note 3, 5)		30	100		30	200	pA
		T _J = T _{HIGH}			5			8	nA
R _{IN}	Input Resistance	T _J = 25 °C		10 ¹²			10 ¹²		
A _{VOL}	Large Signal Voltage Gain	V _S = ± 15V, T _A = 25 °C	50	200		25	200		V/mV
		V _O = ± 10V, R _L = 2k Over Temperature	25			15			V/mV
V _O	Output Voltage Swing	V _S = ± 15V, R _L = 10k	± 12	± 13		± 12	± 13		V
		V _S = ± 15V, R _L = 2k	± 10	± 12		± 10	± 12		V
V _{CM}	Input Common-Mode Voltage Range	V _S = ± 15V	± 11	± 15.1		+ 10	+ 15.1		V
				- 12		- 12			V
CMRR	Common-Mode Rejection Ratio		85	100		80	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 6)	85	100		80	100		dB

DC 電気的特性

T_A = T_J = 25 °C、V_S = ± 15V

Parameter	LF356B		LF356		Units
	Typ	Max	Typ	Max	
Supply Current	5	7	5	10	mA

AC 電気的特性

T_A = T_J = 25 °C、V_S = ± 15V

Symbol	Parameter	Conditions	LF356B	LF356/LF356B	Units
			Min	Typ	
SR	Slew Rate		7.5	12	V/μs
GBW	Gain Bandwidth Product			5	MHz
t _s	Settling Time to 0.01%	(Note 7)		1.5	μs
e _n	Equivalent Input Noise Voltage	R _S = 100 Ω		15	nV/√Hz
		f = 100 Hz		12	nV/√Hz
i _n	Equivalent Input Current Noise	f = 100 Hz		0.01	pA/√Hz
		f = 1000 Hz		0.01	pA/√Hz
C _{IN}	Input Capacitance			3	pF

Note 1: 最大許容損失は温度上昇にもなって定格を下げて使用することを要し、T_{JMAX}、J_A、周囲温度 T_A によって決定されます。どの温度でも許容損失は P_D = (T_{JMAX} - T_A)/ J_A で算出できますが、実際には、上式の計算値または 25 °C における P_{Dmax} を考察して、小さい方の値で決定されます。

Note 2: 特記のない限り、絶対最大入力負電圧の値は、デバイスに与えられる負の電源電圧の値に等しいです。

Note 3: 特記のない限り、次表のテスト条件が適用されますが、V_{OS}、I_B、I_{OS} などは、V_{CM} = 0 で測定されます。

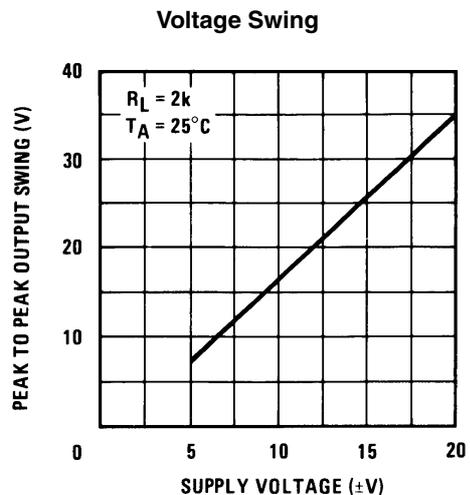
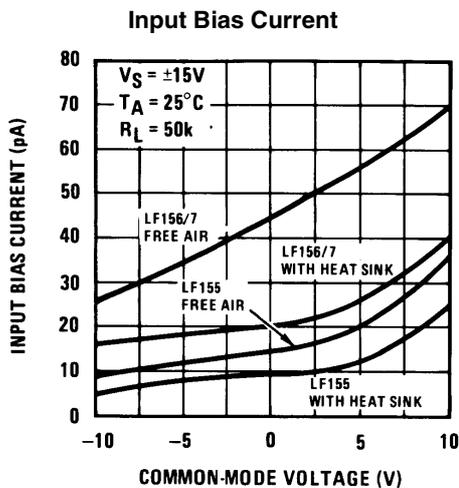
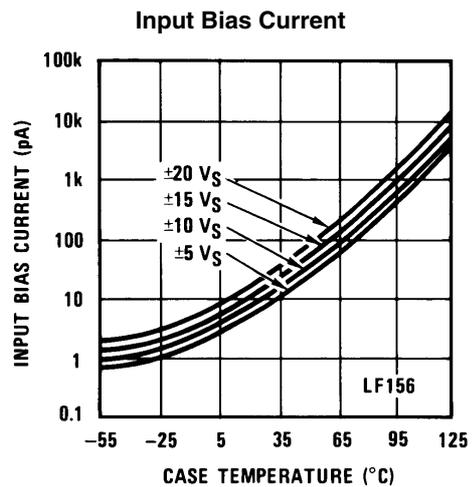
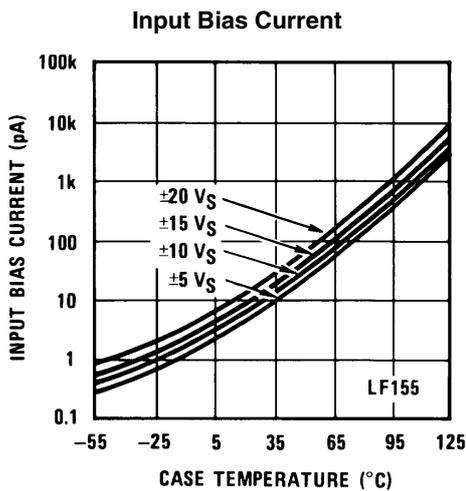
電気的特性 (つづき)

	LF356B	LF356
Supply Voltage, V_S	$\pm 15V$ $V_S \pm 20V$	$V_S = \pm 15V$
T_A	0 $T_A + 70$	0 $T_A + 70$
T_{HIGH}	+ 70	+ 70

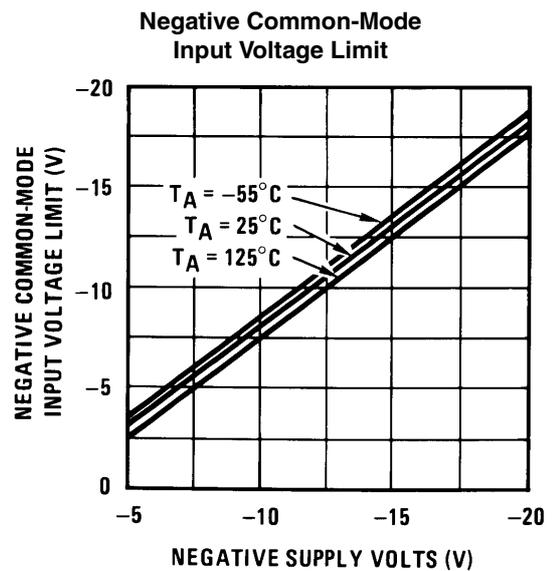
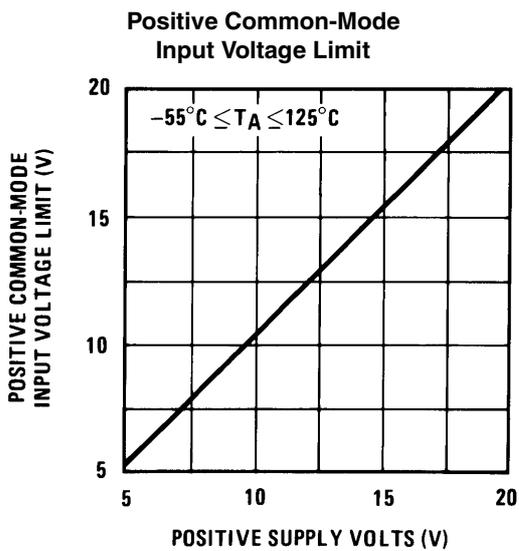
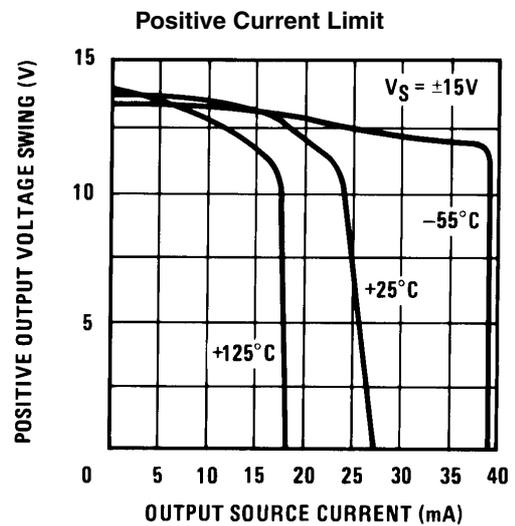
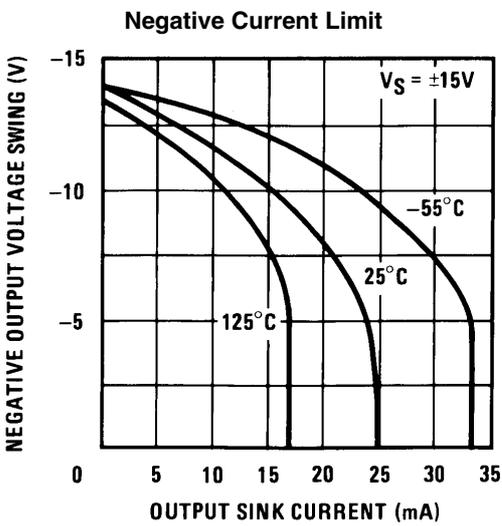
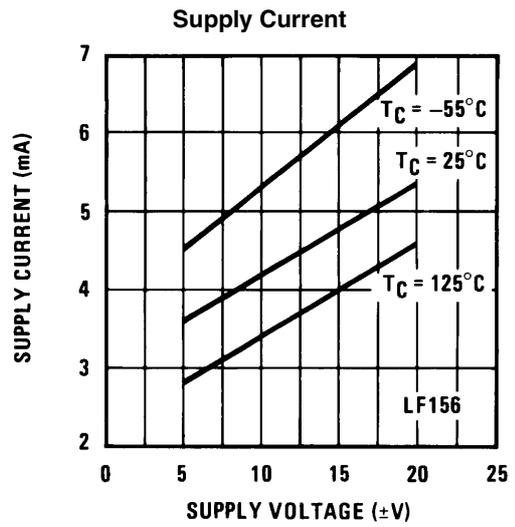
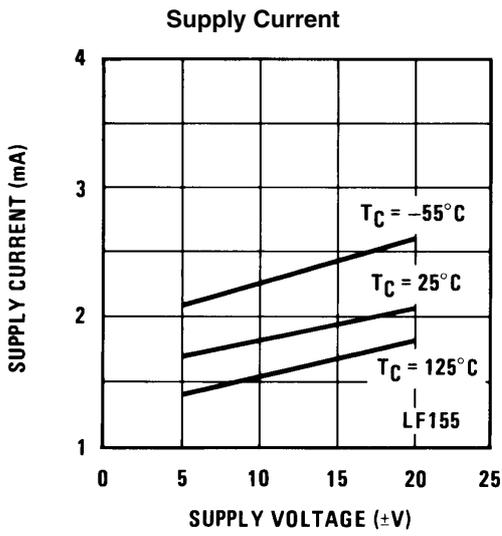
- Note 4:** 入力オフセット電圧を調整したときの温度ドリフトは非常に小さい (代表値: $0.5\mu V/^\circ C$)。また、CMRR および開ループ電圧利得も、このオフセット調整によって影響は受けません。
- Note 5:** 入力バイアス電流は FET ジャンクションのリーケージ電流そのものであって、接合部温度 T_J の 10 上昇ごとに、ほぼ 2 倍に増加しています。製造時のテストでは時間的制約があるので、入力バイアス電流の測定値は、接合部温度に対する相関値としてとられます。通常の動作は、この接合部温度は周囲温度より上回りますが、これは IC 内部の電力損失 P_D によるものです。接合部温度は、 $T_J = T_A + J_A \cdot P_D$ で表われ、 J_A は接合部から外気への熱抵抗です。したがって入力バイアス電流を最少にする必要がある場合には、ヒートシンクを使用することを推奨します。
- Note 6:** 電源電圧除去比は、正負の両電源の電圧を同時に増加させた時または減じた時の値 (マグニチュード) に対するものとして求められています。
- Note 7:** セトリング・タイムは、 $2k$ の抵抗を接続した時の、ユニティ・ゲイン反転増幅器の場合を示します。セトリング・タイムは、 $10V$ のステップ入力反転増幅器に与えられた瞬間から誤差電圧 (増幅器の反転入力端子の電圧) が現われて、その値が最終値の 0.01% 以内に到達するまでの時間です。(セトリング・タイム試験回路参照)
- Note 8:** 最大電力損失はパッケージ特性により規定されます。最大電力損失の付近でデバイスを動作させると、保証値外でデバイスを動作させる原因となります。

代表的な DC 性能特性

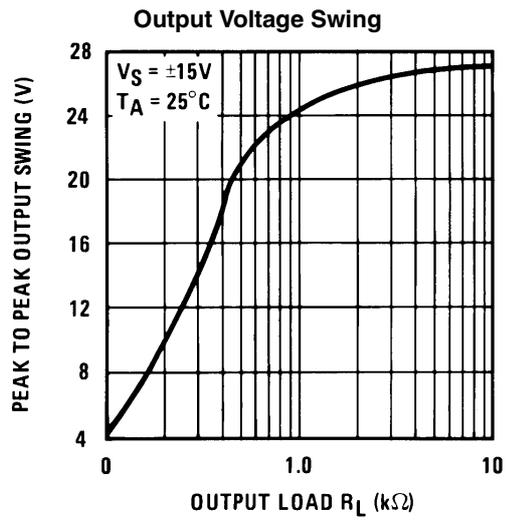
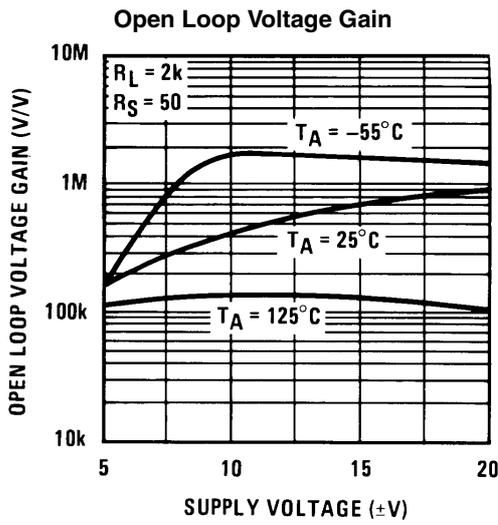
特記のない限り、これらの特性曲線は LF155 および LF156 のものです。



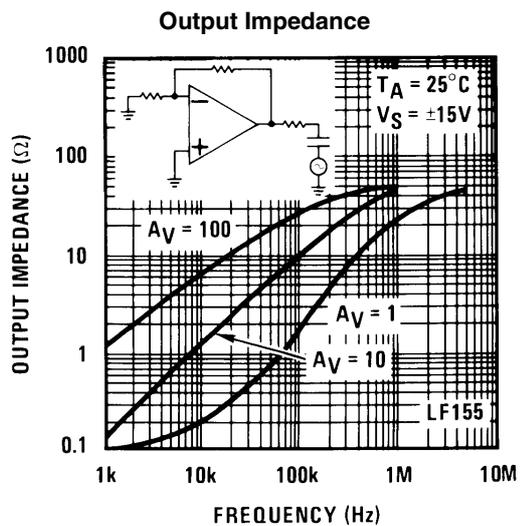
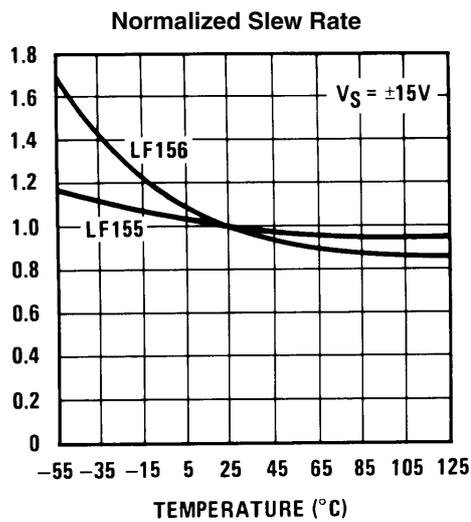
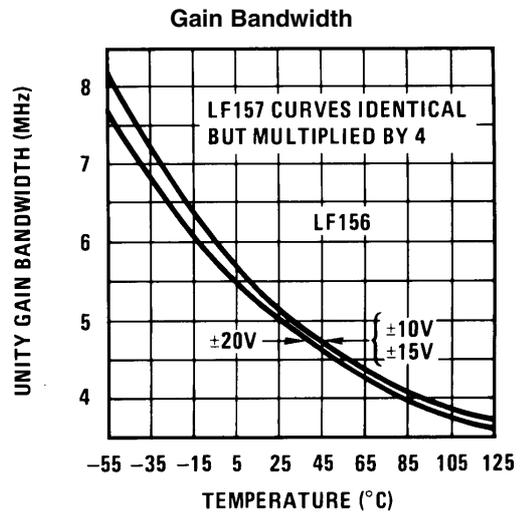
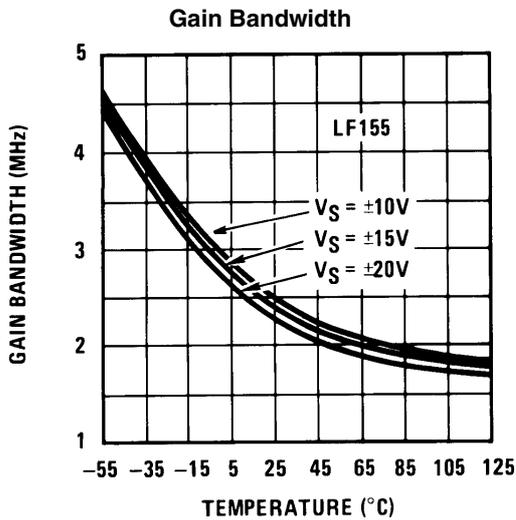
代表的な DC 性能特性 (つづき)



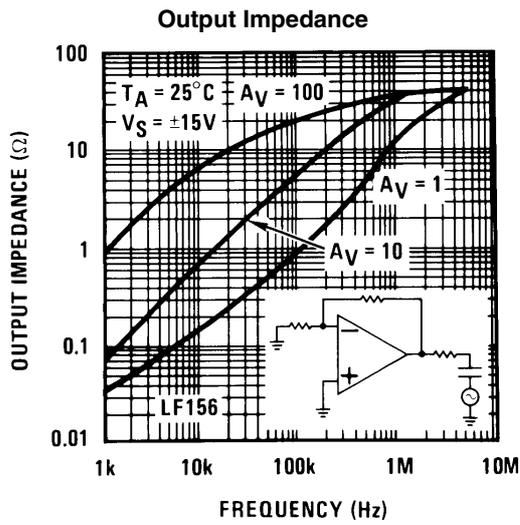
代表的な DC 性能特性 (つづき)



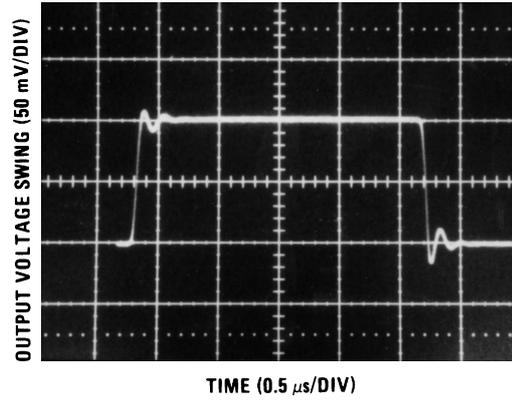
代表的な AC 性能特性



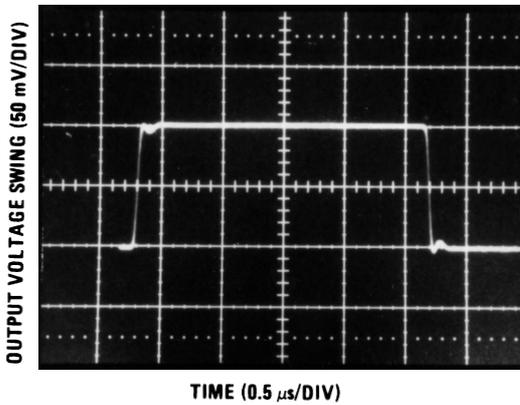
代表的な AC 性能特性 (つづき)



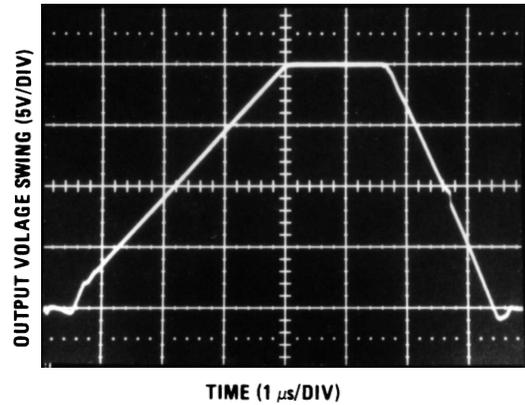
LF155 Small Signal Pulse Response, $A_V = + 1$



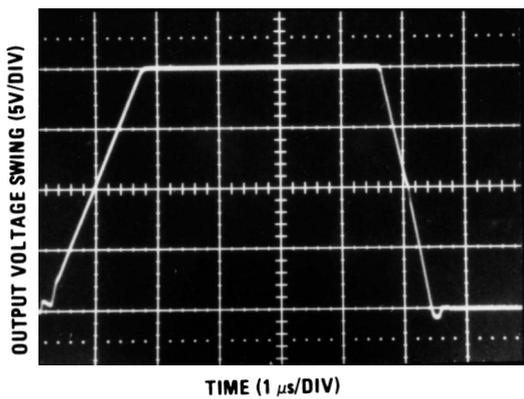
LF156 Small Signal Pulse Response, $A_V = + 1$



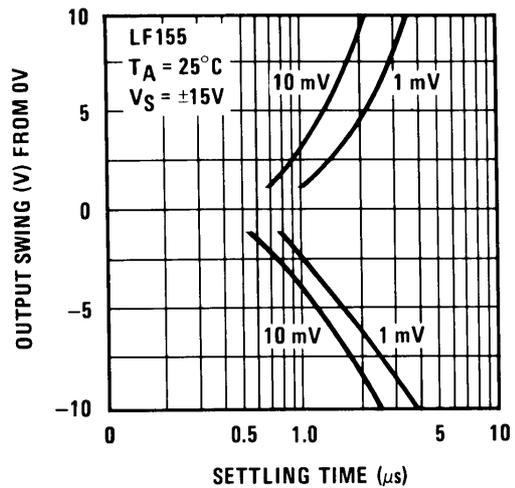
LF155 Large Signal Pulse Response, $A_V = + 1$



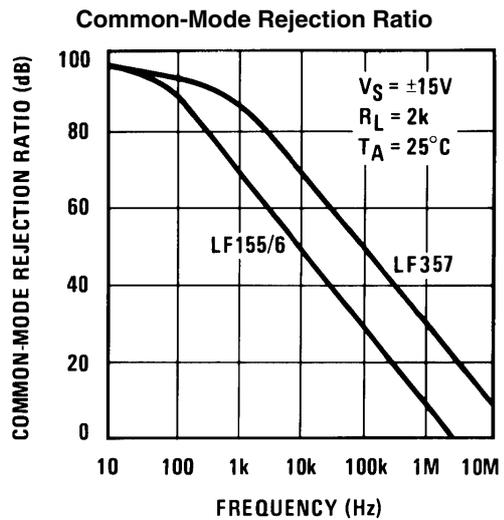
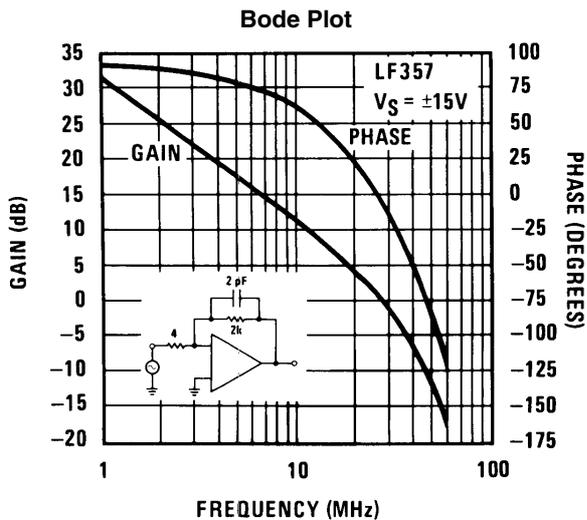
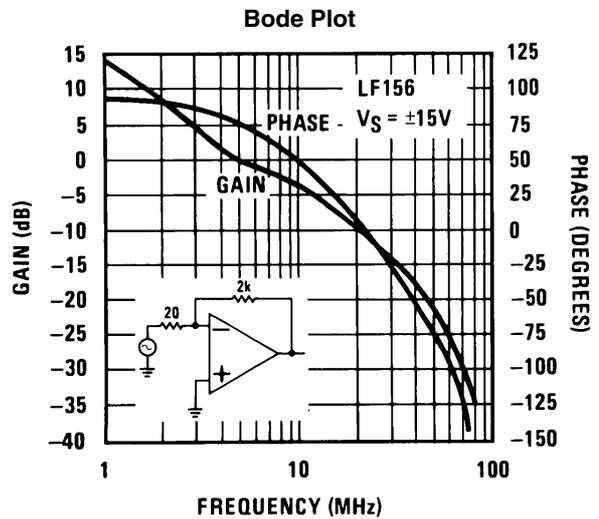
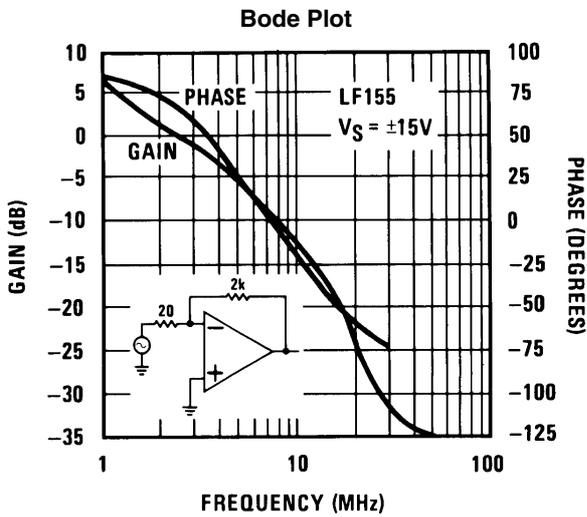
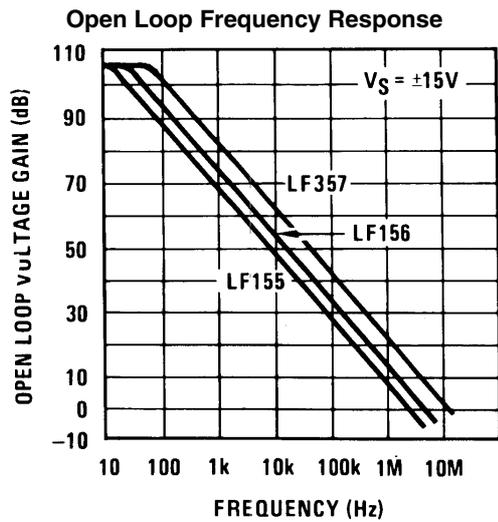
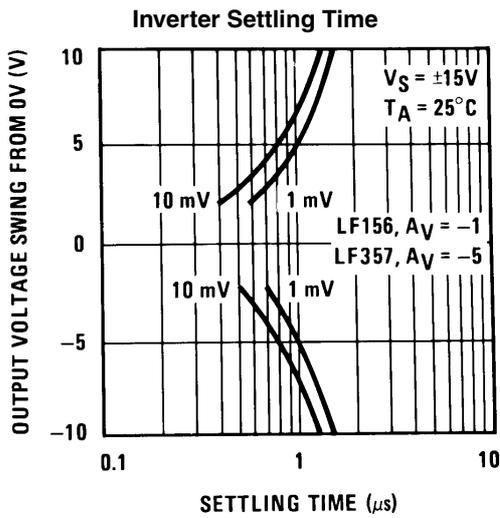
LF156 Large Signal Puls Response, $A_V = + 1$



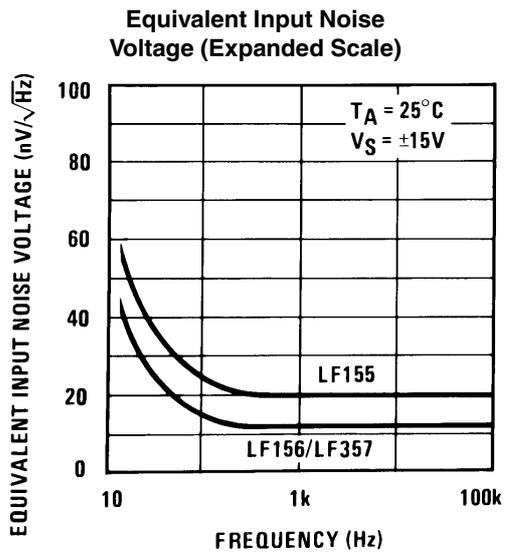
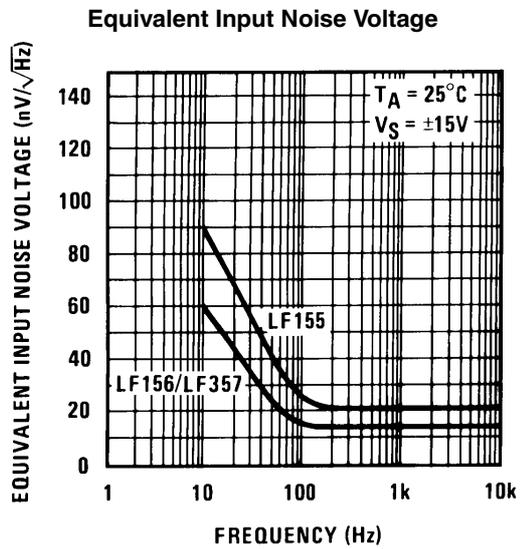
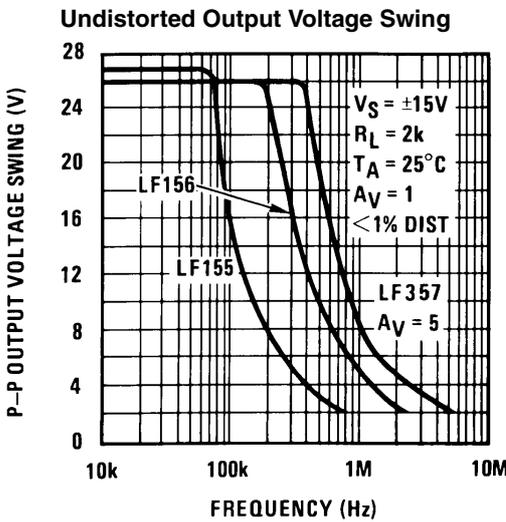
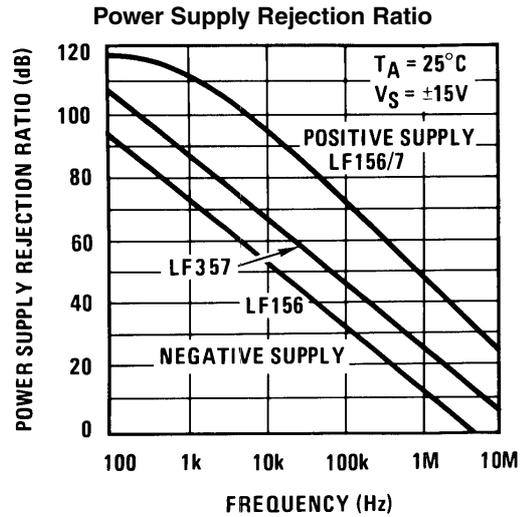
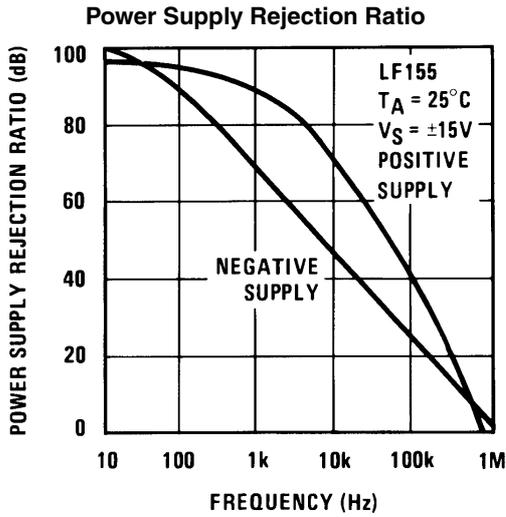
Inverter Settling Time



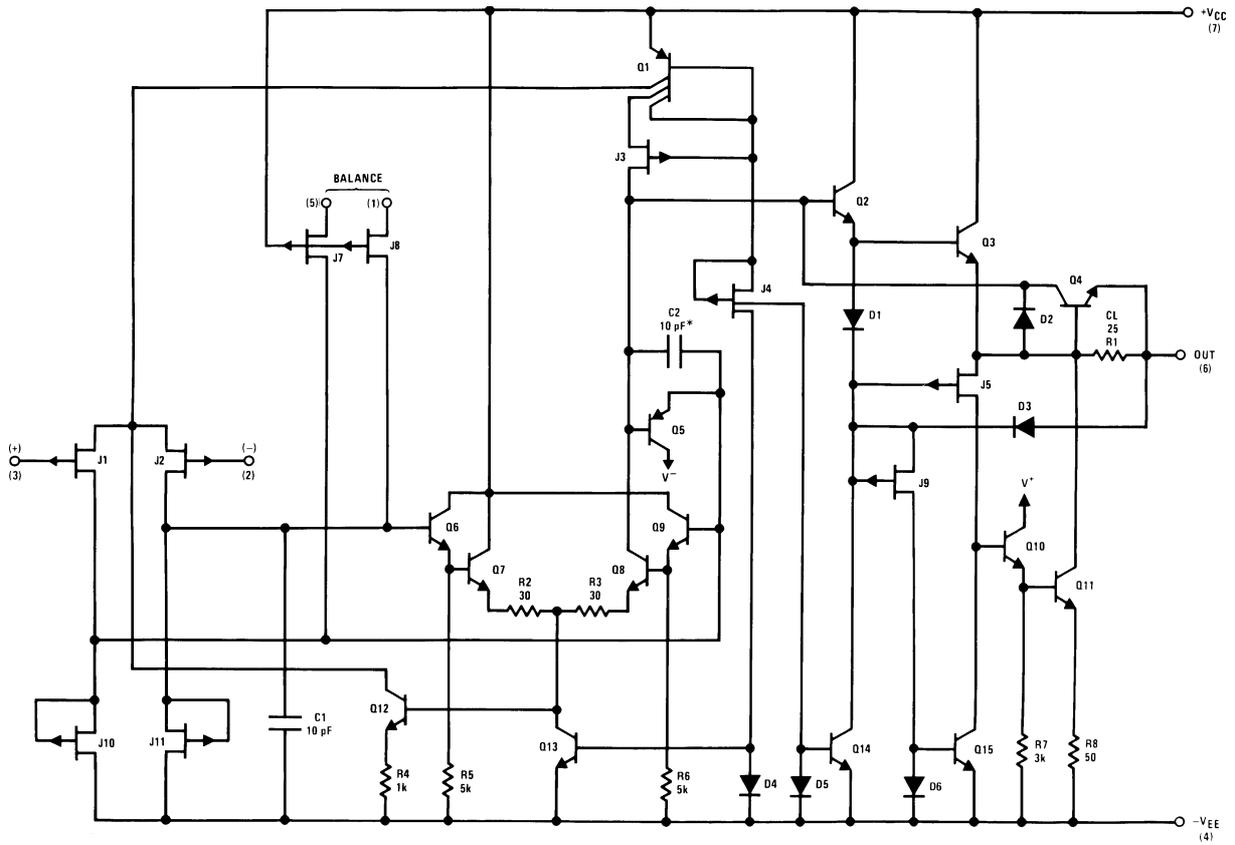
代表的な AC 性能特性 (つづき)



代表的な AC 性能特性 (つづき)

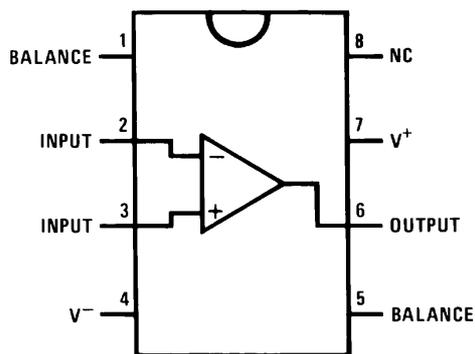


詳細な等価回路



ピン配置図 (上面からの図)

Dual-In-Line Package (M and N)



Order Number LF356M, LF356MX, or LF356N
See NS Package Number M08A or N08E

アプリケーション・ヒント

LF356はJFET入力のオペアンプで、各JFETはすべてゲートソース、ゲートドレイン間に高逆耐圧のブレーク・ダウン電圧を有しているため、入力端子間にはクランプを必要としません。従って、大きな差動入力電圧を印加しても入力電流の増加はわずかです。

最大差動入力電圧は電源電圧には無関係ですが、いずれの差動入力電圧も負電源電圧のレベルを超えてはならず、超えた場合には大電流が流れ、デバイスを破壊してしまいます。

いずれの入力でも、負のコモンモード・リミットを超えてしまうと出力に対して位相が反転する原因となり、その結果、位相に対応してHIGHレベルまたはLOWレベルとなるように、増幅器は強制的に制御をうけます。また、両入力が負のコモンモード・リミットをともに超えてしまうと、増幅器出力は、HIGHレベルになる様強制制御されます。どちらのケースでもラッチは起こらず、入力がコモンモード範囲内に復帰すれば、増幅器は通常の動作モードとなります。

またシングル入力で、正のコモンモード・リミットを超えてしまった場合には出力の位相は変化しませんが、両入力が入って正のコモンモード・リミットを超える場合には、増幅器出力は強制的にHIGHレベルとなります。

増幅器は通常、正の電源電圧に等しいコモンモード入力電圧まで動作します。現実には、コモンモード電圧は約100mV位、正の電源電圧を超えても良く、これは全使用温度に対しても当てはまります。したがって、電源電流モニタ/リミッタへの応用では正の電源電圧が入力に対する一つのレファレンスとしても扱えます。

電源電圧は決して逆に印加しないように注意が必要で、不注意によりソケットなどで逆電圧にさらされた場合には、無制限な電流が瞬間的にIC内部で順方向の内部ダイオードに流入して、内部電流回路の溶断の原因となり、ICを破壊してしまいます。

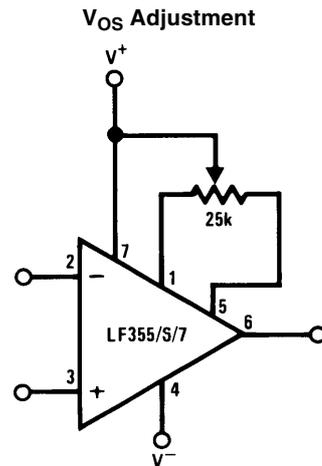
この増幅器の入力部は、MOS型FETではなく接合型のJFETなので、特別な取り扱い注意を必要としていません。

バイアス電流のセッティングは、FET回路ではカレント・ソースとなっており、ドレイン電流は電源電圧に対して無関係です。

特に注意が必要なのは、リード線の処置、部品の適正配置および電源電圧のデカップリングで、安定度を目的において設計されなければなりません。例えば、出力端子から入力端子へのフィードバック抵抗は、できるだけ入力端子の近くに抵抗本体を持ってきて、誘導を最少とし、またフィードバック回路の固有共振周波数(POLE)を上げるためにも、入力端子～アース間の静電容量を小さくする必要があります。

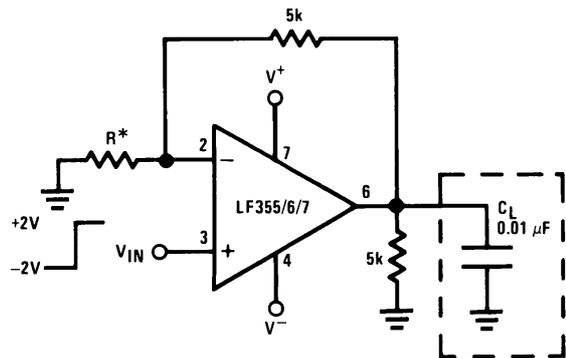
フィードバック回路の固有共振 (FEEDBACK・POLE) は、すべての抵抗性の増幅器で、フィードバックが行われる場合に起こり、デバイスの入力部 (通常、反転入力部) とアース間に存在する並列抵抗および静電容量がこの周波数を決定します。ほとんどの場合、この周波数は増幅器閉回路利得の3dB周波数より非常に大きいので、安定度への影響は無視されていますが、これが3dB周波数のほぼ6倍より先下回る周波数の場合には、進相コンデンサの追加が必要となり、増幅器出力部に接続しなければなりません。この追加される容量値は、同時にそれと並列接続される抵抗値とのRC時定数が、フィードバック固有共振時定数より先大いか、または等しい値となるように選定されねばなりません。

代表的な回路接続



- V_{OS} 調整用として 25k が用いられます。
- ポテンショメータ摺動部は、正電源へ接続してください。
- 100ppm/ 以下の温度係数を有するポテンショメータを用いると、調整により、ほぼ $\pm 0.5\mu V/ /mV$ のアディショナル・ドリフトが得られます。
- 代表値のオーバーオール・ドリフトは、 $5\mu V/ \pm 0.5\mu V/ /mV$ となります。

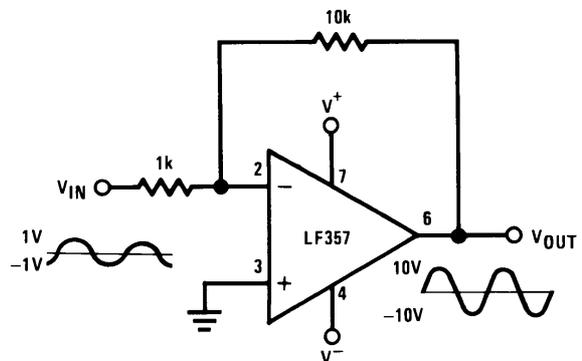
Driving Capacitive Loads



特別な設計を出力段に施したことにより、このアンプは、そのまま容量性負荷を安定度を維持しながらドライブ可能としています。

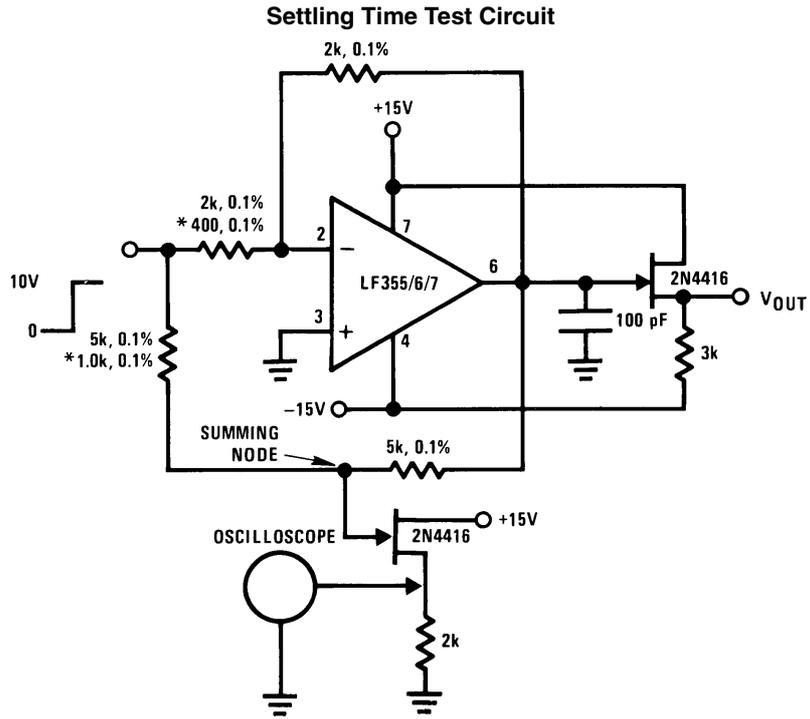
オーバーシュート 20%
セッティング・タイム (t_s) $\cong 5\mu s$

LF357. A Large Power BW Amplifier



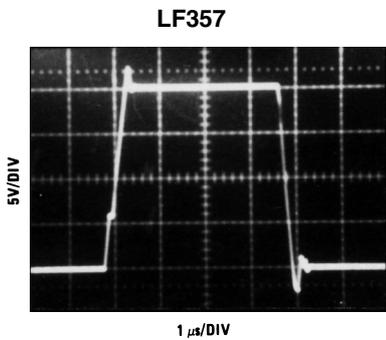
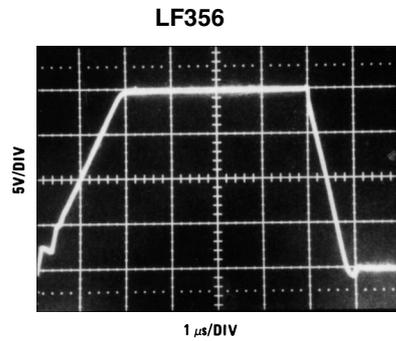
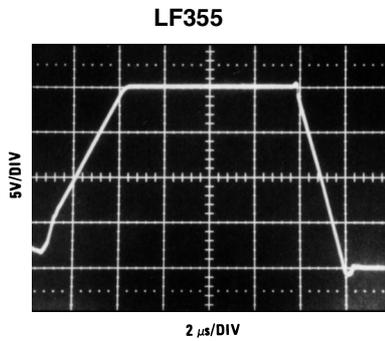
歪率 1%以下、20Vp - p V_{OUT} スウィング時でパワーバンド幅は 500kHz

代表的なアプリケーション



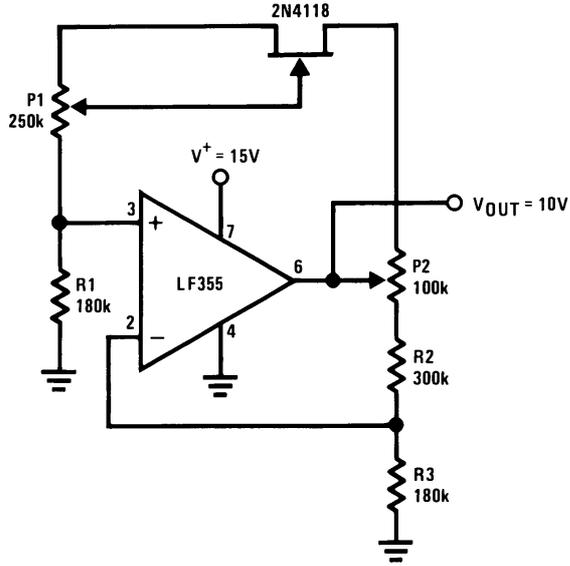
- セトリング・タイムは、LF356 ではユニテイ・ゲイン反転増幅器とした場合の値です。
- FET はオシロの入力プローブ容量による誤差を防ぐために使用しています。
- Output = 10V step

Large Signal Inverter Output, V_{OUT} (from Settling Time Circuit)



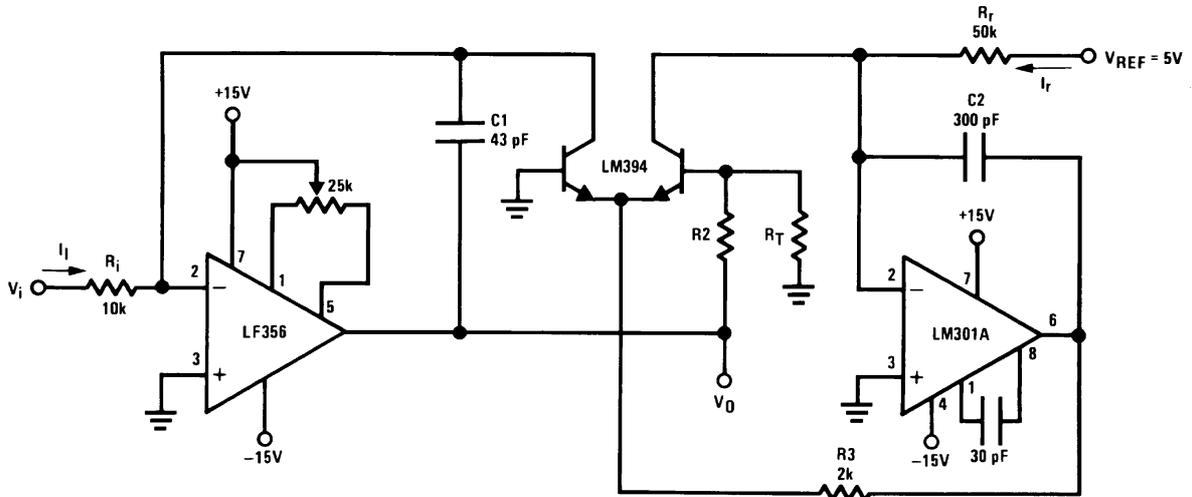
代表的なアプリケーション (つぎ)

Low Drift Adjustable Voltage Reference



- $V_{OUT}/T = \pm 0.002\%/^{\circ}\text{C}$
- すべての抵抗およびポテンシオメータは巻線型です。
- P1: ドリフト調整。
- P2: V_{OUT} 調整。

Fast Logarithmic Converter

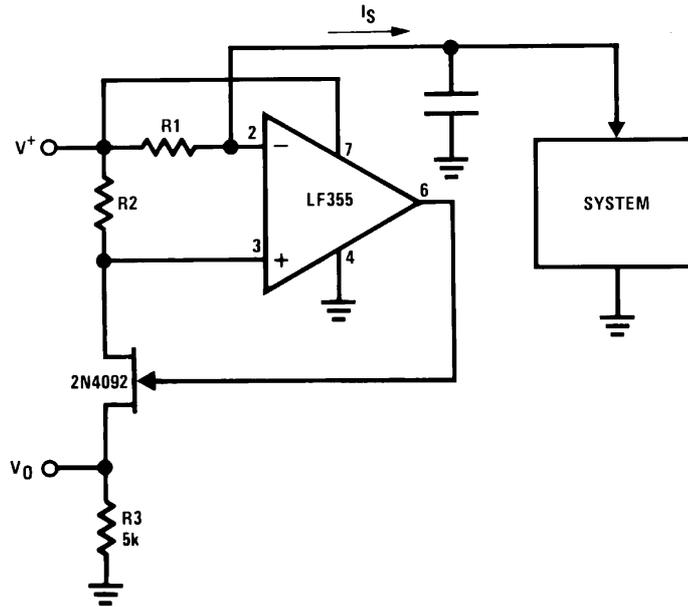


- ダイナミック・レンジ: $100\mu\text{A} \leq I_i \leq 1\text{mA}$ (5 decades), $|V_O| = 1\text{V/decade}$ 。
- トランジエント特性: $3\mu\text{s}$ for $I_i = 1\text{ decade}$ 。
- C1、C2、R2、R3: ダイナミック特性補正用。
- R_T : Tel Labs type Q81 + 0.3%/ $^{\circ}\text{C}$

$$|V_{OUT}| = \left[1 + \frac{R_2}{R_T} \right] \frac{kT}{q} \ln V_i \left[\frac{R_f}{V_{REF} R_i} \right] = \log V_i \frac{1}{R_i I_i} \quad R_2 = 15.7\text{k}, R_T = 1\text{k}, 0.3\%/^{\circ}\text{C} \quad (\text{温度補正用})$$

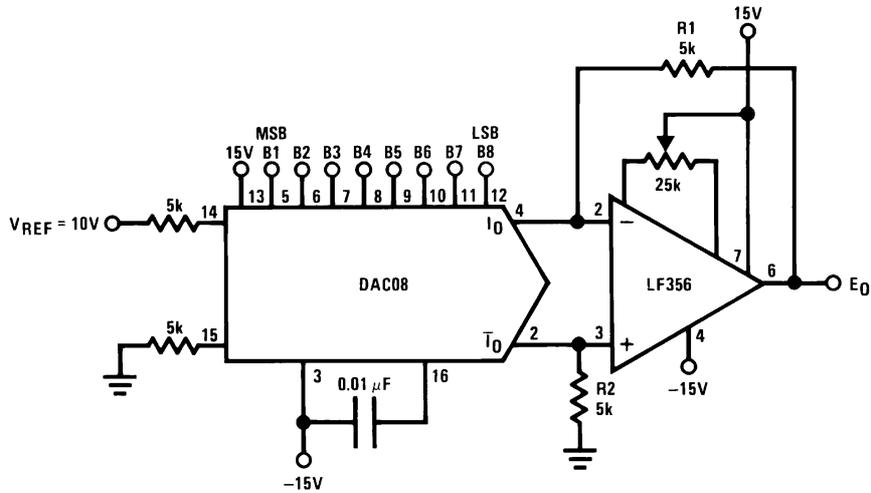
代表的なアプリケーション (つぎ)

Precision Current Monitor



- $V_O = 5 R1/R2$ (V/mA of I_S)
- R1、R2、R3: 0.1% resistors

8-Bit D/A Converter with Symmetrical Offset Binary Operation

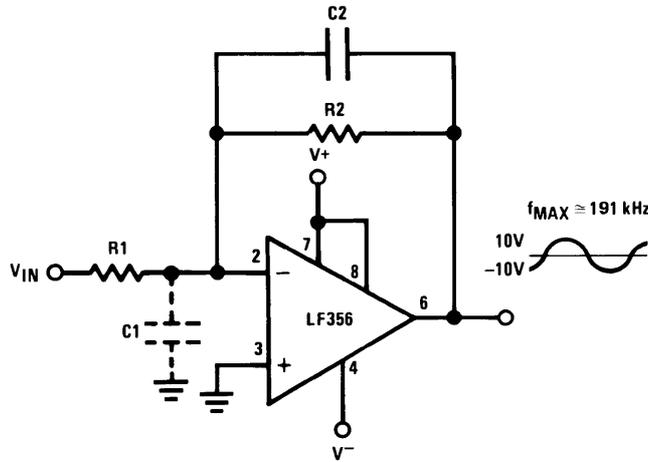


- R1、R2 は± 0.05%の範囲内でマッチングされているものを使用してください。
- フルスケール応答時間 : 3μs

E_O	B1	B2	B3	B4	B5	B6	B7	B8	Comments
+ 9.920	1	1	1	1	1	1	1	1	Positive Full-Scale
+ 0.040	1	0	0	0	0	0	0	0	(+) Zero-Scale
- 0.040	0	1	1	1	1	1	1	1	(-) Zero-Scale
- 9.920	0	0	0	0	0	0	0	0	Negative Full-Scale

代表的なアプリケーション (つづき)

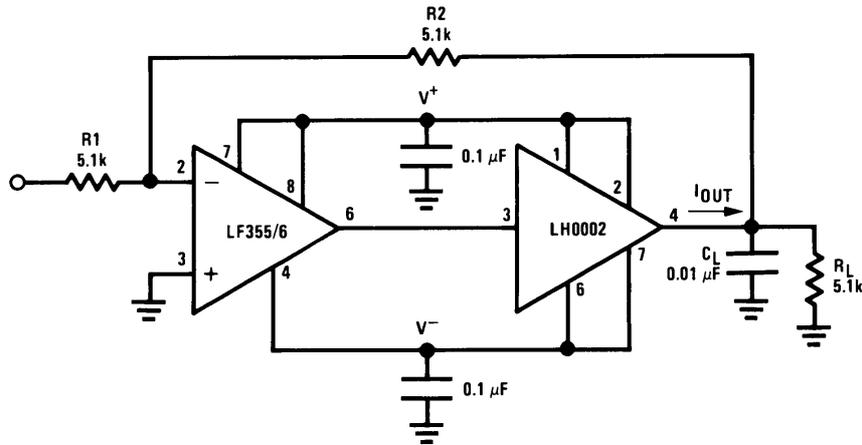
Wide BW Low Noise, Low Drift Amplifier



• Power BW: $f_{MAX} = \frac{S_r}{2\pi V_p} \cong 191 \text{ kHz}$

- 寄生入力容量 C1 ≅ (LF356 はレイアウト上の漂遊容量も含めほぼ 3pF 位) は、帰還回路を形成しており、これにより回路上、不都合な高域周波数での固有共振が起こります。これを補正するためには C2 の追加を要し、 $R2 C2 \cong R1 C1$ をほぼ満足させる値にします。

Boosting the LF156 with a Current Amplifier

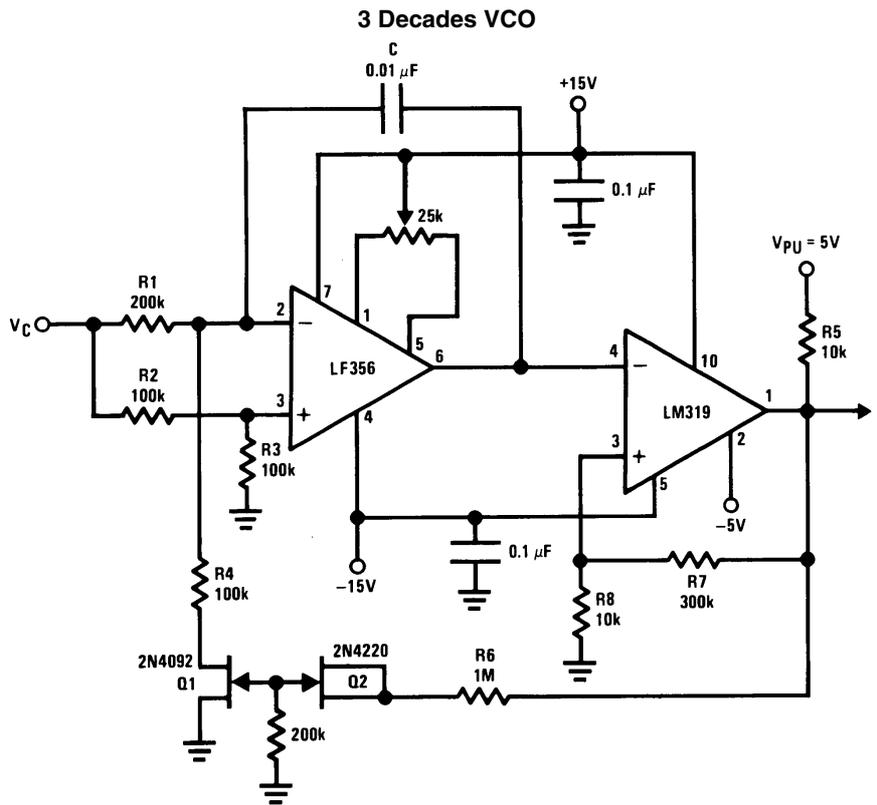


- $I_{OUT(MAX)} \cong 150\text{mA}$ ($R_L = 100 \Omega$ をドライブ)

• $\frac{\Delta V_{OUT}}{\Delta T} = \frac{0.15}{10^{-2}} \text{ V}/\mu\text{s}$ (上図に C_L がある場合)

- 電流アンプによるフェーズ・シフトはありません。

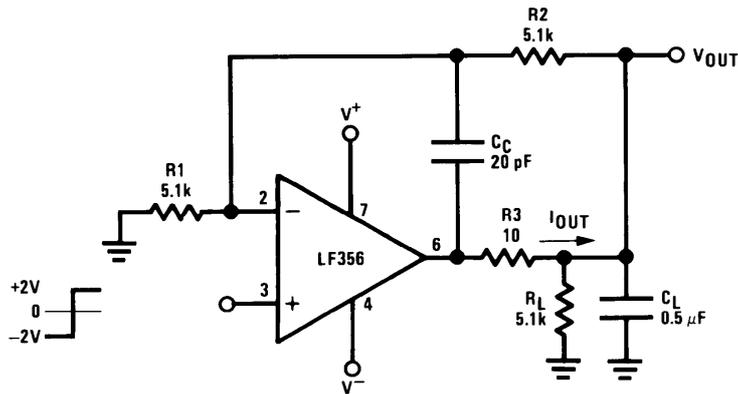
代表的なアプリケーション(つづき)



$$f = \frac{V_C (R_8 + R_7)}{(8 V_{PU} R_8 R_1) C'} \quad 0 \leq V_C \leq 30V, 10 \text{ Hz} \leq f \leq 10 \text{ kHz}$$

R1、R4はマッチングがとれたものを用いる。直線性は2 デシケードを超えても0.1%です。

Isolating Large Capacitive Loads

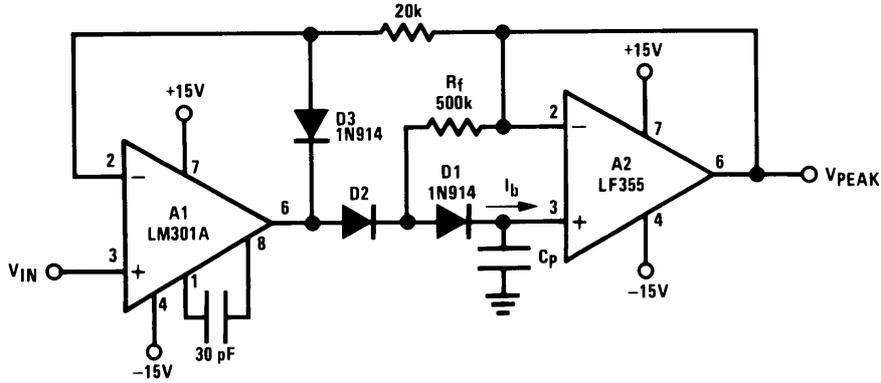


- オーバーシュート6%
- t_s 10 μ s
- 大容量 C_L の駆動時には、 V_{OUT} のスレーレートは C_L および $I_{OUT(MAX)}$ により決定されてしまいます。

$$\frac{\Delta V_{OUT}}{\Delta T} = \frac{I_{OUT}}{C_L} \cong \frac{0.02}{0.5} \text{ V}/\mu\text{s} = 0.04 \text{ V}/\mu\text{s} \quad (\text{上図に } C_L \text{ がある場合})$$

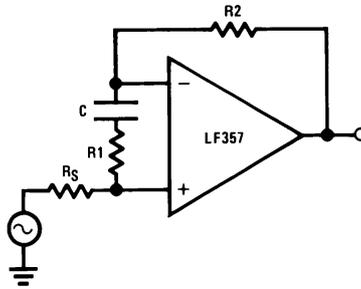
代表的なアプリケーション (つぎ)

Low Drift Peak Detector



- D1、R_fの追加により、ホールド・モードの期間は、V_{D1} = 0 となります。また D2 のリーク電流は R_f を通る帰還回路を流れます。
- ダイオード D3 は A1 の出力 V_{OUT} を V_{IN} - V_{D3} にクランプして、動作速度を上げ、また D2 に加わる逆バイアス電圧を制限しています。
- 最高入力周波数は下式の通りとなります。1/2pR_fC_{D2}、ここで C_{D2} は D2 のシャント容量です。

Non-Inverting Unity Gain Operation for LF157



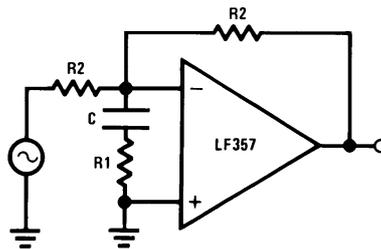
$$R_1 C \geq \frac{1}{(2\pi) (5 \text{ MHz})}$$

$$R_1 = \frac{R_2 + R_s}{4}$$

$$A_{V(DC)} = 1$$

$$f_{-3 \text{ dB}} \approx 5 \text{ MHz}$$

Inverting Unity Gain for LF157



$$R_1 C \geq \frac{1}{(2\pi) (5 \text{ MHz})}$$

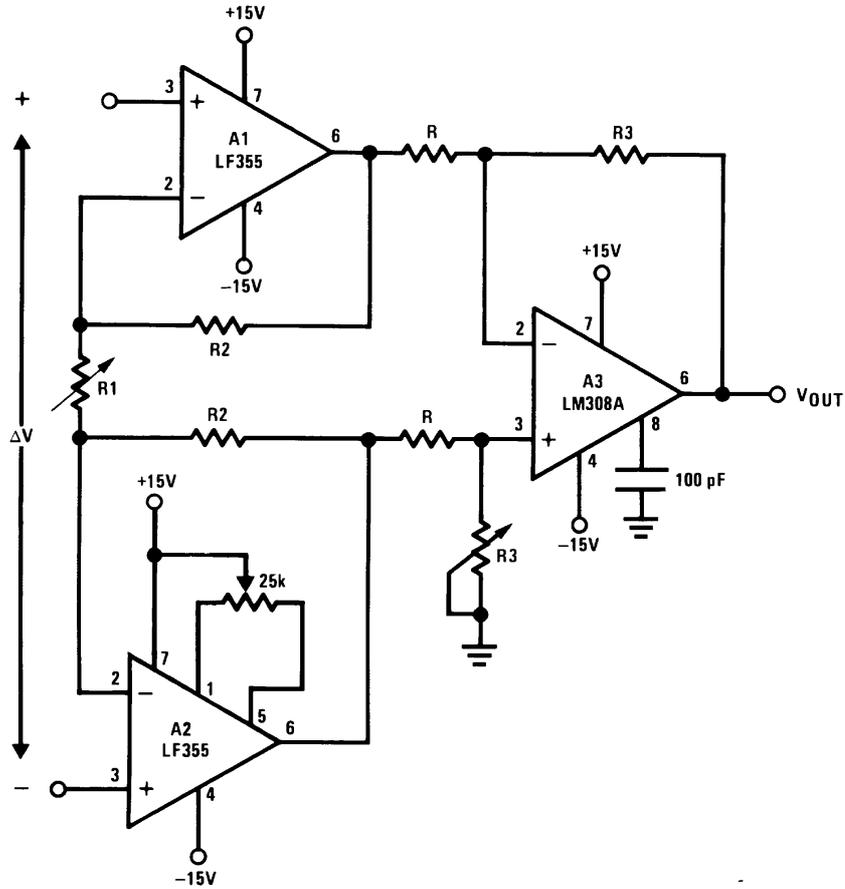
$$R_1 = \frac{R_2}{4}$$

$$A_{V(DC)} = -1$$

$$f_{-3 \text{ dB}} \approx 5 \text{ MHz}$$

代表的なアプリケーション(つづき)

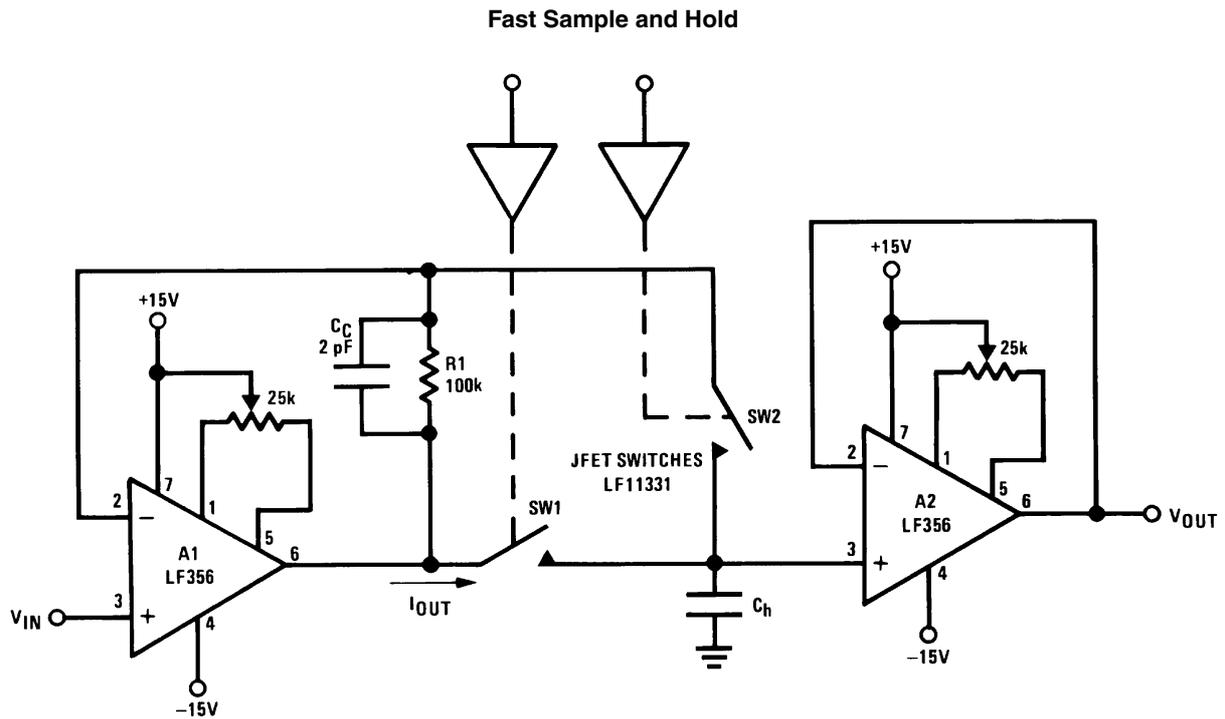
High Impedance, Low Drift Instrumentation Amplifier



$$V_{OUT} = \frac{R3}{R} \left[\frac{2R2}{R1} + 1 \right] \Delta V, V^- + 2V \leq V_{IN \text{ common-mode}} \leq V^+$$

- システムの V_{OS} 調整は、A2 の V_{OS} 調節によって行われます。
- R3 を調整して CMRR を持上げ 120dB が得られるようになります。インストルメンテーション増幅器用抵抗器アレイの使用を推奨します。

代表的なアプリケーション (つづき)



- 両増幅器 A1、A2、別個安定係数 (オーバーシュートは無視可) を有するフィードバック・ループを保持しています。
- アクイジション・タイム T_A は、下式により概算値が求められます。

$$T_A \cong \left[\frac{2R_{ON}, V_{IN}, C_h}{S_r} \right]^{1/2} \text{ provided that:}$$

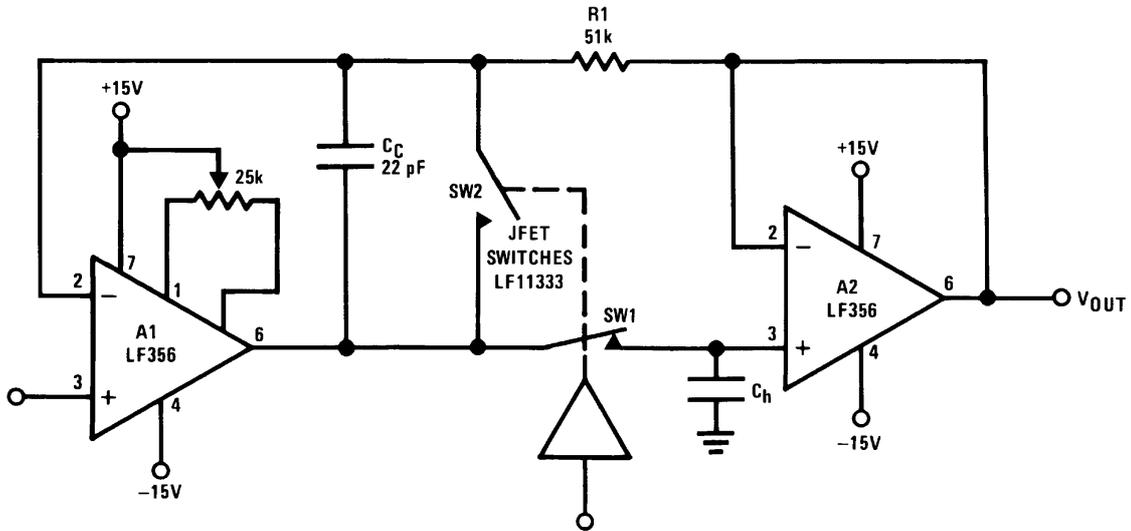
$$V_{IN} < 2\pi S_r R_{ON} C_h \text{ and } T_A > \frac{V_{IN} C_h}{I_{OUT(MAX)}}, R_{ON} \text{ is of SW1}$$

$$\text{If inequality not satisfied: } T_A \cong \frac{V_{IN} C_h}{20 \text{ mA}}$$

- SW2 の追加はフィードバック・ループ中の SW1 の両端に電圧降下を与え、精度を向上させるためです。
- 総合的なシステム制度は、両増幅器 A1、A2 の制度そのものによって決定されてしまいます。

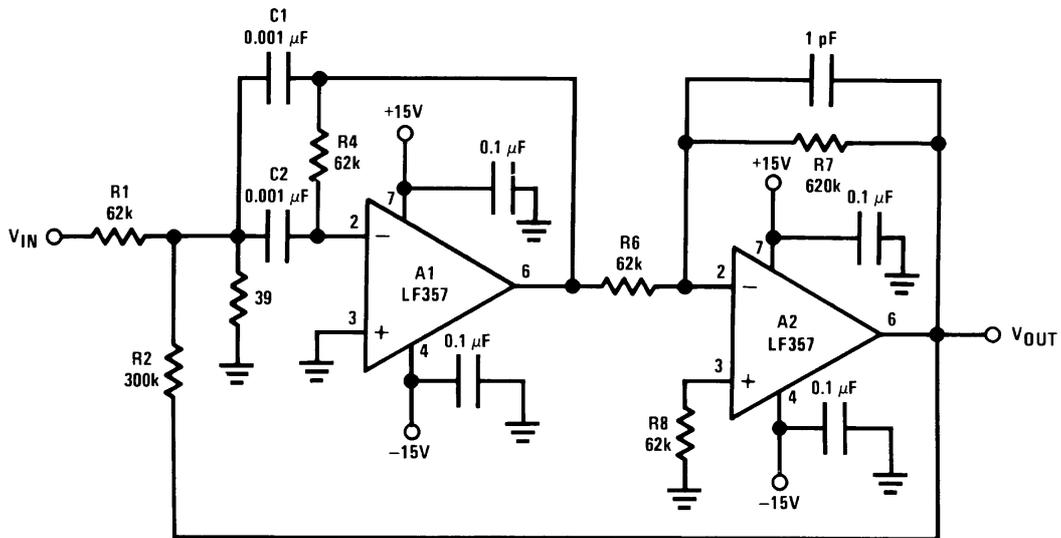
代表的なアプリケーション (つぎ)

High Accuracy Sample and Hold



- アンプ A2 までを含めた閉回路で、 V_{OUT} の制度はアンプ A1 のみによって決定されます。また V_{OS} 調整は、A2 については必要としません。
- アクイジション・タイム T_A は上記の高速サンプル・アンド・ホールドと同様に考察されるが、フィードバック・ループ A2 での追加伝播遅延のため、オーバーシュートは無視することはできません。
- オーバールのシステムでは、スピードは高速サンプル・アンド・ホールドが先劣ります。
- R1、 C_C : 追加周波数補償用。

High Q Band Pass Filter



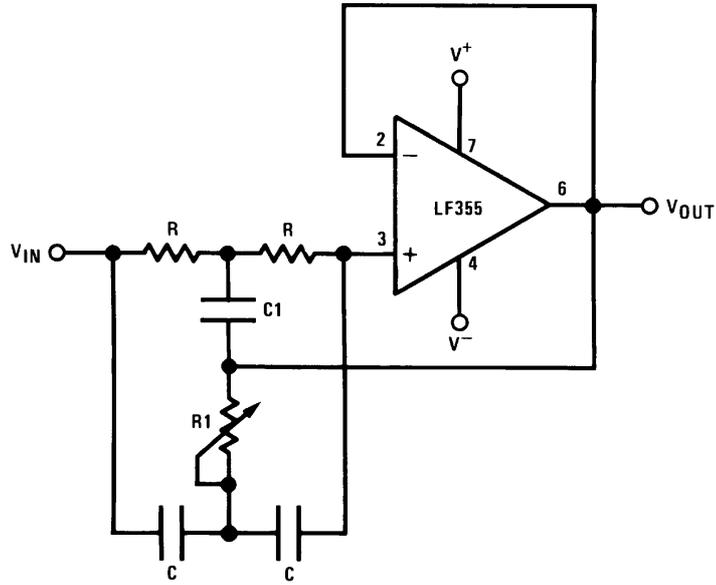
- R2 による正帰還を与えることにより、Q は 40 に上昇します。
- $f_{BP} = 100 \text{ kHz}$

$$\frac{V_{OUT}}{V_{IN}} = 10\sqrt{Q}$$

- きちんとした回路のレイアウトが必要。
- 1V_{p-p} トーン・バースト信号特性 : 300 μs

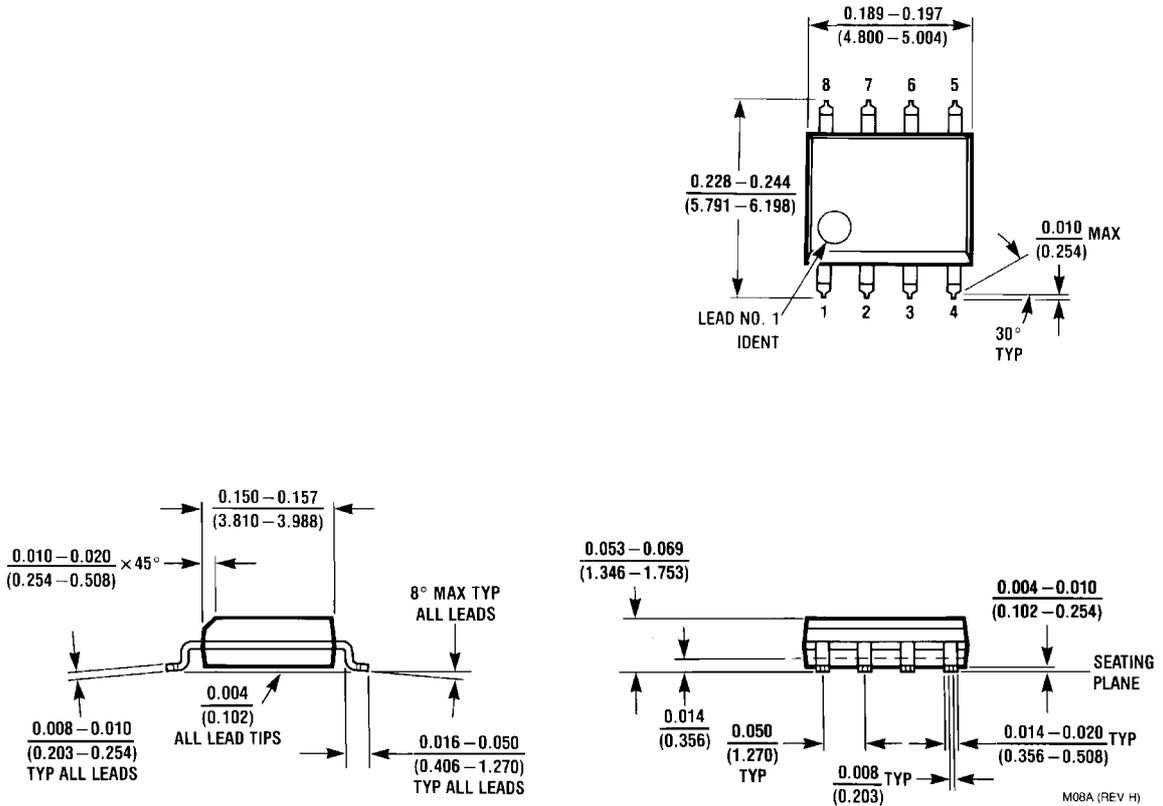
代表的なアプリケーション (つづき)

High Q Notch Filter



- $2R1 = R = 10M$
 $2C = C1 = 300pF$
- ハイQを得るため、Cはマッチングしていることを要します。
- $f_{NOTCH} = 120\text{ Hz}$, notch = - 55 dB, $Q > 100$

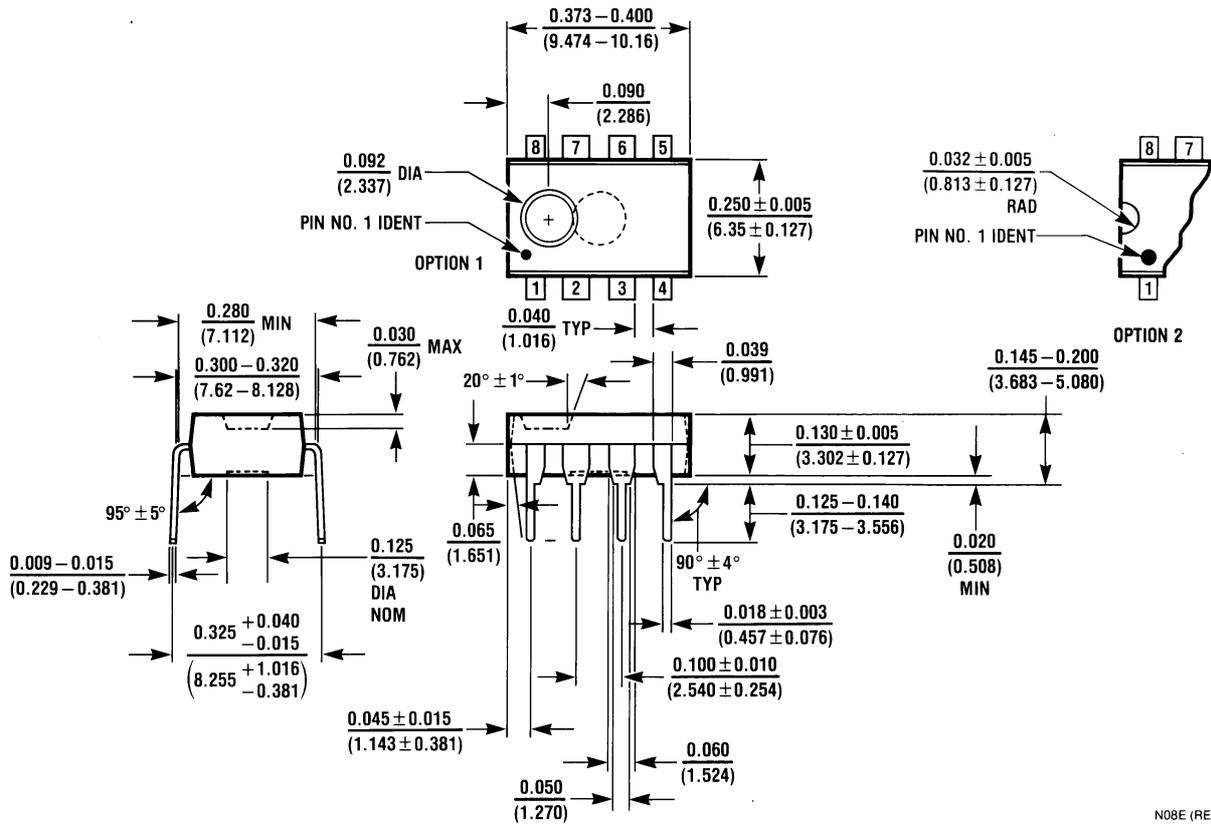
外形寸法図 特記のない限り inches (millimeters)



M08A (REV H)

Small Outline Package (M)
 Order Number LF356M or LF356MX
 NS Package Number M08A

外形寸法図 特記のない限り inches (millimeters)(つづき)



Molded Dual-In-Line Package (N)
Order Number LF356N
NS Package Number N08E

N08E (REV F)

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

その他のお問い合わせはフリーダイヤルをご利用ください。

www.national.com/JPN/



0120-666-116

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということの意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしているとして特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2012, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上