

1個の抵抗で調整可能な 3A低損失レギュレータ

特長

- 高出力電流と熱分散のために出力を並列接続可能
- 出力電流: 3A
- 1個の抵抗で出力電圧を設定
- 50 μ AのSETピン電流: 初期精度1%
- 0Vまで調整可能な出力電圧
- 低出力ノイズ: 40 μ V_{RMS} (10Hz~100kHz)
- 広い入力電圧範囲: 1.2V~23V (DD-PAKおよびTO-220パッケージ)
- 低損失電圧: 310mV
- ロードレギュレーション: <1mV
- ラインレギュレーション: <0.001%
- 最小負荷電流: 1mA
- 最小10 μ Fのセラミックコンデンサで安定
- フォールドバック付き電流制限と過温度保護
- 16ピンTSSOP、12ピン4mm \times 4mm DFN、5ピンTO-220および5ピン表面実装DD-PAKパッケージ

アプリケーション

- 全て表面実装の高電流電源
- 高効率リニアレギュレータ
- スイッチング電源のポストレギュレータ
- 部品数の少ない可変電圧電源
- 低出力電圧電源

概要

LT[®]3083は3A低損失リニアレギュレータで、並列接続して出力電流を増やしたり、表面実装基板の熱を分散させることができます。この新しいレギュレータは高精度電流源および電圧フォロワとしてアーキテクチャが設計されているので、高電流を必要とし、出力電圧をゼロに調整可能で、ヒートシンクを備えていない多くのアプリケーションに有用です。また、このデバイスはパス・トランジスタのコレクタが外に取り出されているので、複数の電源と一緒に使うと、最小310mVの低損失動作が可能です。

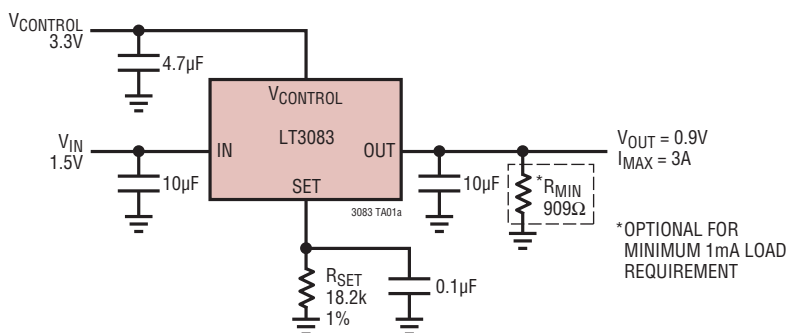
LT3083の主な特長は、広い出力電圧範囲です。1個の抵抗を介してリファレンス電流を使用することにより、出力電圧を0V~23Vのあらゆるレベルに設定できます (DD-PAKおよびTO-220パッケージ)。LT3083は10 μ Fの出力容量で安定し、他のレギュレータのようにESRを追加する必要はありません。

また、電流制限、熱制限などの保護機能を搭載しています。LT3083は (熱特性を改善するための露出パッド付きの) 16ピンTSSOP、(露出パッド付きの) 12ピン4mm \times 4mm DFN、5ピンTO-220、および5ピン表面実装DD-PAKパッケージで供給されます。

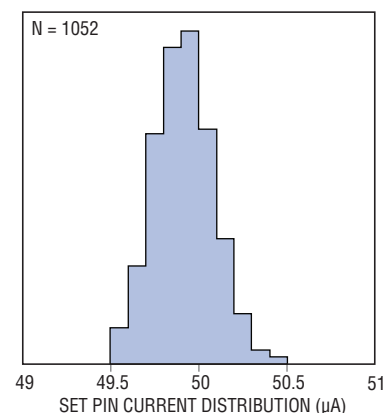
LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。他の全ての商標はそれぞれの所有者に所有権があります。

標準的応用例

1.5Vから0.9V/3Aの電源 (3.3V V_{CONTROL}を使用)



SETピンの電流の分布



3083 TA01b

3083f

LT3083

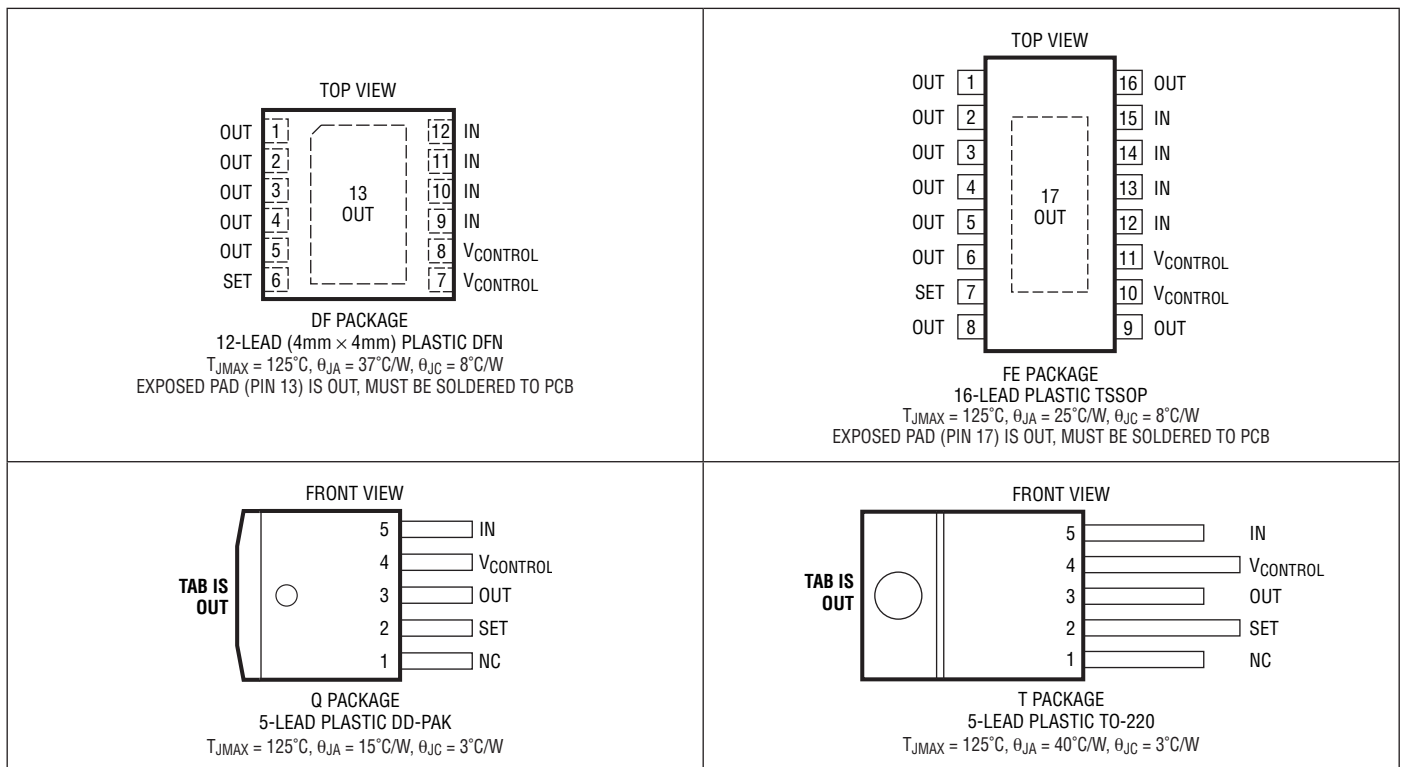
絶対最大定格

(Note 1) 全ての電圧は V_{OUT} を基準

CONTROL ピンの電圧	$\pm 28V$
IN ピンの電圧 (T5、Q パッケージ)	$18V, -0.3V$
過負荷も短絡もなし	$23V, -0.3V$
IN ピンの電圧 (DF、FE パッケージ)	$8V, -0.3V$
過負荷も短絡もなし	$14V, -0.3V$
SET ピンの電流 (Note 7)	$\pm 25mA$
SET ピンの電圧 (OUT を基準)	$\pm 10V$

出力短絡時間	無期限
動作接合部温度範囲 (Note 2、10)	
E、I グレード	$-40^{\circ}C \sim 125^{\circ}C$
MP グレード	$-55^{\circ}C \sim 125^{\circ}C$
保存温度範囲	$-65^{\circ}C \sim 150^{\circ}C$
リード温度 (半田付け、10 秒)	
T、Q、FE パッケージのみ	$300^{\circ}C$

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT3083EDF#PBF	LT3083EDF#TRPBF	3083	12-Lead (4mm × 4mm) Plastic DFN	$-40^{\circ}C$ to $125^{\circ}C$
LT3083EFE#PBF	LT3083EFE#TRPBF	3083FE	16-Lead Plastic TSSOP	$-40^{\circ}C$ to $125^{\circ}C$
LT3083EQ#PBF	LT3083EQ#TRPBF	LT3083Q	5-Lead Plastic DD-PAK	$-40^{\circ}C$ to $125^{\circ}C$
LT3083ET#PBF	LT3083ET#TRPBF	LT3083T	5-Lead Plastic TO-220	$-40^{\circ}C$ to $125^{\circ}C$
LT3083IDF#PBF	LT3083IDF#TRPBF	3083	12-Lead (4mm × 4mm) Plastic DFN	$-40^{\circ}C$ to $125^{\circ}C$
LT3083IFE#PBF	LT3083IFE#TRPBF	3083FE	16-Lead Plastic TSSOP	$-40^{\circ}C$ to $125^{\circ}C$

発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT3083IQ#PBF	LT3083IQ#TRPBF	LT3083Q	5-Lead Plastic DD-PAK	-40°C to 125°C
LT3083IT#PBF	LT3083IT#TRPBF	LT3083T	5-Lead Plastic TO-220	-40°C to 125°C
LT3083MPDF#PBF	LT3083MPDF#TRPBF	083MP	12-Lead (4mm × 4mm) Plastic DFN	-55°C to 125°C
LT3083MPFE#PBF	LT3083MPFE#TRPBF	3083MPFE	16-Lead Plastic TSSOP	-55°C to 125°C
LT3083MPQ#PBF	LT3083MPQ#TRPBF	LT3083MPQ	5-Lead Plastic DD-PAK	-55°C to 125°C
LT3083MPT#PBF	LT3083MPT#TRPBF	LT3083MPT	5-Lead Plastic TO-220	-55°C to 125°C
鉛ベース仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT3083EDF	LT3083EDF#TR	3083	12-Lead (4mm × 4mm) Plastic DFN	-40°C to 125°C
LT3083EFE	LT3083EFE#TR	3083FE	16-Lead Plastic TSSOP	-40°C to 125°C
LT3083EQ	LT3083EQ#TR	LT3083Q	5-Lead Plastic DD-PAK	-40°C to 125°C
LT3083ET	LT3083ET#TR	LT3083T	5-Lead Plastic TO-220	-40°C to 125°C
LT3083IDF	LT3083IDF#TR	3083	12-Lead (4mm × 4mm) Plastic DFN	-40°C to 125°C
LT3083IFE	LT3083IFE#TR	3083FE	16-Lead Plastic TSSOP	-40°C to 125°C
LT3083IQ	LT3083IQ#TR	LT3083Q	5-Lead Plastic DD-PAK	-40°C to 125°C
LT3083IT	LT3083IT#TR	LT3083T	5-Lead Plastic TO-220	-40°C to 125°C
LT3083MPDF	LT3083MPDF#TR	083MP	12-Lead (4mm × 4mm) Plastic DFN	-55°C to 125°C
LT3083MPFE	LT3083MPFE#TR	3083MPFE	16-Lead Plastic TSSOP	-55°C to 125°C
LT3083MPQ	LT3083MPQ#TR	LT3083MPQ	5-Lead Plastic DD-PAK	-55°C to 125°C
LT3083MPT	LT3083MPT#TR	LT3083MPT	5-Lead Plastic TO-220	-55°C to 125°C

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。* 温度等級は出荷時のコンテナのラベルで識別されます。

鉛フリー製品のマーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/>をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/>をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 2)。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SET Pin Current I_{SET}	$V_{IN} = 1V, V_{CONTROL} = 2V, I_{LOAD} = 1mA, T_J = 25^\circ\text{C}$ $V_{IN} \geq 1V, V_{CONTROL} \geq 2V, 5mA \leq I_{LOAD} \leq 3A$ (Note 9)	● 49.5 49	50 50	50.5 51	μA μA
Output Offset Voltage ($V_{OUT} - V_{SET}$) $V_{IN} = 1V, V_{CONTROL} = 2V, I_{LOAD} = 1mA$	DF, FE Packages	● -3 -4	0 0	3 4	mV mV
	T, Q Packages	● -4 -6	0 0	4 6	mV mV
Load Regulation (DF, FE Packages)	$\Delta I_{LOAD} = 1mA$ to 3A $\Delta I_{LOAD} = 5mA$ to 3A (Note 8)	●	-10 -0.4	-1	nA mV
Load Regulation (T, Q Packages)	$\Delta I_{LOAD} = 1mA$ to 3A $\Delta I_{LOAD} = 5mA$ to 3A (Note 8)	●	-10 -0.7	-4	nA mV
Line Regulation (DF, FE Packages)	$\Delta V_{IN} = 1V$ to 14V, $\Delta V_{CONTROL} = 2V$ to 25V, $I_{LOAD} = 1mA$ $\Delta V_{IN} = 1V$ to 14V, $\Delta V_{CONTROL} = 2V$ to 25V, $I_{LOAD} = 1mA$		0.1 0.002	0.01	nA/V mV/V
Line Regulation (T, Q Packages)	$\Delta V_{IN} = 1V$ to 23V, $\Delta V_{CONTROL} = 2V$ to 25V, $I_{LOAD} = 1mA$ $\Delta V_{IN} = 1V$ to 23V, $\Delta V_{CONTROL} = 2V$ to 25V, $I_{LOAD} = 1mA$		0.1 0.002	0.01	nA/V mV/V
Minimum Load Current (Notes 3, 9)	$V_{IN} = 1V, V_{CONTROL} = 2V$ $V_{IN} = 14V$ (DF/FE) or 23V (T/Q), $V_{CONTROL} = 25V$	● ●	350	500 1	μA mA

LT3083

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 2)。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{CONTROL} Dropout Voltage (Note 4)	$I_{\text{LOAD}} = 100\text{mA}$		1.2		V
	$I_{\text{LOAD}} = 1\text{A}$	●	1.22	1.55	V
	$I_{\text{LOAD}} = 3\text{A}$	●	1.25	1.6	V
V_{IN} Dropout Voltage (Note 4)	$I_{\text{LOAD}} = 100\text{mA}$	●	10	25	mV
	$I_{\text{LOAD}} = 1\text{A}$, Q, T Packages	●	120	190	mV
	$I_{\text{LOAD}} = 1\text{A}$, DF, FE Packages	●	90	160	mV
	$I_{\text{LOAD}} = 3\text{A}$, Q, T Packages	●	310	510	mV
	$I_{\text{LOAD}} = 3\text{A}$, DF, FE Packages	●	240	420	mV
V_{CONTROL} Pin Current (Note 5)	$I_{\text{LOAD}} = 100\text{mA}$	●	5.5	10	mA
	$I_{\text{LOAD}} = 1\text{A}$	●	18	35	mA
	$I_{\text{LOAD}} = 3\text{A}$	●	40	80	mA
Current Limit	$V_{\text{IN}} = 5\text{V}$, $V_{\text{CONTROL}} = 5\text{V}$, $V_{\text{SET}} = 0\text{V}$, $V_{\text{OUT}} = -0.1\text{V}$	●	3	3.7	A
Error Amplifier RMS Output Noise (Note 6)	$I_{\text{LOAD}} = 500\text{mA}$, $10\text{Hz} \leq f \leq 100\text{kHz}$, $C_{\text{OUT}} = 10\mu\text{F}$, $C_{\text{SET}} = 0.1\mu\text{F}$		40		μV_{RMS}
Reference Current RMS Output Noise (Note 6)	$10\text{Hz} \leq f \leq 100\text{kHz}$		1		nA _{RMS}
Ripple Rejection $V_{\text{RIPPLE}} = 0.5\text{V}_{\text{P-P}}$, $I_{\text{L}} = 0.1\text{A}$, $C_{\text{SET}} = 0.1\mu\text{F}$, $C_{\text{OUT}} = 10\mu\text{F}$	$f = 120\text{Hz}$		85		dB
	$f = 10\text{kHz}$		75		dB
	$f = 1\text{MHz}$		20		dB
Thermal Regulation, I_{SET}	10ms Pulse		0.003		%/W

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 注記がない限り、全ての電圧は V_{OUT} を基準にしている。LT3083レギュレータは T_J が T_A にほぼ等しいパルス負荷条件でテストされ、仕様が規定されている。LT3083Eは $T_A = 25^\circ\text{C}$ で100%テストされる。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作接合部温度のLT3083Eの性能は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT3083Iレギュレータは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲で動作することが保証されている。LT3083MPは $-55^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲で保証され、全数テストされている。

Note 3: 最小負荷電流はデバイスの消費電流に相当する。全ての静止電流とドライブ電流はデバイスの出力に供給されるので、最小負荷電流はレギュレーションを維持するのに必要な最小電流である。

Note 4: LT3083の場合、損失電圧は最小制御電圧 (V_{CONTROL}) または最小入力電圧 (V_{IN}) のどちらかによって生じる。両方のパラメータとも出力電圧を基準にして仕様が規定されている。仕様はレギュレーションを維持するのに必要な入力から出力への最小電圧差を表す。

Note 5: V_{CONTROL} ピンの電流は出力トランジスタに必要なドライブ電流である。この電流はおおよそ1:60の比で出力電流をトラッキングする。最小値はデバイスの消費電流に等しい。

Note 6: 出力ノイズは電圧設定抵抗の両端に小さなコンデンサを追加すると減少する。このコンデンサの追加により、電圧設定抵抗のショット・ノイズとリファレンスの電流ノイズがバイパスされ、出力ノイズはエラーアンプのノイズに等しくなる(「アプリケーション情報」のセクションを参照)。

Note 7: SETピンは1k抵抗を通してダイオードにより出力にクランプされる。これらの抵抗とダイオードには過渡的過負荷でだけ電流が流れる。

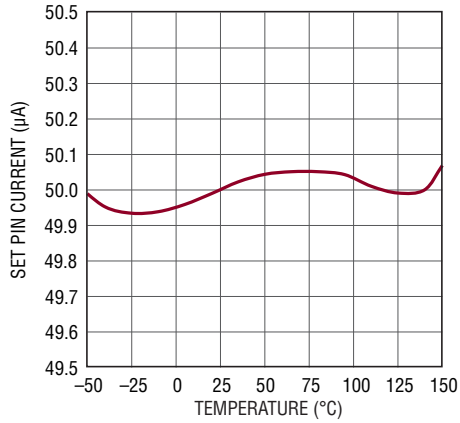
Note 8: ロードレギュレーションはパッケージのところでケルビン検出される。

Note 9: 電流制限にはフォールドバック保護回路が含まれる。入力から出力への電圧差が大きいほど電流制限が減少する。

Note 10: このデバイスには短時間の過負荷状態の間デバイスを保護するための過温度保護機能が備わっている。過温度保護がアクティブなとき、接合部温度は最大動作接合部温度を超える。過温度保護(熱制限)は一般に 165°C で作動する。規定された最高動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

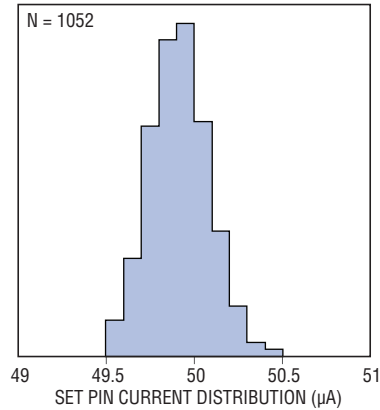
標準的性能特性 注記がない限り $T_A = 25^\circ\text{C}$ 。

SETピンの電流



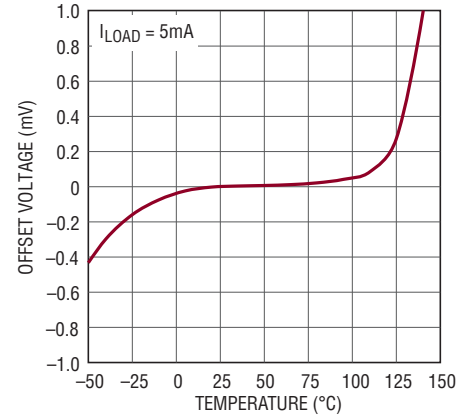
3083 G01

SETピンの電流の分布



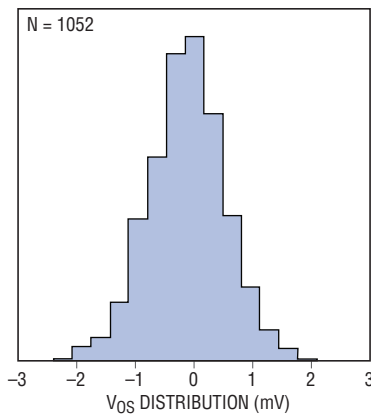
3083 G02

オフセット電圧 ($V_{OUT} - V_{SET}$)



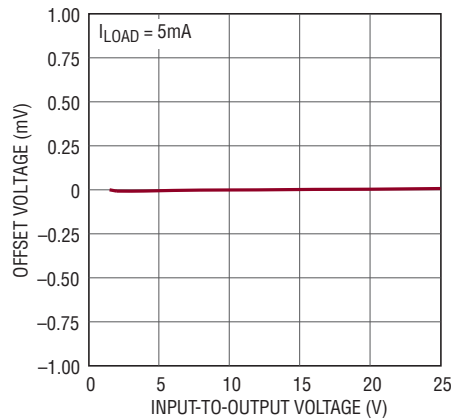
3083 G03

オフセットの分布



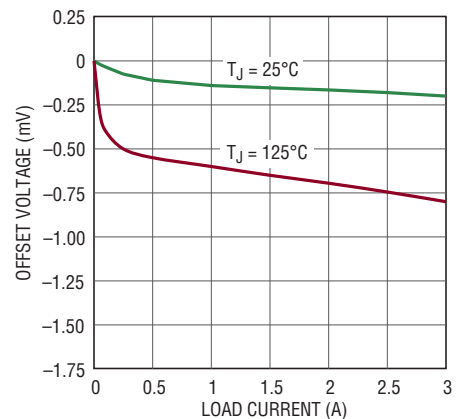
3083 G04

オフセット電圧 ($V_{OUT} - V_{SET}$)



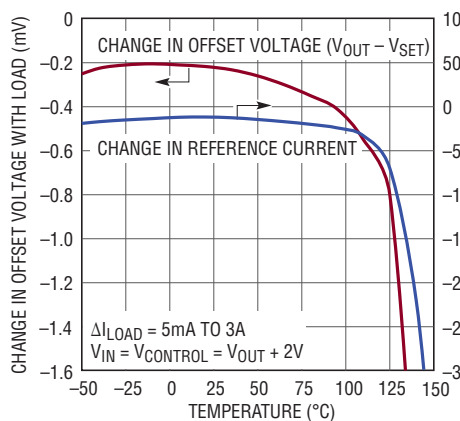
3083 G05

オフセット電圧 ($V_{OUT} - V_{SET}$)



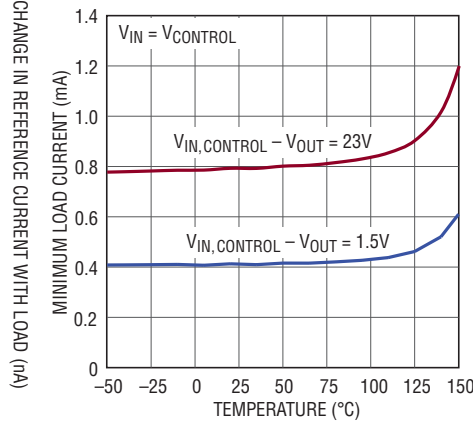
3083 G06

ロード・レギュレーション



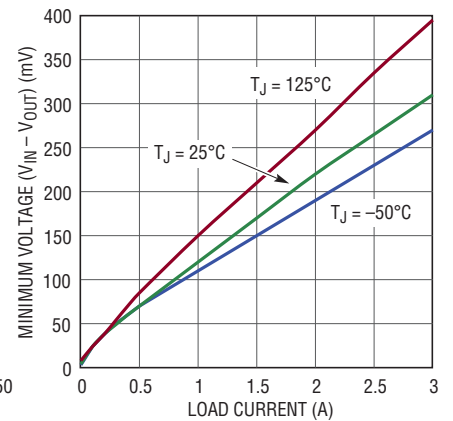
3083 G07

最小負荷電流



3083 G08

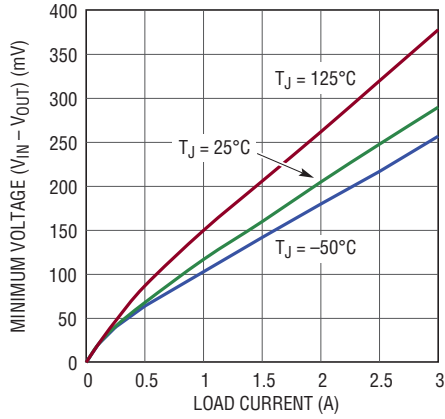
損失電圧、T/Qパッケージ (最小IN電圧)



3083 G09

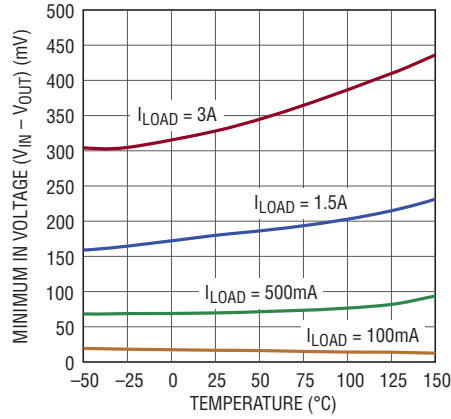
標準的性能特性 注記がない限り $T_A = 25^\circ\text{C}$ 。

損失電圧、FE/DFパッケージ



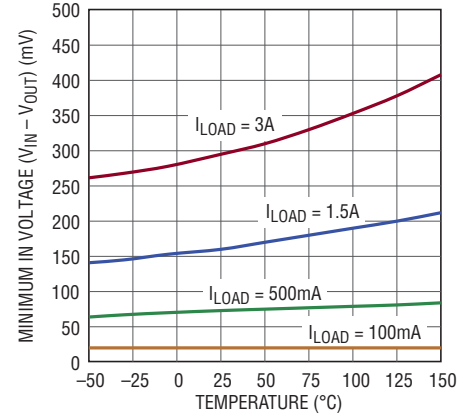
3083 G10

損失電圧、T/Qパッケージ
(最小IN電圧)



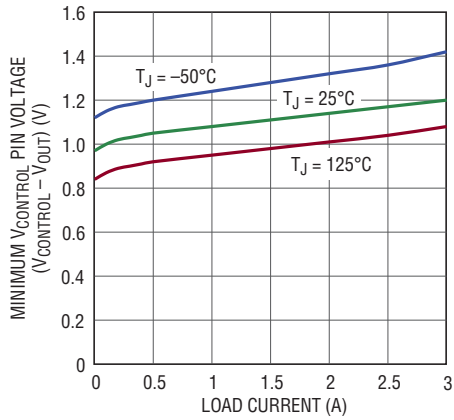
3083 G11

損失電圧、FE/DFパッケージ
(最小IN電圧)



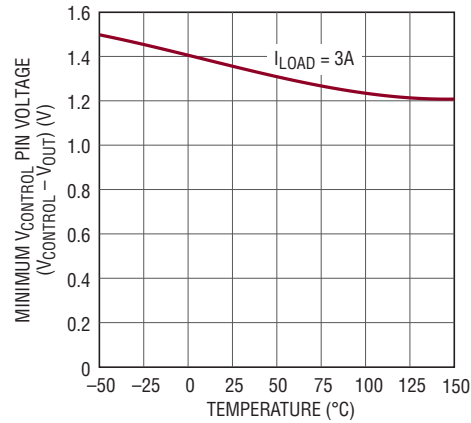
3083 G12

損失電圧(最小VCONTROLピン電圧)



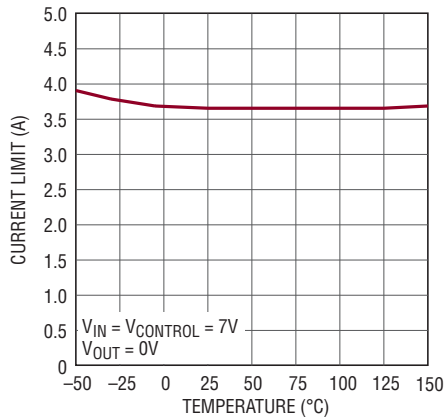
3083 G13

損失電圧(最小VCONTROLピン電圧)



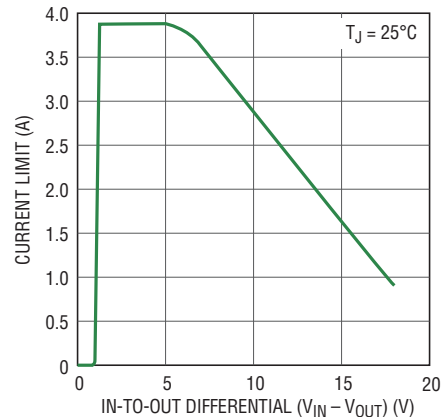
3083 G14

電流制限



3083 G15

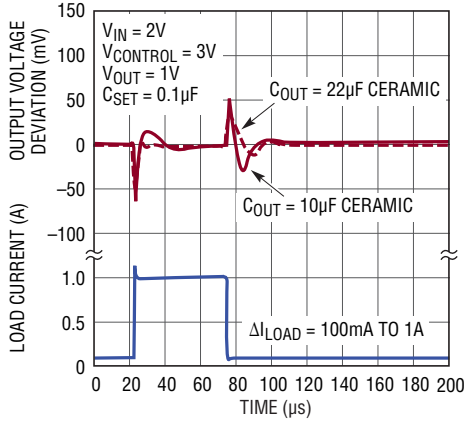
電流制限



3083 G16

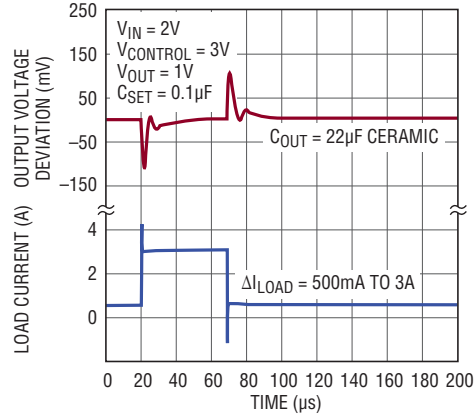
標準的性能特性 注記がない限り $T_A = 25^\circ\text{C}$ 。

負荷過渡応答



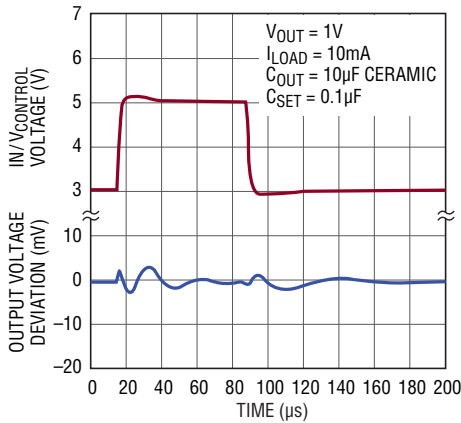
3083 G17

負荷過渡応答



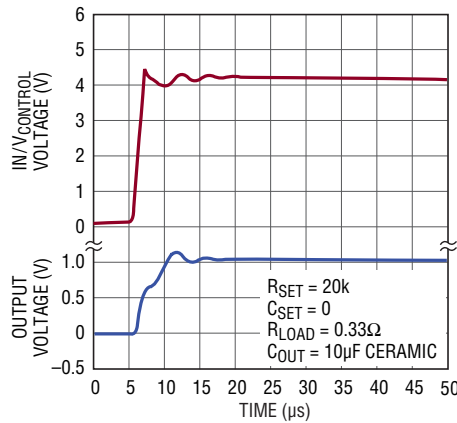
3083 G18

ラインの過渡応答



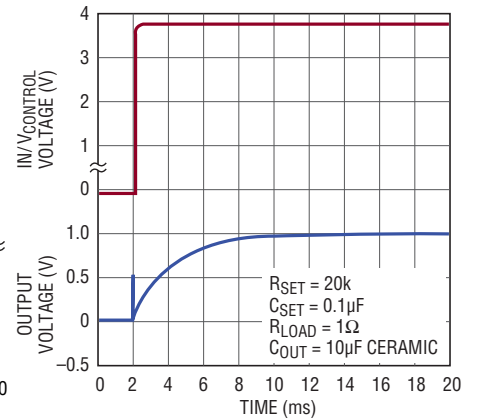
3083 G19

ターンオン応答



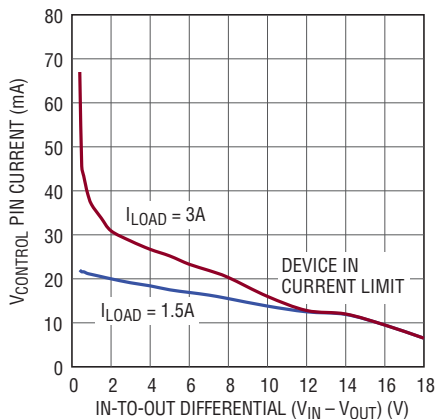
3083 G20

ターンオン応答



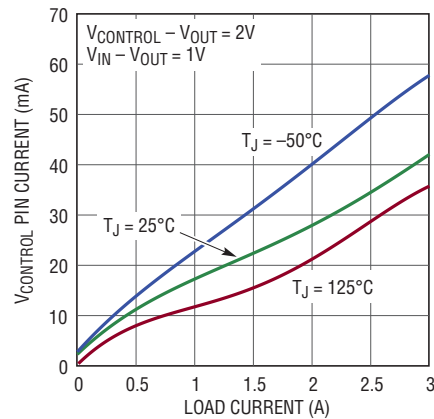
3083 G21

VCONTROL ピンの電流



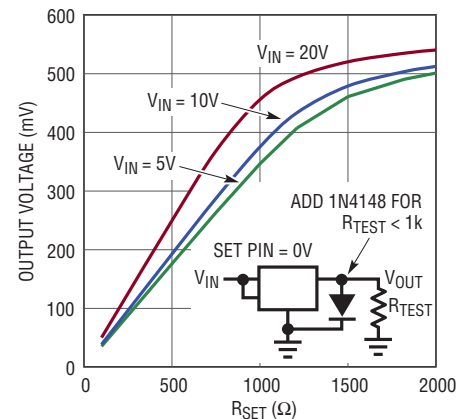
3083 G22

VCONTROL ピンの電流



3083 G23

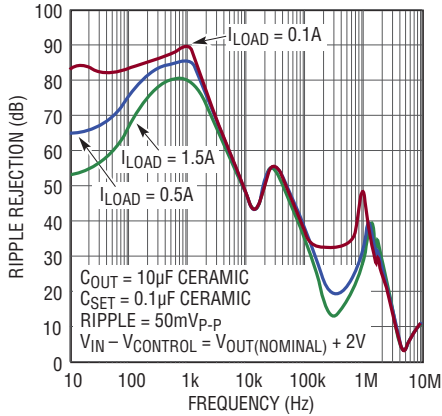
最小負荷より小さい負荷の
残出力電圧



3083 G24

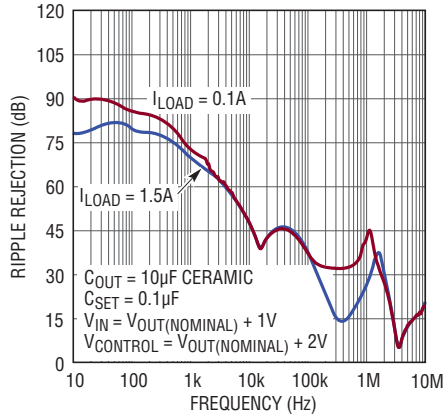
標準的性能特性 注記がない限り $T_A = 25^\circ\text{C}$ 。

リップル除去、単一電源



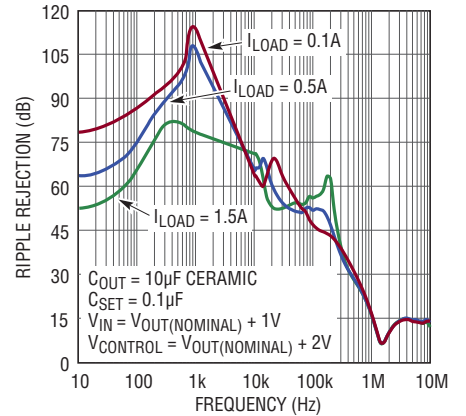
3083 G25

リップル除去、2電源、 V_{CONTROL} ピン



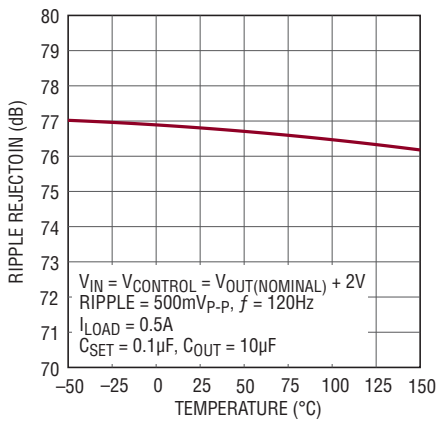
3083 G26

リップル除去、2電源、INピン



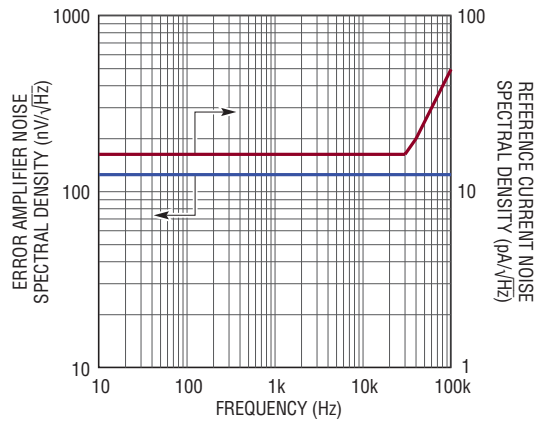
3083 G27

リップル除去 (120Hz)



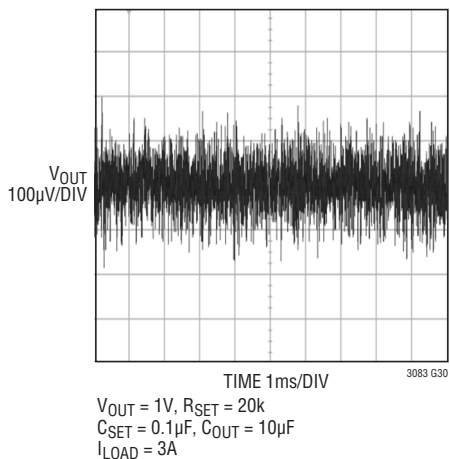
3083 G28

ノイズ・スペクトル密度



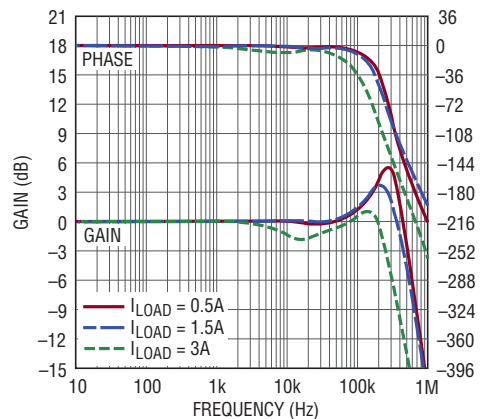
3083 G29

出力電圧ノイズ



3083 G30

エラーアンプの利得と位相



3083 G31

ピン機能 (DF/FE/Q/Tパッケージ)

OUT (ピン1~5、13/ピン1~6、8、9、16、17/ピン3、タブ/ピン3、タブ) : 出力。DF パッケージ (ピン13) と FE パッケージ (ピン17) の露出パッド、および DD-PAK と TO-220 パッケージのタブは OUT に電氣的に接続されています。DF パッケージと FE パッケージの露出パッド、および DD-PAK パッケージのタブは PCB 上の OUT および各パッケージのそれぞれの OUT ピンに直接接続してください。1mA の最小負荷電流が必要です。最小負荷電流がないと、出力が安定化されないことがあります。

SET (ピン6/ピン7/ピン2/ピン2) : 設定ポイント。このピンはエラーアンプへの非反転入力で、レギュレーションの設定ポイントです。50 μ A の固定電流がこのピンから1個の外部抵抗を通して流れ出し、デバイスの出力電圧をプログラムします。出力電圧の範囲はゼロから $V_{IN(MAX)} - V_{DROPOUT}$ までです。SET ピンからグランドに小さなコンデンサを追加して、過渡性能を改善することができます。

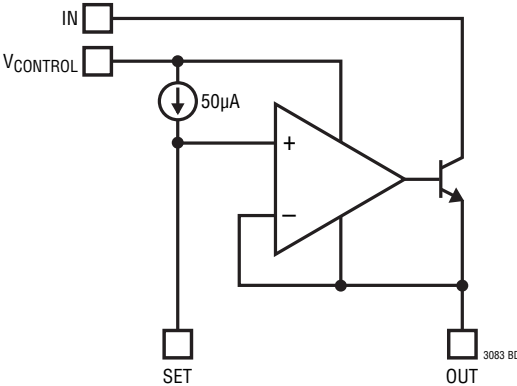
V_{CONTROL} (ピン7、8/ピン10、11/ピン4/ピン4) : バイアス電源。これはデバイスの制御回路の電源ピンです。最小入力容量は 2.2 μ F です (「アプリケーション情報」のセクションの「入力容量と安定性」を参照)。このピンに流れ込む電流は出力電流の約 1.7% です。デバイスがレギュレーションを行うには、この電圧は出力電圧より 1.2V ~ 1.4V 以上高くなければなりません (「電氣的特性」のセクションの損失電圧の仕様を参照)。

IN (ピン9~12/ピン12~15/ピン5/ピン5) : 電源入力。これは LT3083 のパワーデバイスのコレクタです。出力負荷電流はこのピンを通して供給されます。最小 IN 容量は 10 μ F です (「アプリケーション情報」のセクションの「入力容量と安定性」を参照)。デバイスがレギュレーションを行うには、この電圧は出力電圧より 0.1V ~ 0.5V 以上高くなければなりません (「電氣的特性」のセクションの損失電圧の仕様を参照)。

NC (NA/NA/ピン1/ピン1) : 接続なし。NC ピンは内部回路に接続されておらず、 V_{IN} 、 $V_{CONTROL}$ 、 V_{OUT} 、GND のどれにでも接続することができ、またはフロートさせておくことができます。

LT3083

ブロック図



アプリケーション情報

LT3083レギュレータは使いやすく、高性能レギュレータに期待される全ての保護機能を備えています。ヒステリシス付きサーマル・シャットダウンに加えて、短絡保護と安全動作範囲保護が含まれています。

LT3083は複数のレールを必要とするアプリケーションに適しています。この新しいアーキテクチャにより、簡単な並列動作とヒートシンクなしの熱管理が可能になるだけでなく、1個の抵抗でゼロまで調節可能なので、最新の低電圧デジタルICを扱えます。ゼロ出力への調節により、給電される回路をオフすることができます。5Vや3.3Vの入力電源によって入力が予め安定化されているときは外部抵抗が放熱に役立つことがあります。

温度係数がゼロの高精度50 μ A基準電流源がパワー・オペアンプの非反転入力に接続されています。パワー・オペアンプは非反転入力の電圧を低インピーダンスのバッファされた出力として与えます。非反転入力からグラウンドへの1個の抵抗が出力電圧を設定します。この抵抗が0 Ω に設定されると、出力電圧がゼロになります。したがって、ゼロと、入力電源によって定まる最大値の間の任意の出力電圧を得ることができます。

従来のレギュレータのブートストラップされたリファレンスと比べたときの、真の内部電流源をリファレンスとして使用する利点は、このアーキテクチャではそれほど明らかではありません。真の基準電流源により、レギュレータは正入力のインピーダンスに依存しない利得と周波数応答を得ることができます。LT1086のような従来の可変レギュレータでは、出力電圧によってループの利得が変化し、調節ピンがグラウンドにバイパスされていると帯域幅が変化します。LT3083の場合、ループの利得は出力電圧の変化やバイパスによって変化しません。出力のレギュレーションは出力電圧の固定されたパーセンテージではなく、ミリボルトで表される固定値です。真の電流源の使用により、バッファ・アンプの全利得をレギュレーションのために使うことができ、その利得をリファレンスをもっと高い出力電圧に増幅するために使う必要は全くありません。

LT3083の出力トランジスタのコレクタは制御入力とは別のピンに接続されています。コレクタ (INピン) の損失電圧は一般にわずか310mVなので、2個の電源を使ってLT3083に給電し、電力損失を減らすことができます。電圧の高い方の電源を制御回路に使い、電圧の低い方の電源をコレクタに使います。これにより、効率が向上し、電力損失が減少します。熱をさらに拡散させるため、抵抗をコレクタに直列に挿入すると、熱の一部をデバイスから逃がしてPCボードに拡散させます(「電力損失の削減」のセクションを参照)。

LT3083は2つのモードで動作させることができます。3端子モードではV_{CONTROL}ピンがINピンに接続され、損失電圧が1.25Vに制限されます。代わりに、V_{CONTROL}ピンを個別にもっと高い電圧に接続し、INピンをもっと低い電圧に接続すると、INピンの損失電圧が310mVになり、総電力損失が最小に抑えられます。これにより、2.5VのINから1.8VのOUTまたは1.8VのINから1.2VのOUTに安定化する3Aの電源が、低電力損失で可能になります。

出力電圧の設定

LT3083は50 μ Aのリファレンス電流をソースし、SETピンから流れ出します。SETからグラウンドに抵抗を接続すると、エラーアンプの基準点になる電圧を発生します(図1を参照)。リファレンス電圧は50 μ AにSETピンの抵抗の値を掛けた値に等しくなります。任意の電圧を発生させることができるので、レギュ

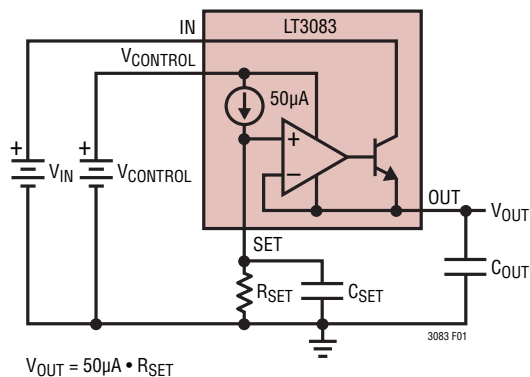


図1. ベーシックな可変レギュレータ

アプリケーション情報

レギュレータには最小出力電圧はありません。多くの一般的な出力電圧と、その出力電圧を発生するのに使われる最も近い標準1%抵抗値を表1に示します。

出力電圧のレギュレーションには1mAの最小負荷電流が必要です。真のゼロ電圧出力の動作の場合、この1mAの負荷電流を負電源電圧に戻します。

表1. 共通出力電圧の場合の1%抵抗

V_{OUT} (V)	R_{SET} (k)
1	20
1.2	24.3
1.5	30.1
1.8	35.7
2.5	49.9
3.3	66.5
5	100

リファレンス電圧を発生するのに使われる電流はもっと低いので、SETピンへの、またはSETピンからのリーク電流が、リファレンス電圧と出力電圧に誤差を生じることがあります。高品質の絶縁を施します(たとえば、テフロン、Kel-F)。おそらく、絶縁表面を洗浄してフラックスや他の残留物を除去する必要があります。湿度の高い環境では、湿気を防ぐため表面をコーティングする必要があるかもしれません。

SETピンと回路を、それらに近い電位を与えたガードリングで取り囲んで基板のリークを最小に抑えます。ガードリングをOUTピンに接続します。回路基板の両側にガードリングが必要です。バルク・リーク電流は保護リングの幅に応じて減少します。SETピンに流れ込む、またはSETピンから流れ出す50nAのリーク電流と、それに関連した回路により0.1%のリファレンス電圧誤差が生じます。この大きさのリーク電流は、他のリーク電流源と結合して、特に可能な動作温度範囲にわたってかなりのオフセット電圧とリファレンスのドリフトを生じることがあります。ガードリングのレイアウトの一例を図2に示します。

ガードリングの手法を用いると、このSETピンの浮遊容量が増大します。SETピンは高インピーダンス・ノードなので、不要の信号がSETピンに結合して不安定動作を引き起こすおそれがあります。これは最小出力コンデンサを使って最大電流で動作しているとき最も顕著になります。これを改善する

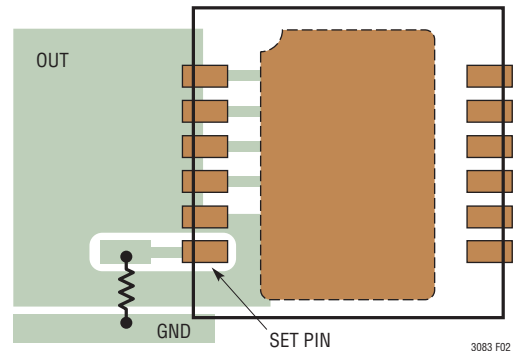


図2. DFパッケージのガードリングのレイアウト例。

最も簡単な方法は、小さな容量をSETからグランドに接続してSETピンをバイパスすることです。10pF~20pFで十分です。

安定性と入力容量

標準的な入力容量はINでは10μF、VCONTROLでは2.2μFです。これらの大きさの容量は、LT3083の近くに配置され、回路が電源の近くに配置されれば、低ESRのセラミック・コンデンサを使って十分機能します。アプリケーションによっては、安定性を維持するため、もっと大きな値の入力容量が必要になることがあります。

多くの場合、発振するレギュレータ回路は、位相マージンや、使用される出力コンデンサの安定性の問題であると見られています。それよりもっと多くの場合、問題はレギュレータが不十分な出力容量で動作していることではなく、むしろ入力容量が小さすぎることです。回路全体を解析し、全体をデバッグする必要があります。レギュレータの入力に関係した条件を無視することはできません。

LT3083の入力はその電力源に対して高いインピーダンスを示します。出力電圧と負荷電流は入力電圧の変動の影響を受けません。レギュレータ回路全体の安定性を維持するため、LT3083は低インピーダンスの電源から給電する必要があります。短い電源ラインを使用しているとき、または大きなスイッチング電源から直接給電しているときは問題ありません。低インピーダンスを通して、数百μFまたは数千μFの容量が与えられています。

アプリケーション情報

電源とLT3083の入力の間、長い電源ライン、フィルタ、電流センス抵抗などのインピーダンスが存在するとき、安定性が懸念されるなら、入力バイパスの使用を検討します。出力の変動に対してレギュレータが応答できるまで、出力容量が瞬間的に変化する負荷電流を供給するのと全く同様に、入力容量は、主電源が応答するまで、レギュレータに電力をローカルに供給します。LT3083が主電源から離れていてその間にインピーダンスがあるとき、ローカル入力垂下がることがあり、出力がそれに続きます。全体の回路が発振し始め、通常は入力の大きな振幅が発振が特徴的で、出力に結合します。

入力に長いリード線を使わないアプリケーションには、低ESRのセラミック入力バイパス・コンデンサを使えます。ただし、長い入力ワイヤと低ESRのセラミック入力コンデンサを使って電源をLT3083回路のINピンとGNDピンに接続するアプリケーションは、電圧スパイクやアプリケーション固有の基板の発振を生じやすく、信頼性が懸念されます。多くのバッテリー駆動アプリケーションで見られる入力ワイヤのインダクタンスは、低ESRのセラミック入力コンデンサと組み合わせられると、Qの高いLC共振タンク回路を形成します。場合によっては、この共振周波数が出力電流に依存するLDOの帯域幅とぶつかり、正常動作に干渉します。その場合、簡単な回路の修正/解決策が必要になります。この現象はLT3083の不安定さを示すものではなく、セラミック入力バイパス・コンデンサを使うアプリケーションに共通の問題です。

ワイヤの自己インダクタンス(つまり、孤立したワイヤのインダクタンス)はその長さに直接比例します。ワイヤの直径はワイヤの自己インダクタンスの主要因ではありません。たとえば、単独の2-AWGワイヤ(直径 = 0.26")の自己インダクタンスは、30-AWGワイヤ(直径 = 0.01")の自己インダクタンスの約半分です。1フィートの30-AWGワイヤの自己インダクタンスは約465nHです。

2つの方法の1つはワイヤの自己インダクタンスを減らします。1つの方法は、LT3083に向かう電流を2つの並列に置かれた導体に分割します。この場合、ワイヤが互いに遠く離れているほど自己インダクタンスが減少し、数インチ離すと最大50%減少します。ワイヤの分割は基本的に2個の等しいインダクタを並列に接続することに相当しますが、それらを近接させると、ワイヤの相互インダクタンスが自己インダクタンスに加わります。全体のインダクタンスを減らす最も効果的な2番目の方法として、電流の往路と復路の両方の導体(入力のワイヤとグラウンド

のワイヤ)を非常に近づけて配置します。往路と復路の電流の導体に使われる、わずか0.02"離れた2本の30-AWGワイヤは、全体の自己インダクタンスを1本の孤立したワイヤの約1/5に減らします。

アプリケーションでワイヤの変更ができないとき、電源とLT3083の入力の間直列抵抗を使うことによっても、アプリケーションが安定します。わずか $0.1\Omega \sim 0.5\Omega$ (多くの場合それ以下)でLC共振を減衰させる効果があります。電源と入力の間追加のインピーダンスを許容できない場合、入力コンデンサのESRを増やしてもLC共振が減衰します。ただし、必要なESRは一般に必要な直列インピーダンスより大きくなります。

安定性と出力容量

LT3083は安定性のために出力コンデンサを必要とします。このデバイスはESRの非常に小さなコンデンサ(一般にセラミック、タンタルまたは低ESRの電解コンデンサ)で安定するように設計されています。発振を防ぐため、ESRが 0.5Ω 以下の最小 $0.5\mu\text{F}$ の出力コンデンサを推奨します。出力容量の値を大きくすると、負荷電流の大きな変化に対してピーク変動が減り、過渡応答が改善されます。LT3083によって電流を供給される個々の部品をデカップリングするのに使われるバイパス・コンデンサにより、出力コンデンサの実効値が増加します。過渡性能を改善するため、電圧設定抵抗の両端にコンデンサを接続します。 $1\mu\text{F}$ までのコンデンサを使うことができます。このバイパス・コンデンサによって、システム・ノイズも減少しますが、起動時間は電圧設定抵抗(図1の R_{SET})とSETピンのバイパス・コンデンサの時定数に比例します。

セラミック・コンデンサを使用する際には、特に注意が必要です。セラミック・コンデンサは様々な誘電体を使用して製造されており、それぞれ温度や印加される電圧によって動作が異なります。最も一般的に使用されている誘電体は、Z5U、Y5V、X5R、X7RのEIA温度特性コードで規定されています。Z5UとY5Vの誘電体は小型のパッケージで高い容量を実現するのに適していますが、図3と図4に示されているように、電圧係数と温度係数が大きくなる傾向があります。16V $10\mu\text{F}$ のY5Vコンデンサは、5Vのレギュレータに使用すると、加えられたこのDCバイアス電圧と動作温度範囲ではわずか $1\mu\text{F} \sim 2\mu\text{F}$ の実効値しか示さないことがあります。X5RとX7Rの誘電体を使うともっと特性が安定し、出力コンデンサとして使う

アプリケーション情報

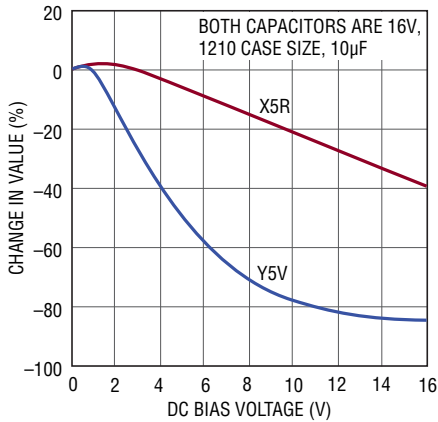


図3. セラミック・コンデンサのDCバイアス特性

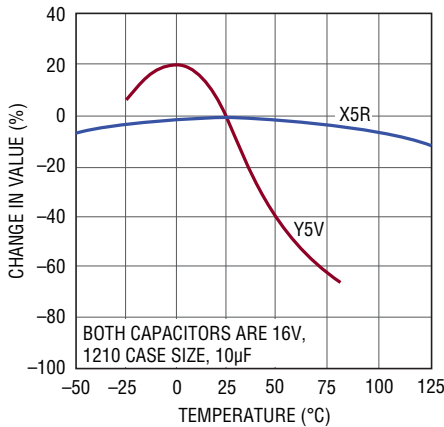


図4. セラミック・コンデンサの温度特性

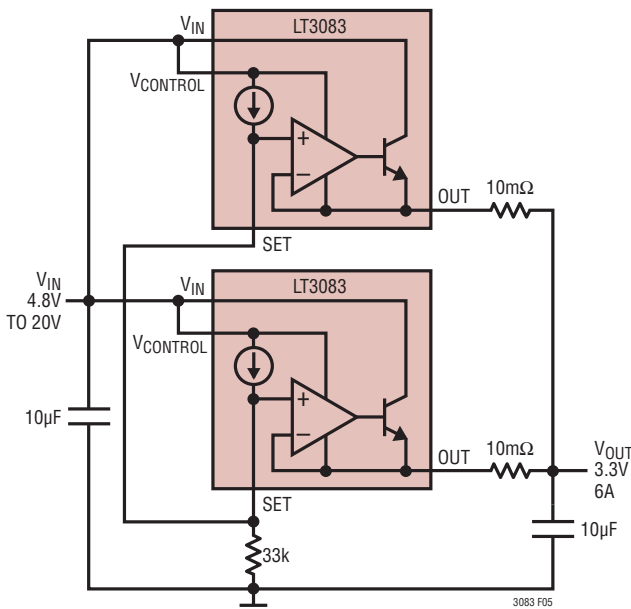


図5. 並列デバイス

のに適しています。X7Rタイプは全温度範囲にわたって安定しており、X5Rタイプは安価で、大きな値のものが入手可能です。X5RやX7Rのコンデンサを使うときでも注意が必要です。X5RとX7Rのコードは動作温度範囲およびその範囲における最大容量変化だけを規定しています。X5RやX7RのコンデンサのDCバイアスによる容量変化はY5VやZ5Uのコンデンサに比べると小さいとはいえ、それでもコンデンサの容量が適切なレベルを下回るほど変化することがあります。コンデンサのDCバイアス特性は部品のケース寸法が大きいほど向上する傾向がありますが、動作電圧での必要な容量を検証する必要があります。

電圧係数と温度係数だけが問題になるわけではありません。セラミック・コンデンサの中には圧電効果を示すものがあります。圧電デバイスは機械的応力によって端子間に電圧を生じます。セラミック・コンデンサでは、システムの振動や熱的過渡現象によって応力が生じることがあります。

デバイスの並列接続

複数のLT3083を並列接続することにより、さらに高い出力電流を得ることができます。個々のSETピンと個々のINピンをそれぞれ相互接続します。PCトレースの薄片をバラスト抵抗として使って出力を共通に接続し、電流分担を均等にします。PCボードのmΩ/インチで表したトレース抵抗を表2に示します。バラストに必要なPCボード上の面積はわずかです。

表2. PCボードのトレース抵抗

重さ(オンス)	幅10ミル	幅20ミル
1	54.3	27.1
2	27.1	13.6

トレース抵抗はmΩ/インチで測定

SETピンとOUTピンの間でわずか±4mV (DD-PAK、Tパッケージ)のワーストケースの室温のオフセットにより、非常に小さいバラスト抵抗を使うことができます。

図5に示されているように、各LT3083は小さな10mΩのバラスト抵抗を備えており、これは最大出力電流で80パーセントより良い均等な電流分担を与えます。10mΩ (2個の並列デバイスでは5mΩ)の外部抵抗によって、出力のレギュレーションの低下は6Aの出力で約30mV増すだけです。これは、3.3Vの出力電圧では、レギュレーションを1%増やすだけです。

アプリケーション情報

もちろん、2個より多いLT3083を並列接続すれば、さらに大きな出力電流が得られます。複数のデバイスをPCボード上に分散配置すると、熱も分散されます。入力から出力への差が大きい場合、直列入力抵抗により熱をさらに分散することができます。

ノイズの抑制

LT3083はノイズ性能の多くの利点を与えます。どのリニア・レギュレータにもいくつかのノイズ源があります。一般に、リニア・レギュレータ回路のクリティカルなノイズ源はリファレンスです。さらに、抵抗分割器のノイズ利得とともにエラーアンプのノイズの影響を検討します。

多くの従来の低ノイズ・レギュレータでは電圧リファレンスを（通常は大きな値の抵抗を通して）外部ピンに配線してあるので、そのピンをバイパスしてノイズを減らすことができます。LT3083は他のリニア・レギュレータのような従来の電圧リファレンスを使用しません。代わりに、50 μ Aのリファレンス電流を使います。この50 μ A電流源は3.16pA/ $\sqrt{\text{Hz}}$ （10Hz～100kHzの帯域幅で1nARMS）のノイズ電流レベルを発生します。等価電圧ノイズはRMSノイズ電流に抵抗値を掛けた電圧になります。

SETピンの抵抗は $\sqrt{4kTR}$ （ k = ボルツマン定数（ $1.38 \cdot 10^{-23}$ J/ $^{\circ}\text{K}$ 、 T は絶対温度））に等しいスポット・ノイズを発生し、電圧ノイズにRMSの和として加わります。アプリケーションがもっと低いノイズ性能を必要とするなら、GNDに接続されたコンデンサを使って電圧設定抵抗をバイパスします。このノイズ低減コンデンサはRC時定数に比例して起動時間を増加させることに注意してください。

LT3083はSETピンからOUTピンにユニティゲイン・フォロワを使います。したがって、（SETピンの抵抗の他に）出力電圧を設定する複数の可能性が存在します。たとえば、SETピンからGNDに高精度電圧リファレンスを使うと、リファレンス電流の許容誤差と抵抗の許容誤差による出力電圧誤差が除去されます。SETピンはアクティブにドライブしてもかまいません。

リニア・レギュレータのノイズの典型的シナリオでは、 V_{OUT} が V_{REF} よりはるかに大きいと、出力電圧を設定する抵抗分割器がリファレンスのノイズを大きく増やします。LT3083のノイズに関する利点は、ユニティゲイン・フォロワはSETピンから出力

にいかなるノイズ利得も生じないということです。したがって、ノイズフィギュアは増加しません。エラーアンプのノイズは標準126.5nV/ $\sqrt{\text{Hz}}$ です（10Hz～100kHzの帯域幅で40 μ V_{RMS}）。エラーアンプのノイズと他のノイズ項とのRMS和をとると、レギュレータの最終ノイズフィギュアが与えられます。

「標準的性能特性」のセクションの曲線は、10Hz～100kHzの帯域幅のリファレンス電流とエラーアンプの両方のノイズ・スペクトル密度とピーク・トゥ・ピーク・ノイズ特性を示しています。

ロード・レギュレーション

LT3083はフロートさせて使うデバイスです。パッケージにはグランド・ピンがありません。したがって、このICは全消費電流とドライブ電流を負荷に供給します。したがって、真のリモート負荷検出を実現することはできません。レギュレータと負荷の間の接続抵抗がロード・レギュレーションの性能を決めます。データシートのロード・レギュレーションの仕様はパッケージのピンでケルビン検出されます。負側の検出は真のケルビン接続で、電圧設定抵抗の下側を負荷の負側に戻します（図6を参照）。

示されているように接続すると、システム負荷のレギュレーションは、LT3083のロード・レギュレーションに、寄生ライン抵抗に出力電流を掛けた積を足したものになります。ロード・レギュレーションを最小にするには、レギュレータと負荷の間の正の接続をできるだけ短くします。もし可能なら、直径の大きなワイヤまたはPCボードのトレースを使います。

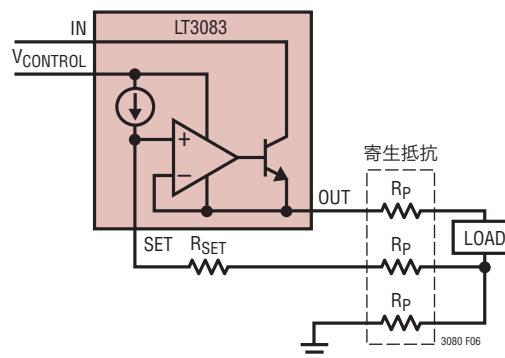


図6. 最良のロード・レギュレーションのための接続

アプリケーション情報

熱に関する検討事項

LT3083 内部の電力と熱の制限回路が、過負荷状態で自己を保護します。通常の連続負荷状態では、125°Cの最大接合部温度を超えないようにします。接合部から周囲までの全ての熱抵抗源を注意深く検討します。これには接合部からケース、ケースからヒートシンク・インタフェース、ヒートシンク抵抗または回路基板からアプリケーションに支配される周囲温度まで含まれますが、これらに限定されはしません。PCB 上で近くにある他の全ての発熱源を考慮に入れます。

表面実装パッケージは、PC ボード、銅トレースおよび銅プレーンを使って、必要なヒートシンク効果を与えます。表面実装のヒートシンク、メッキ・スルーホールおよび半田充填ビアも、パワー・デバイスが発生する熱を分散することができます。

接合部からケースの熱抵抗は、IC の接合部から直接ケースの底まで、または熱経路に直接存在するピンの底部までで規定されています。これは熱流の最小熱抵抗経路です。デバイスを正しく実装してはじめて、パッケージのこの領域からヒートシンク材へ可能な限り最良の熱流が確実に流れます。

DFN および TSSOP パッケージの露出パッドと、DD-PAK および SOT-220 パッケージのタブは出力 (V_{OUT}) に電気的に接続されていることに注意してください。

一定のボード・サイズの銅面積の関数として熱抵抗を表3～表5に示します。全ての測定は、静止空気中で、1オンスの切れ目のない内部プレーンと2オンスの外部トレース・プレーンを備えた、最終基板厚さが1.6mmの4層FR-4基板で行われました。各層は電気的にも熱的にも相互に接続されていません。

表3. DFNパッケージ、12ピンDFN

銅面積		基板面積	熱抵抗(接合部-周囲間)
上面*	裏面		
2500mm ²	2500mm ²	2500mm ²	18°C/W
1000mm ²	2500mm ²	2500mm ²	22°C/W
225mm ²	2500mm ²	2500mm ²	29°C/W
100mm ²	2500mm ²	2500mm ²	35°C/W

*デバイスはトップサイドに実装。

表4. FEパッケージ、16ピンTSSOP

銅面積		基板面積	熱抵抗(接合部-周囲間)
上面*	裏面		
2500mm ²	2500mm ²	2500mm ²	16°C/W
1000mm ²	2500mm ²	2500mm ²	20°C/W
225mm ²	2500mm ²	2500mm ²	26°C/W
100mm ²	2500mm ²	2500mm ²	32°C/W

*デバイスはトップサイドに実装。

表5. Qパッケージ、5ピンDD-PAK

銅面積		基板面積	熱抵抗(接合部-周囲間)
上面*	裏面		
2500mm ²	2500mm ²	2500mm ²	13°C/W
1000mm ²	2500mm ²	2500mm ²	14°C/W
125mm ²	2500mm ²	2500mm ²	16°C/W

*デバイスはトップサイドに実装。

Tパッケージ、5ピンTO-220

熱抵抗(接合部からケース) = 3°C/W

熱抵抗の詳細情報と熱に関する情報の利用については、JEDEC 標準規格の JESD51、特に JESD51-12 を参照してください。

PCB の層数、銅重量、ボード・レイアウトおよびサーマル・ビアが熱抵抗の値に影響を与えます。表3～表5は1オンス内部銅と2オンス外部銅を使ったベストケースの4層基板の熱抵抗値を示しています。現在の多層PCBは、これらの表に示されているのと全く同じレベルの性能を達成することができないことがあります。

接合部温度の計算

例：出力電圧が0.9V、V_{CONTROL} 電圧が3.3V±10%、IN 電圧が1.5V±5%、出力電流範囲が10mA～3A、最大周囲温度が50°Cだとすると、上面銅領域が1000mm²の2500mm²の基板上のDD-PAKの場合の最大接合部温度はいくらになるでしょうか。

アプリケーション情報

ドライブ回路の電力は次のようになります。

$$P_{DRIVE} = (V_{CONTROL} - V_{OUT})(I_{CONTROL})$$

ここで、 $I_{CONTROL}$ は $I_{OUT}/60$ に等しくなります。 $I_{CONTROL}$ は出力電流の関数です。「 $I_{CONTROL}$ と I_{OUT} 」の曲線が「標準的性能特性」のセクションに示されています。

全電力は次のようになります。

$$P_{TOTAL} = P_{DRIVE} + P_{OUTPUT}$$

SET ピンに供給される電流は微小であり、無視できます。

$$V_{CONTROL(MAX_CONTINUOUS)} = 3.630V (3.3V + 10\%)$$

$$V_{IN(MAX_CONTINUOUS)} = 1.575V (1.5V + 5\%)$$

$$V_{OUT} = 0.9V, I_{OUT} = 3A, T_A = 50^\circ C$$

これらの条件での電力損失は以下のようになります。

$$P_{DRIVE} = (V_{CONTROL} - V_{OUT})(I_{CONTROL})$$

$$I_{CONTROL} = \frac{I_{OUT}}{60} = \frac{3A}{60} = 50mA$$

$$P_{DRIVE} = (3.630V - 0.9V)(50mA) = 137mW$$

$$P_{OUTPUT} = (V_{IN} - V_{OUT})(I_{OUT})$$

$$P_{OUTPUT} = (1.575V - 0.9V)(3A) = 2.03W$$

$$\text{全電力損失} = 2.16W$$

接合部温度は次のようになります。

$$T_J = T_A + P_{TOTAL} \cdot \theta_{JA} \quad (\text{表を使用})$$

$$T_J = 50^\circ C + 2.16W \cdot 16^\circ C/W = 84.6^\circ C$$

この場合、接合部温度は最大定格より低く、信頼性の高い動作が保証されます。

電力損失の削減

アプリケーションによっては、出力電流能力を犠牲にすることなく、LT3083 パッケージ内の電力損失を減らす必要があることがあります。2つの手法を使うことができます。図7に示されている最初の手法では、レギュレータの入力に直列に抵抗を使います。 R_S 両端の電圧降下により、LT3083 の入力から出力への電圧差が減少し、それに応じて LT3083 の電力損失が減少します。

一例として、 $V_{IN} = V_{CONTROL} = 5V$ 、 $V_{OUT} = 3.3V$ および $I_{OUT(MAX)} = 2A$ であると仮定します。前に説明した「接合部温度の計算」のセクションの式を使います。

直列抵抗 R_S がないと、LT3083 の電力損失は次のようになります。

$$P_{TOTAL} = (5V - 3.3V) \cdot \left(\frac{2A}{60}\right) + (5V - 3.3V) \cdot 2A \\ = 3.46W$$

NPN パス・トランジスタ両端の電圧差 (V_{DIFF}) を $0.5V$ として選択すると、 R_S は次のようになります。

$$R_S = \frac{5V - 3.3V - 0.5V}{2A} = 0.6\Omega$$

LT3083 内の電力損失はこの場合次のようになります。

$$P_{TOTAL} = (5V - 3.3V) \cdot \left(\frac{2A}{60}\right) + 0.5V \cdot 2A = 1.06W$$

LT3083 の電力損失は、直列抵抗がない場合に比べて、この場合わずか30%です。 R_S は $2.4W$ の電力を消費します。この電力を適切に処理して消費できる適当なワット数の抵抗を選択するか、複数の抵抗を並列に使用します。

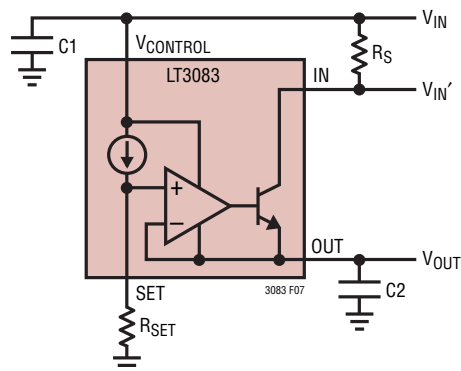


図7. 直列抵抗を使った電力損失の削減

アプリケーション情報

図8に示されている電力損失の削減の2番目の手法では、LT3083と並列に抵抗が使われます。この抵抗は電流に並列経路を与え、LT3083を通して流れる電流を減らします。この手法は、入力電圧がほどよく一定で、出力負荷電流の変化が小さければうまく動作します。また、この手法は、最小負荷の要件を代価にして、利用できる最大出力電流を増やします。

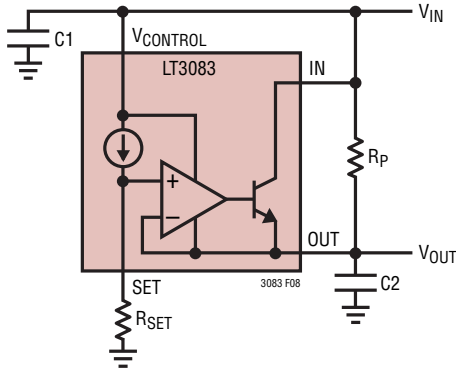


図8. 並列抵抗を使った電力損失の削減

一例として、 $V_{IN} = V_{CONTROL} = 5V$ 、 $V_{IN(MAX)} = 5.5V$ 、 $V_{OUT} = 3.3V$ 、 $V_{OUT(MIN)} = 3.2V$ 、 $I_{OUT(MAX)} = 2A$ および $I_{OUT(MIN)} = 0.7A$ であると仮定します。また、 R_P を流れる電流は $I_{OUT(MIN)}$ の90% (630mA)を超えないと仮定します。

R_P を計算すると次のようになります。

$$R_P = \frac{5.5V - 3.2V}{0.63A} = 3.65\Omega$$

(5% 標準値 = 3.6Ω)

最大全電力損失は $(5.5V - 3.2V) \cdot 2A = 4.6W$ です。ただし、LT3083は次の電流しか供給しません。

$$2A - \frac{5.5V - 3.2V}{3.6\Omega} = 1.36A$$

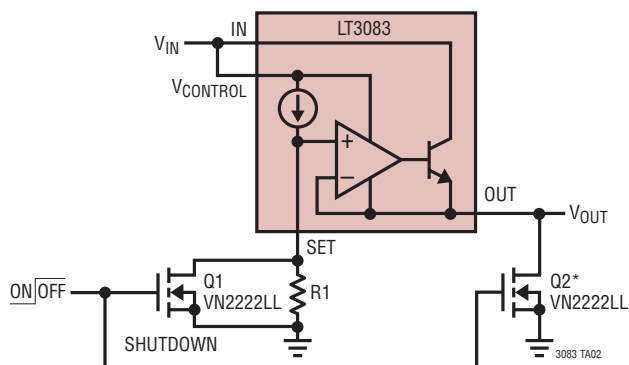
したがって、LT3083の電力損失は次のとおりわずかです。

$$P_{OUTPUT} = (5.5V - 3.2V)(1.36A) = 2.03W$$

R_P は1.47Wの電力を消費します。最初の手法の場合と同様、この電力を適切に処理して消費できる適当なワット数の抵抗を選択します。この構成では、LT3083はわずか1.36Aを供給します。したがって、LT3083をその通常の動作範囲に保ちながら、負荷電流を1.64A増やし、全出力電流を3.64Aにすることができま

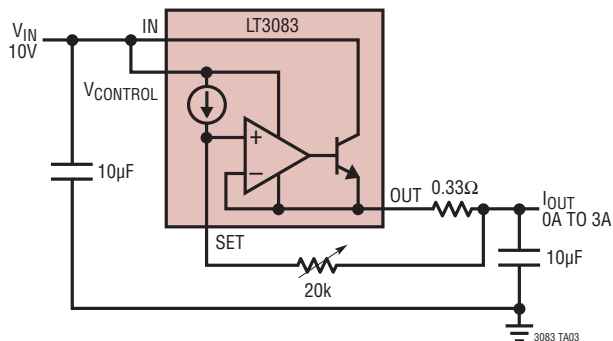
標準的応用例

シャットダウンの追加

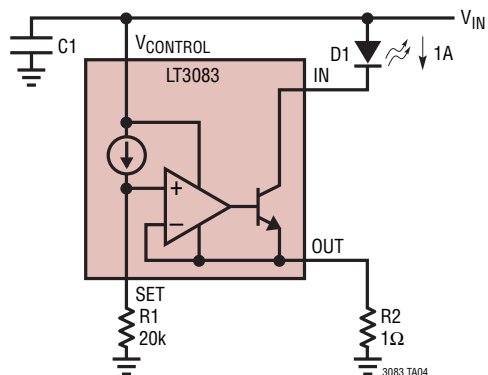


*出力に負荷が存在しないとき Q2がゼロ出力を保証する。

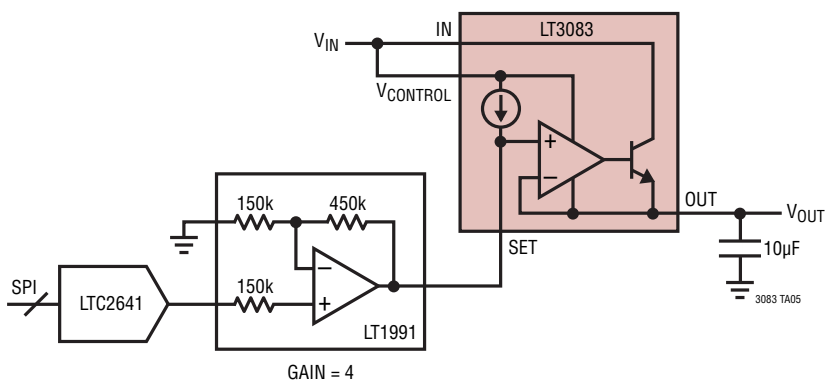
電流源



低損失電圧のLEDドライバ



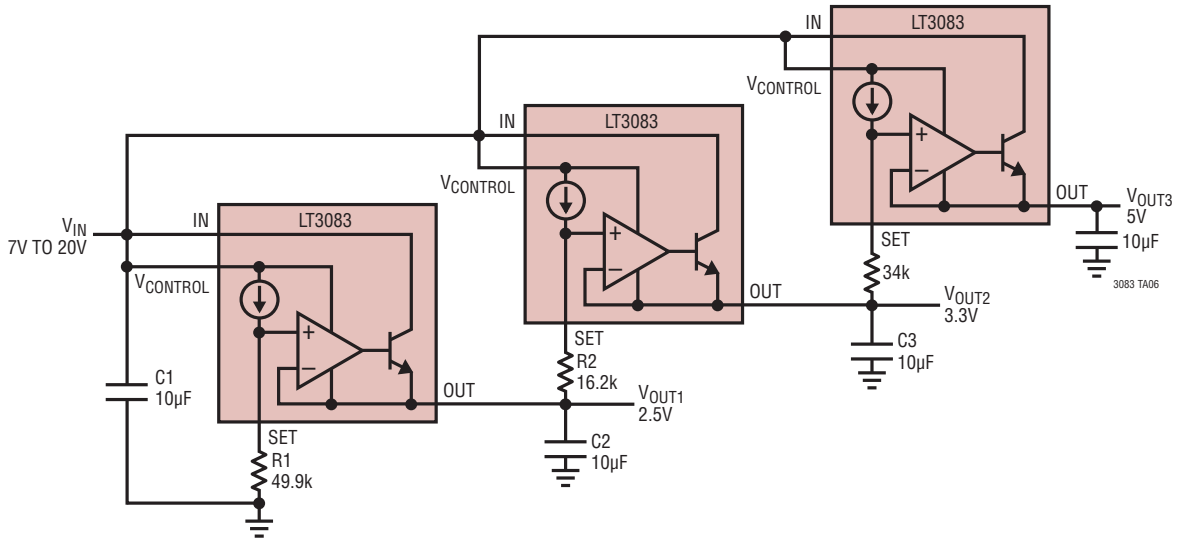
DACで制御されるレギュレータ



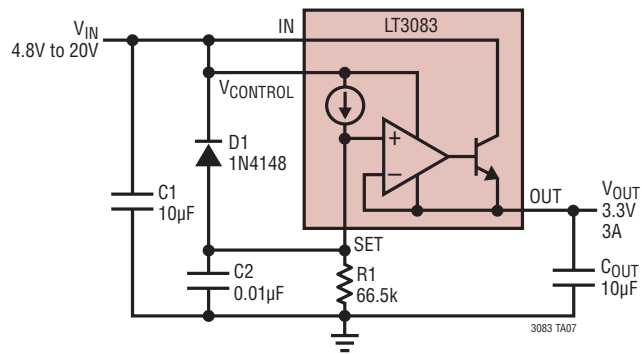
LT3083

標準的応用例

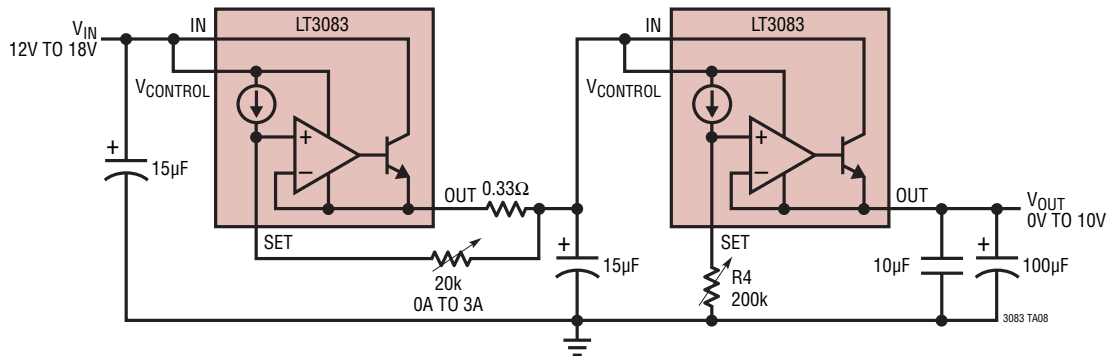
同時トラッキング



ソフトスタートの追加

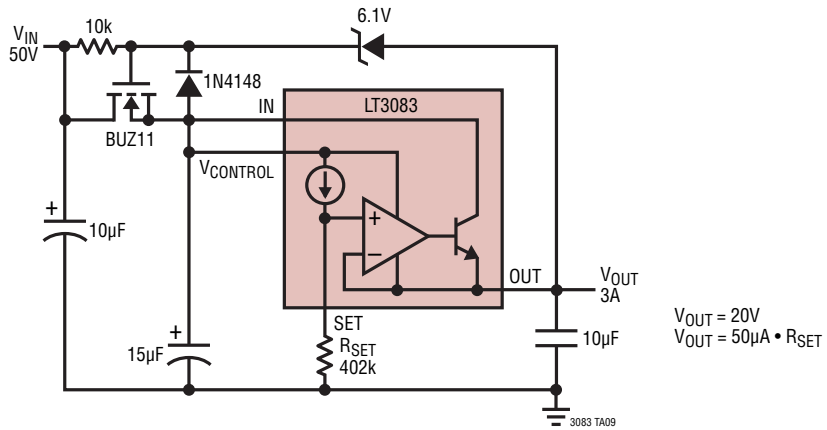


ラボ用電源

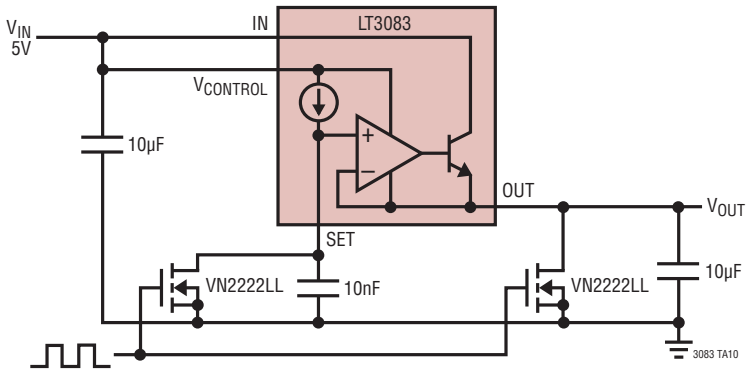


標準的応用例

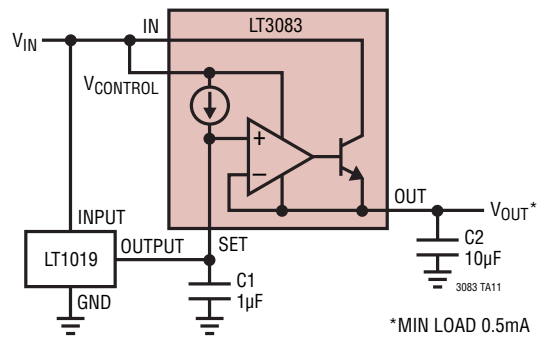
高電圧レギュレータ



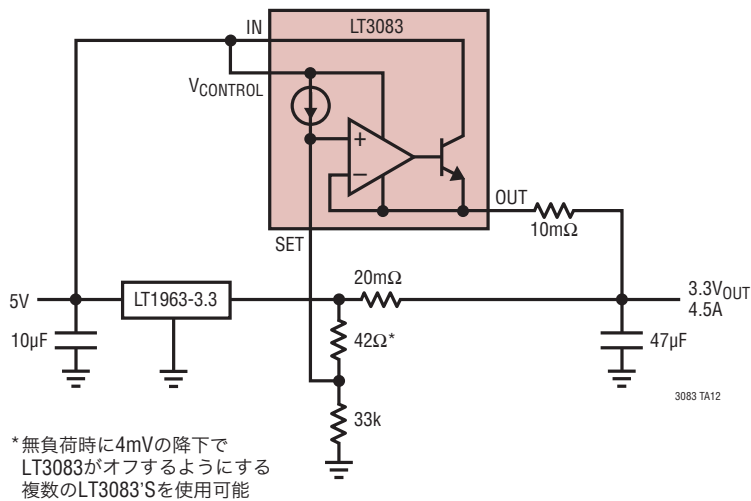
ランプ発生器



リファレンスのバッファ

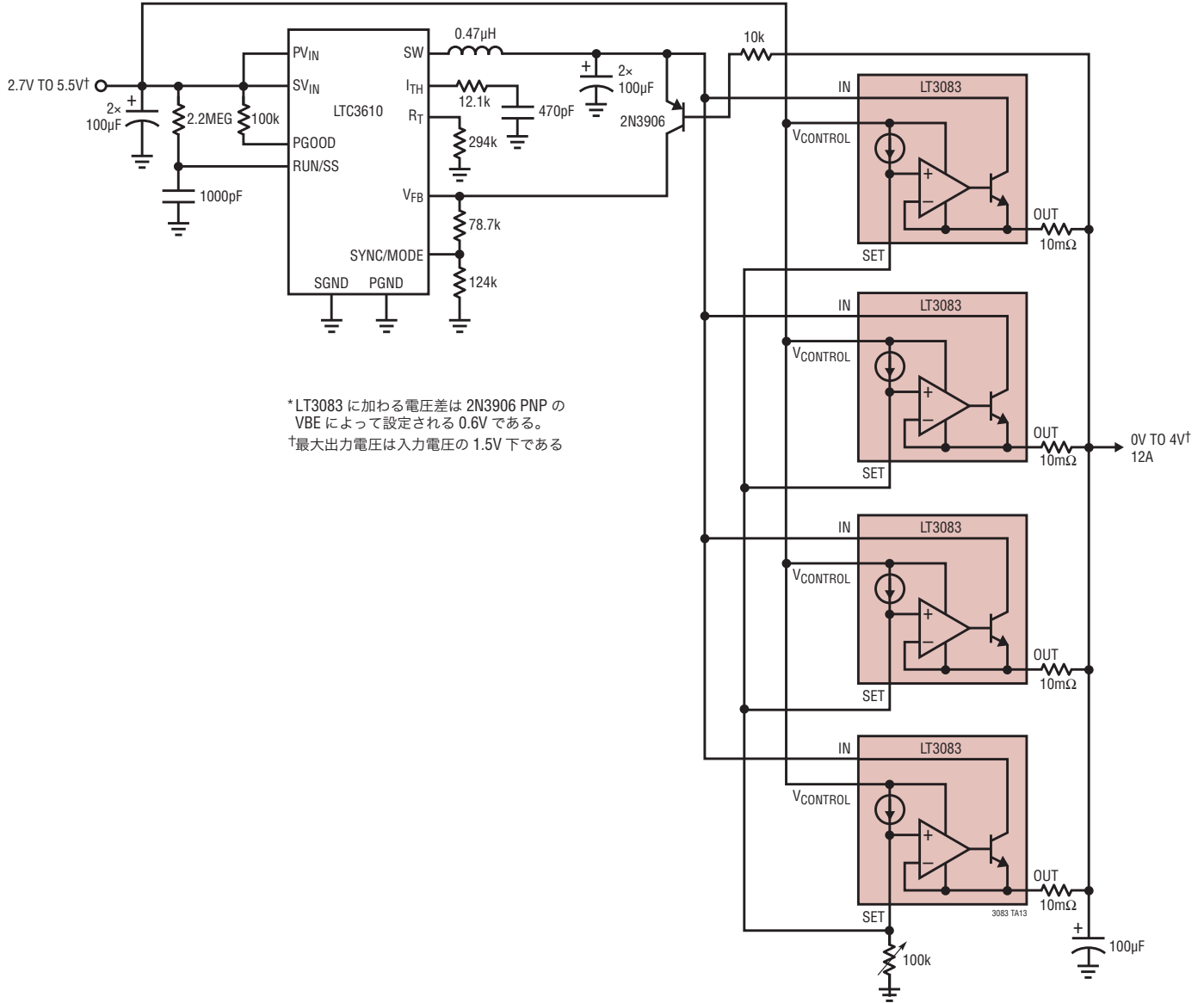


固定出力レギュレータの増強



標準的応用例

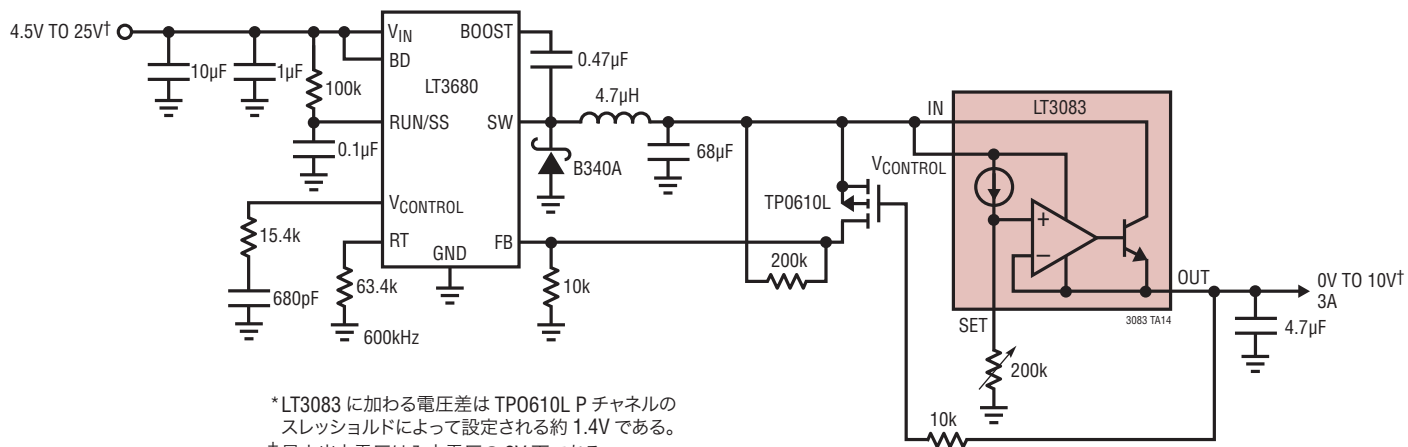
低電圧、高電流、高効率、可変レギュレータ*



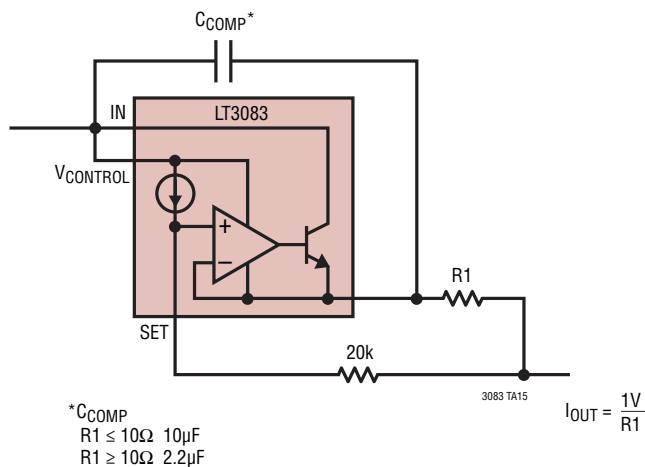
*LT3083 に加わる電圧差は 2N3906 PNP の VBE によって設定される 0.6V である。
 †最大出力電圧は入力電圧の 1.5V 下である

標準的応用例

可変高効率レギュレータ*



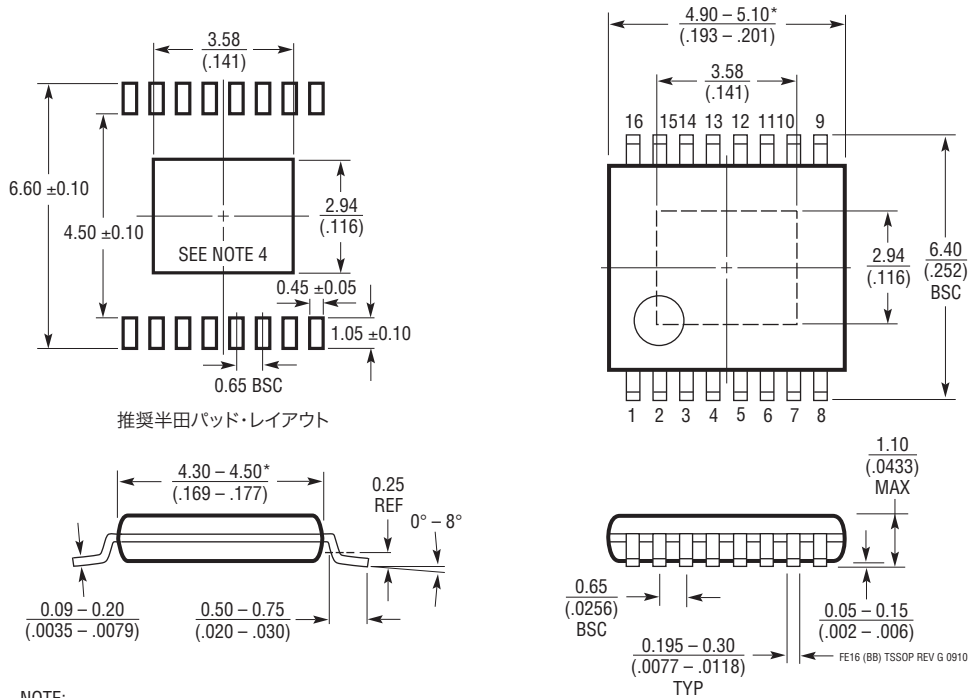
2 端子電流源



パッケージ

FEパッケージ 16ピン・プラスチックTSSOP (4.4mm) (Reference LTC DWG # 05-08-1663 Rev H)

露出パッドのバリエーションBB



推奨半田パッド・レイアウト

NOTE:

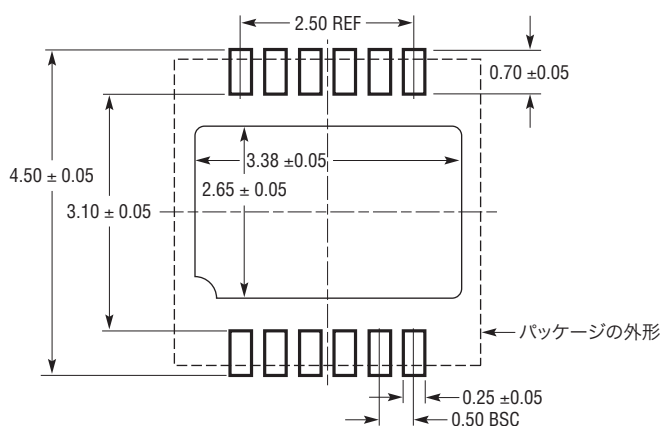
1. 標準寸法：ミリメートル
2. 寸法は $\frac{\text{ミリメートル}}{\text{インチ}}$
3. 図は実寸とは異なる

4. 露出パッド接着のための推奨最小 PCB メタルサイズ

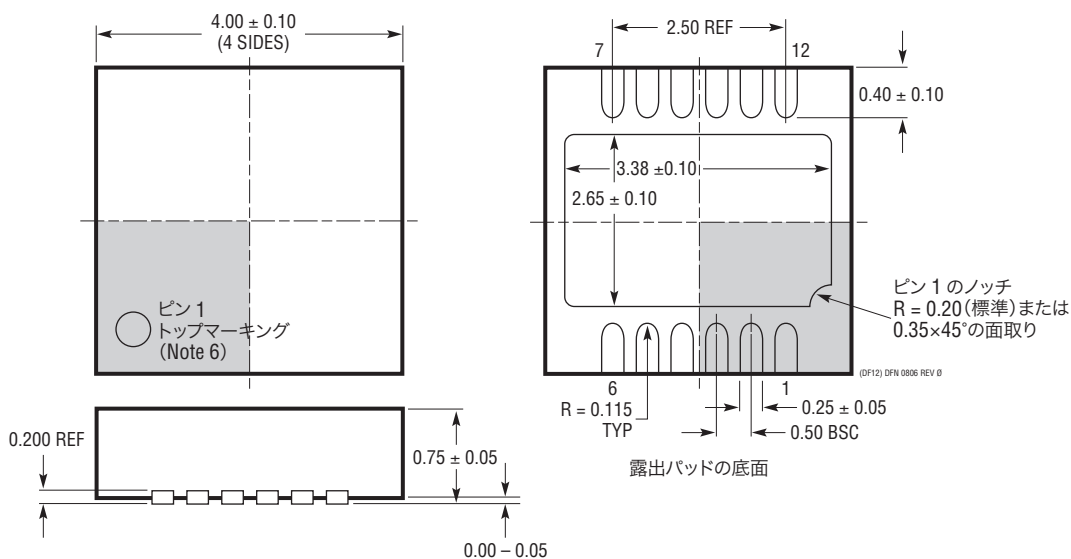
* 寸法にはモールドのバリを含まない。
モールドのバリは各サイドで 0.150mm (0.006^*) を超えないこと

パッケージ

DFパッケージ
12ピン・プラスチック DFN (4mm×4mm)
(Reference LTC DWG # 05-08-1733 Rev 0)



推奨する半田パッドのピッチと寸法
半田付けされない領域には半田マスクを使用する

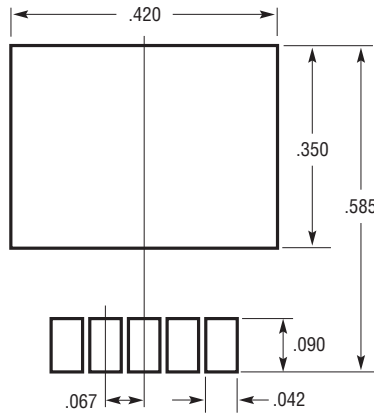
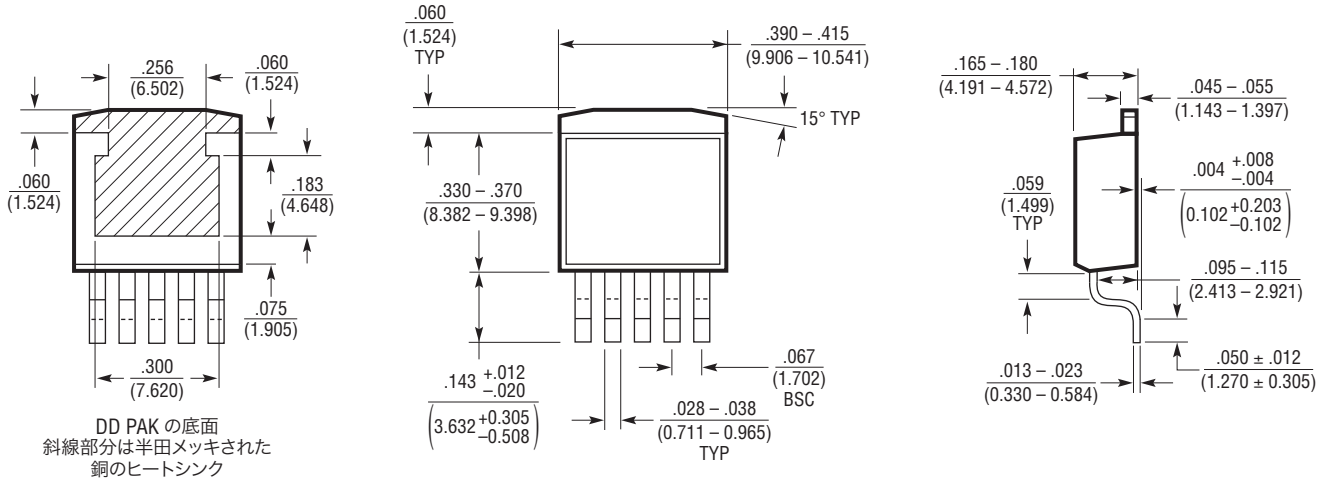


NOTE :

1. 図は JEDEC パッケージ外形 MO-220 のバリエーション (WGGD-X) にするよう提案されている (承認待ち)
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは (もしあれば) 各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージのトップとボトムのピン 1 の位置の参考に過ぎない

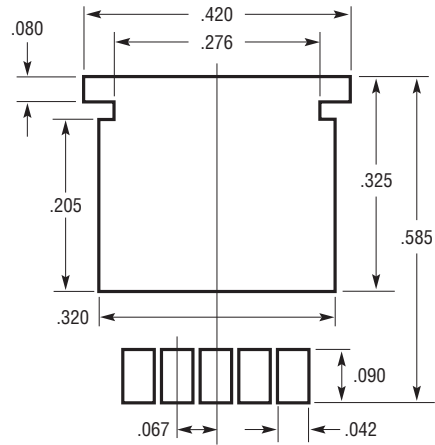
パッケージ

Qパッケージ 5ピン・プラスチック DD PAK (Reference LTC DWG # 05-08-1461 Rev E)



推奨半田パッド・レイアウト

- NOTE:
1. 寸法は インチ/ (ミリメートル)
2. 図は実寸とは異なる

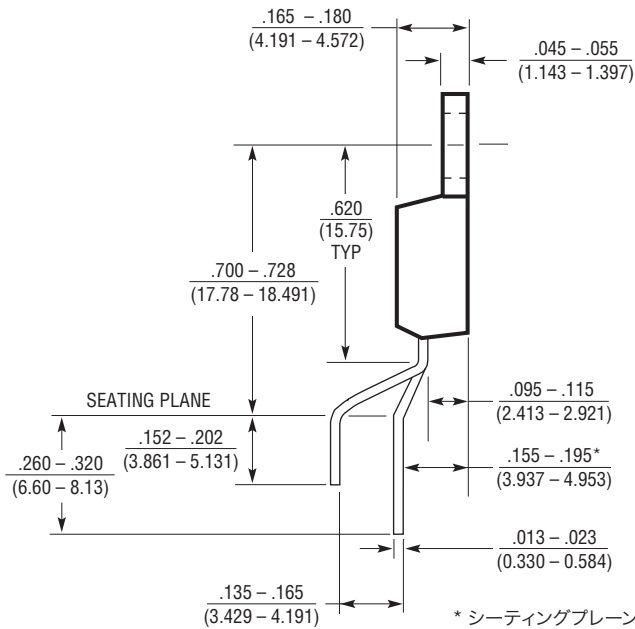
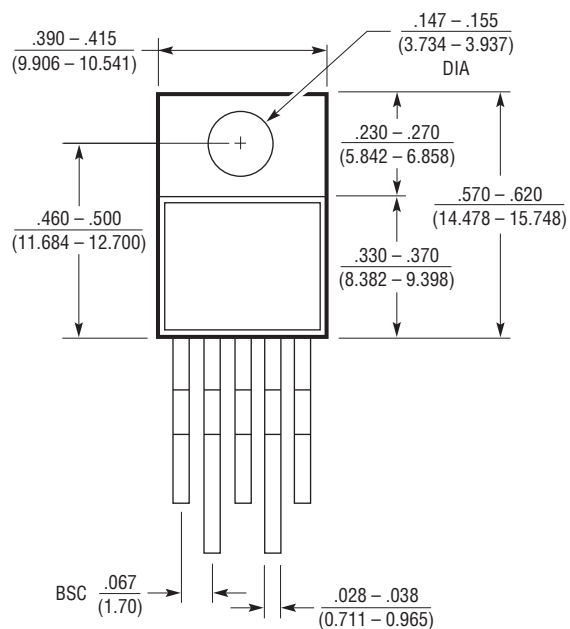


厚い半田ペーストを使用する場合の
推奨半田パッド・レイアウト

Q(D05) 0610 REV E

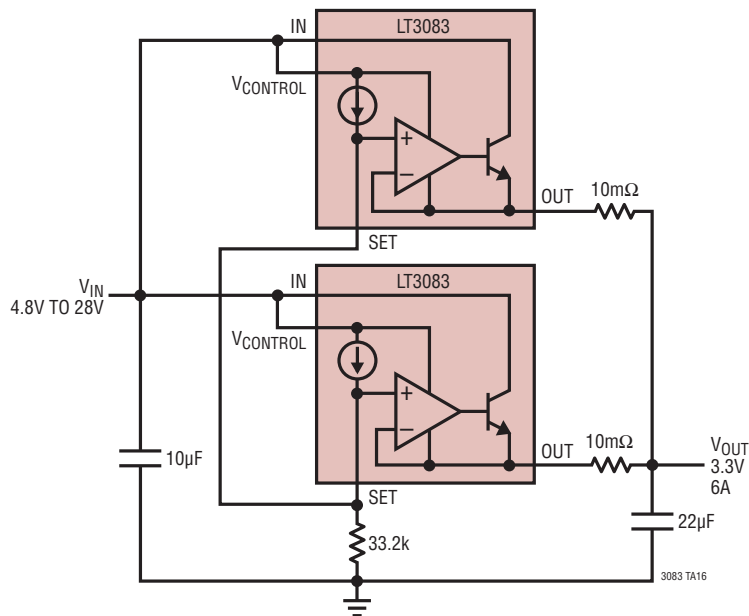
パッケージ

Tパッケージ
5ピン・プラスチックT0-220 (標準)
(Reference LTC DWG # 05-08-1421)



標準的応用例

レギュレータの並列接続



関連製品

製品番号	概要	注釈
LT1185	3A 負電圧低損失レギュレータ	V_{IN} : -4.5V ~ -35V、0.8V 損失電圧、DD-PAK および TO-220 パッケージ
LT1764/ LT1764A	3A、高速過渡応答、低ノイズ LDO	損失電圧: 340mV、低ノイズ: 40µV _{RMS} 、 V_{IN} = 2.7V ~ 20V、TO-220 および DD パッケージ、 “A”バージョンはセラミック・コンデンサでも安定
LT1963/A	1.5A、低ノイズ、高速過渡応答 LDO	損失電圧: 340mV、低ノイズ: 40µV _{RMS} 、 V_{IN} = 2.5V ~ 20V、“A”バージョンはセラミック・コンデンサ で安定、TO-220、DD、SOT-223 および SO-8 パッケージ
LT1965	1.1A、低ノイズ、低損失リニア・レ ギュレータ	損失電圧: 290mV、低ノイズ: 40µV _{RMS} 、 V_{IN} : 1.8V ~ 20V、 V_{OUT} : 1.2V ~ 19.5V、セラミック・コンデ ンサで安定、TO-220、DD-PAK、MSOP および 3mm×3mm DFN パッケージ
LT3022	1A、低電圧 VLDO リニア・レギュ レータ	V_{IN} : 0.9V ~ 10V、損失電圧: 標準 145mV、可変出力 ($V_{REF} = V_{OUT(MIN)} = 200mV$)、低 ESR で安定、 セラミック出力コンデンサ、16-Pin DFN (5mm×3mm) および 16ピン MSOP パッケージ
LT3070	V_{OUT} をプログラム可能な、損失電 圧が 85mV の、デジタル・マージ ニング機能付き、低ノイズ、5A リニア レギュレータ	損失電圧: 85mV、デジタル・プログラム可能な V_{OUT} : 0.8V ~ 1.8V、デジタル出力マー ジニング: ±1%、±3% または ±5%、低出力ノイズ: 25µV _{RMS} (10Hz ~ 100kHz)、並列可能: 10A 出力には 2 個を使用、 低 ESR セラミック出力コンデンサで安定 (最少 15µF)、28 ピン 4mm×5mm QFN パッケージ
LT3071	V_{OUT} をプログラム可能な、損失電 圧が 85mV の、アナログ・マージ ニング機能付き、低ノイズ、5A リニア レギュレータ	損失電圧: 85mV、デジタル・プログラム可能な V_{OUT} : 0.8V ~ 1.8V、アナログ・マー ジニング: ±10%、 低出力ノイズ: 25µV _{RMS} (10Hz ~ 100kHz)、並列可能: 10A 出力には 2 個を使用、 I_{MON} 出力電流モニ タ、低 ESR セラミック出力コンデンサで安定 (最少 15µF)、28 ピン 4mm×5mm QFN パッケージ
LT3080/ LT3080-1	並列接続可能な、1.1A、低ノイズ、 低損失リニア・レギュレータ	損失電圧: 300mV (2 電源動作)、低ノイズ: 40µV _{RMS} 、 V_{IN} : 1.2V ~ 36V、 V_{OUT} : 0V ~ 35.7V、電流ベ ースのリファレンス、抵抗 1 個で V_{OUT} を設定; 直接並列接続可能 (オペアンプ不要)、セラミック・コンデ ンサで安定; TO-220、DD-PAK、SOT-223、MS8E および 3mm×3mm DFN-8 パッケージ; LT3080-1 バージ ョンはバラスト抵抗を内蔵
LT3082	並列接続可能、1 個の抵抗で調 整可能な 200mA 低損失リニア・レ ギュレータ	高出力電流または熱分散のために出力を並列接続可能、広い入力電圧範囲: 1.2V ~ 40V、値の低い 入力/出力コンデンサが必要: 0.22µF、1 個の抵抗で出力電圧を設定、8 ピン SOT-23、3 ピン SOT-223 および 8 ピン 3mm×3mm DFN パッケージ
LT3085	並列接続可能な、500mA、低ノイ ズ、低損失リニア・レギュレータ	損失電圧: 275mV (2 電源動作)、低ノイズ: 40µV _{RMS} 、 V_{IN} : 1.2V ~ 36V、 V_{OUT} : 0V ~ 35.7V、電流ベ ースのリファレンス、抵抗 1 個で V_{OUT} を設定、直接並列接続可能 (オペアンプ不要)、セラミック・コンデ ンサで安定、MS8E および 2mm×3mm DFN-6 パッケージ
LTC3026	1.5A、低入力電圧 VLDO リニア・レ ギュレータ	V_{IN} : 1.14V ~ 3.5V (昇圧をイネーブル)、1.14V ~ 5.5V (外部 5V を使用)、 $V_{DO} = 0.1V$ 、 $I_Q = 950µA$ 、10µF のセラミック・コンデンサで安定、10 ピン MSOP および DFN-10 パッケージ

3083f