

LMC6482

LMC6482 CMOS Dual Rail-To-Rail Input and Output Operational Amplifier



Literature Number: JAJ5785

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



2000年8月

LMC6482

CMOS デュアル入出力フルスイング・オペアンプ

概要

LMC6482 は、グラウンドから電源電圧範囲に拡張された同相電圧範囲を可能にしました。高 CMRR (同相信号除去比) と高精度のフルスイングにより、LMC6482 は入力フルスイング・オペアンプの中でもユニークなものになっています。

このデバイスは、広い入力信号範囲を必要とするデータ・アキュイジションのようなシステムにとって理想的です。また、LMC6482 は、TLC272 や TLC277 のような制限された同相信号範囲をもったオペアンプを使用している回路のアップグレード用として最適です。

LMC6482 のフルスイング出力振幅特性によって、低電圧の単一電源動作で最大の信号ダイナミック・レンジを確保できます。LMC6482 のフルスイング出力振幅は、600 Ω までの負荷に対して保証されています。

低電圧特性と低消費電力が保証されているので、LMC6482 は、特にバッテリー駆動システムに最適です。また、LMC6482 は大きさが SO-8 のほぼ半分となる MSOP パッケージを用意し、より小型化を図りました。

これと同じ特長をもったクワッド CMOS オペアンプについては、LMC6484 のデータシートを参照してください。

特長

(特記のない限り代表値)

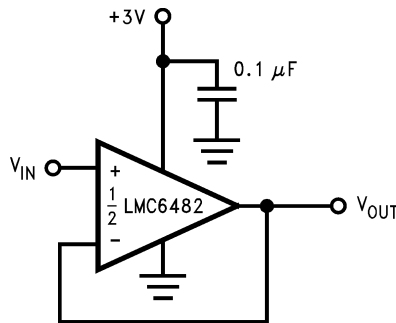
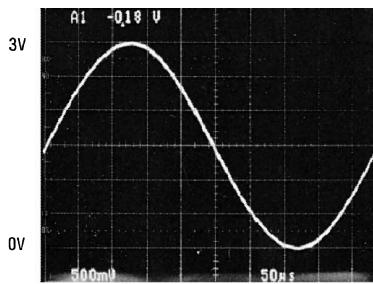
- フルスイング同相入力電圧範囲 (全温度範囲で保証)
- フルスイング出力振幅 (電源電圧に対して 20mV 以下、負荷 100k Ω)
- 3V、5V、15V 動作を保証
- 優れた CMRR (同相信号除去比) と PSRR (電源電圧変動除去比) 特性 82dB
- 超低入力電流 20fA
- 高電圧利得 ($R_L = 500k \Omega$) 130dB
- 2k Ω と 600 Ω の負荷の規格設定
- MSOP パッケージ供給可能

アプリケーション

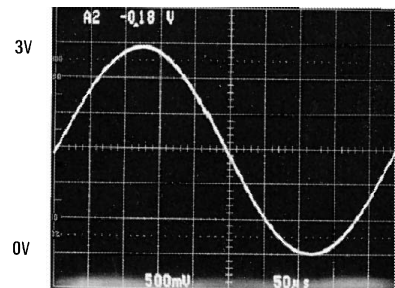
- ADC の入力アンプ / バッファ
- トランスジューサ・アンプ・バッテリー使用機器の充電器
- ハンドヘルド分析装置ポータブル計測器
- 医療用機器 600 Ω 負荷システムの駆動アンプ
- アクティブ・フィルタ、ピーク検出器、サンプル / ホールド、pH メータ、電流ソース
- TLC272、TLC277 の上位互換

3V 単一電源バッファ回路

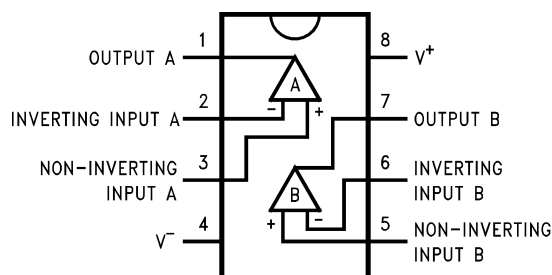
Rail-To-Rail Input



Rail-To-Rail Output



ピン配置図



絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

ESD 耐圧 (Note 2)	1.5 kV
差動入力電圧	± 電源電圧
入力 / 出力ピン電圧	(V ⁺) + 0.3V、(V ⁻) - 0.3V
電源電圧 (V ⁺ - V ⁻)	16V
入力ピン電流 (Note 12)	± 5 mA
出力ピン電流 (Note 3、8)	± 30 mA
電源ピン電流	40 mA
リード温度 (ハンダ付け、10 秒)	260
保存温度範囲	- 65 ~ + 150
接合部温度 (Note 4)	150

動作定格 (Note 1)

電源電圧	3.0V	V ⁺	15.5V
接合部温度範囲			
LMC6482AI、LMC6482I	- 40	T _J	+ 85
温度抵抗 (J _A)			
N パッケージ、8 ピン、モールド DIP	90	/W	
M パッケージ、8 ピン、表面実装	155	/W	
MSOP パッケージ、8 ピン、MiniSO	194	/W	

DC 電気的特性

特記のない限り、すべての規格値は T_J = 25 °C、V⁺ = 5V、V⁻ = 0V、V_{CM} = V_O = V⁺ / 2 および R_L > 1M の条件下で保証されています。太字の規格値は、全温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6482AI	LMC6482I	LMC6482M	Units
				Limit (Note 6)	Limit (Note 6)	Limit (Note 6)	
V _{OS}	Input Offset Voltage		0.11	0.750 1.35	3.0 3.7	3.0 3.8	mV max
TCV _{OS}	Input Offset Voltage Average Drift		1.0				µV/
I _B	Input Current	(Note 13)	0.02	4.0	4.0	10.0	pA max
I _{OS}	Input Offset Current	(Note 13)	0.01	2.0	2.0	5.0	pA max
C _{IN}	Common-Mode Input Capacitance		3				pF
R _{IN}	Input Resistance		> 10				Tera
CMRR	Common Mode Rejection Ratio	0V V _{CM} 15.0V V ⁺ = 15V	82	70 67	65 62	65 60	dB min
		0V V _{CM} 5.0V V ⁺ = 5V	82	70 67	65 62	65 60	
+ PSRR	Positive Power Supply Rejection Ratio	5V V ⁺ 15V, V ⁻ = 0V V _O = 2.5V	82	70 67	65 62	65 60	dB min
- PSRR	Negative Power Supply Rejection Ratio	- 5V V ⁻ - 15V, V ⁺ = 0V V _O = - 2.5V	82	70 67	65 62	65 60	dB min
V _{CM}	Input Common-Mode Voltage Range	V ⁺ = 5V and 15V For CMRR 50 dB	V ⁻ - 0.3	- 0.25 0	- 0.25 0	- 0.25 0	V max
			V ⁺ + 0.3V	V ⁺ + 0.25 V⁺	V ⁺ + 0.25 V⁺	V ⁺ + 0.25 V⁺	V min
A _V	Large Signal Voltage Gain	R _L = 2 k (Note 7, 13)	Sourcing	666 84	140 72	120 60	V/mV min
			Sinking	75 20	35 20	35 18	V/mV min
		R _L = 600 (Note 7, 13)	Sourcing	300 48	80 30	50 25	V/mV min
			Sinking	35 13	20 10	15 8	V/mV min

DC 電気的特性 (つづき)

特記のない限り、すべての規格値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V_O = V^+ / 2$ および $R_L > 1\text{M}$ の条件下で保証されています。太字の規格値は、全温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6482AI	LMC6482I	LMC6482M	Units
				Limit (Note 6)	Limit (Note 6)	Limit (Note 6)	
V_O	Output Swing	$V^+ = 5\text{V}$ $R_L = 2\text{k}$ to $V^+ / 2$	4.9	4.8	4.8	4.8	V
				4.7	4.7	4.7	min
		0.1	0.18	0.18	0.18	V	
			0.24	0.24	0.24	max	
		$V^+ = 5\text{V}$ $R_L = 600$ to $V^+ / 2$	4.7	4.5	4.5	4.5	V
				4.24	4.24	4.24	min
	0.3	0.5	0.5	0.5	0.5	V	
			0.65	0.65	0.65	max	
	$V^+ = 15\text{V}$ $R_L = 2\text{k}$ to $V^+ / 2$	14.7	14.4	14.4	14.4	V	
			14.2	14.2	14.2	min	
		0.16	0.32	0.32	0.32	V	
			0.45	0.45	0.45	max	
$V^+ = 15\text{V}$ $R_L = 600$ to $V^+ / 2$	14.1	13.4	13.4	13.4	V		
		13.0	13.0	13.0	min		
0.5	1.0	1.0	1.0	V			
	1.3	1.3	1.3	max			
I_{SC}	Output Short Circuit Current $V^+ = 5\text{V}$	Sourcing, $V_O = 0\text{V}$	20	16	16	16	mA
				12	12	10	min
		Sinking, $V_O = 5\text{V}$	15	11	11	11	mA
				9.5	9.5	8.0	min
I_{SC}	Output Short Circuit Current $V^+ = 15\text{V}$	Sourcing, $V_O = 0\text{V}$	30	28	28	28	mA
				22	22	20	min
		Sinking, $V_O = 12\text{V}$ (Note 8)	30	30	30	30	mA
				24	24	22	min
I_S	Supply Current	Both Amplifiers $V^+ = +5\text{V}$, $V_O = V^+ / 2$	1.0	1.4	1.4	1.4	mA
				1.8	1.8	1.9	max
		Both Amplifiers $V^+ = 15\text{V}$, $V_O = V^+ / 2$	1.3	1.6	1.6	1.6	mA
				1.9	1.9	2.0	max

AC 電気的特性

特記のない限り、すべての規格値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V_O = V^+ / 2$ および $R_L > 1\text{M}$ の条件下で保証されています。太字の規格値は、全温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6482AI	LMC6482I	LMC6482M	Units
				Limit (Note 6)	Limit (Note 6)	Limit (Note 6)	
SR	Slew Rate	(Note 9)	1.3	1.0	0.9	0.9	V/ μs
				0.7	0.63	0.54	min
GBW	Gain-Bandwidth Product	$V^+ = 15\text{V}$	1.5				MHz
m	Phase Margin		50				Deg
G_m	Gain Margin		15				dB
	Amp-to-Amp Isolation	(Note 10)	150				dB
e_n	Input-Referred Voltage Noise	$F = 1\text{kHz}$ $V_{cm} = 1\text{V}$	37				nV/ $\sqrt{\text{Hz}}$

AC 電気的特性 (つづき)

特記のない限り、すべての規格値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V_O = V^+ / 2$ および $R_L > 1\text{M}$ の条件下で保証されています。太字の規格値は、全温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6482AI Limit (Note 6)	LMC6482I Limit (Note 6)	LMC6482M Limit (Note 6)	Units
i_n	Input-Referred Current Noise	$F = 1\text{ kHz}$	0.03				$\text{pA}/\sqrt{\text{Hz}}$
T.H.D.	Total Harmonic Distortion	$F = 10\text{ kHz}$, $A_V = -2$ $R_L = 10\text{ k}$, $V_O = 4.1\text{ V}_{PP}$	0.01				%
		$F = 10\text{ kHz}$, $A_V = -2$ $R_L = 10\text{ k}$, $V_O = 8.5\text{ V}_{PP}$ $V^+ = 10\text{V}$	0.01				%

DC 電気的特性

特記のない限り、すべての規格値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 3\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V_O = V^+ / 2$ および $R_L > 1\text{M}$ の条件下で保証されています。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6482AI Limit (Note 6)	LMC6482I Limit (Note 6)	LMC6482M Limit (Note 6)	Units
V_{OS}	Input Offset Voltage		0.9	2.0 2.7	3.0 3.7	3.0 3.8	mV max
TCV_{OS}	Input Offset Voltage Average Drift		2.0				$\mu\text{V}/^\circ\text{C}$
I_B	Input Bias Current		0.02				pA
I_{OS}	Input Offset Current		0.01				pA
CMRR	Common Mode Rejection Ratio	0V V_{CM} 3V	74	64	60	60	dB min
PSRR	Power Supply Rejection Ratio	3V V^+ 15V , $V^- = 0\text{V}$	80	68	60	60	dB min
V_{CM}	Input Common-Mode Voltage Range	For CMRR 50 dB	$V^- - 0.25$	0	0	0	V max
			$V^+ + 0.25$	V^+	V^+	V^+	V min
V_O	Output Swing	$R_L = 2\text{ k}$ to $V^+ / 2$	2.8				V
			0.2				V
		$R_L = 600$ to $V^+ / 2$	2.7	2.5	2.5	2.5	V min
			0.37	0.6	0.6	0.6	V max
I_S	Supply Current	Both Amplifiers	0.825	1.2 1.5	1.2 1.5	1.2 1.6	mA max

AC 電気的特性

特記のない限り、 $V^+ = 3\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V_O = V^+ / 2$ および $R_L > 1\text{M}$ です。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6482AI Limit (Note 6)	LMC6482I Limit (Note 6)	LMC6482M Limit (Note 6)	Units
SR	Slew Rate	(Note 11)	0.9				$\text{V}/\mu\text{s}$
GBW	Gain-Bandwidth Product		1.0				MHz
T.H.D.	Total Harmonic Distortion	$F = 10\text{ kHz}$, $A_V = -2$ $R_L = 10\text{ k}$, $V_O = 2\text{ V}_{PP}$	0.01				%

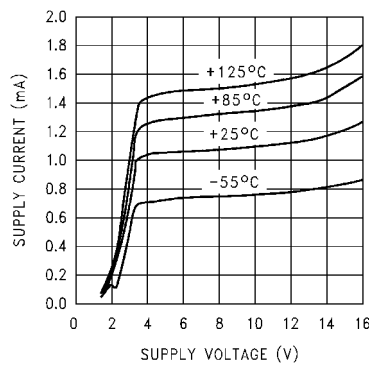
AC 電氣的特性 (つづき)

- Note 1:** 「絶対最大定格」とは、IC に破壊が発生する可能性のある制限値をいいます。「動作定格」とは、IC が機能する条件をいいますが、性能の規格値を保証するものではありません。仕様および試験条件の保証値に関しては、「電氣的特性」を参照してください。
- Note 2:** テスト回路は、人体モデルに基づき、直列抵抗 1.5k Ω と 100pF のコンデンサからなる回路を使用し、各端子に放電させます。
- Note 3:** 単一電源動作と両電源動作の両方に適用されます。高い周囲温度において連続的な短絡動作をさせると、最大許容接合部温度 150 $^{\circ}$ C を超えることがあります。±30mA を超える出力電流を長時間流すと、信頼性が低下します。
- Note 4:** 最大消費電力は $T_J(\max)$ 、 J_A 、 T_A の関数です。周囲温度に対する最大許容消費電力は $P_D = (T_J(\max) - T_A) / J_A$ で求められます。すべての規格値はすべて、PC ボードに直接ハンダ付けされたパッケージに対して適用されます。
- Note 5:** 代表値は、 $T_J = 25^{\circ}$ C で得られる最も多い値です。
- Note 6:** 規格値はすべて、試験または統計解析に基づいて保証されています。
- Note 7:** $V^+ = 15V$ 、 $V_{CM} = 7.5V$ で、 R_L は 7.5V に接続します。電流ソーステストの場合は $7.5V - V_O$ 、11.5V、電流シンクテストの場合は $3.5V - V_O$ 、7.5V とします。
- Note 8:** V^+ が 13V より高い場合には、出力を V^+ に短絡させないこと。信頼性が低下します。
- Note 9:** $V^+ = 15V$ 、10V のステップ入力によって変化する電圧フォロアとして接続しています。規定されるスルーレートは、正または負のいずれか遅い方です。
- Note 10:** 入力についての記述です。 $V^+ = 15V$ で $R_L = 100k\Omega$ を 7.5V に接続します。各アンプは順番に 1kHz で励起され、 $V_O = 12V_{pp}$ を出力します。
- Note 11:** 2V のステップ入力によって変化する電圧フォロアとして接続します。規定されるスルーレートは、正または負のいずれか遅い方です。
- Note 12:** 入力ピン電流の制限は、絶対最大定格入力電圧を超える入力電圧の場合にのみ必要です。
- Note 13:** 保証制限値は、試験回路の制限に支配されており、デバイス性能を反映していません。実際の性能は、代表値が反映しています。

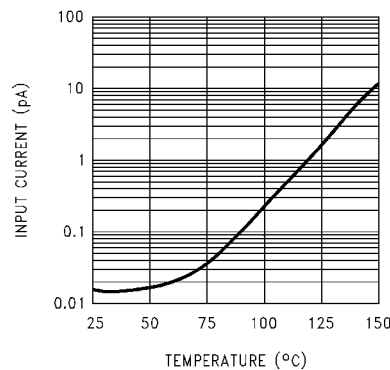
代表的な性能特性

特記のない限り、 $V_S = +15V$ 、単一電源、 $T_A = 25^{\circ}$ C です。

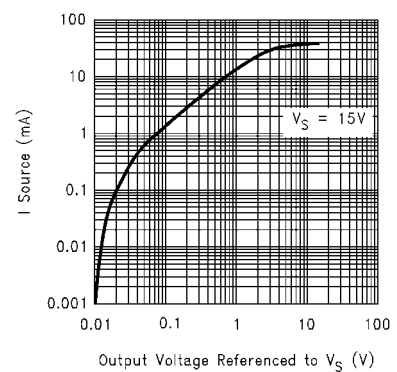
Supply Current vs Supply Voltage



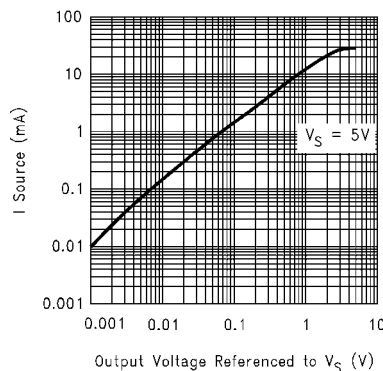
Input Current vs Temperature



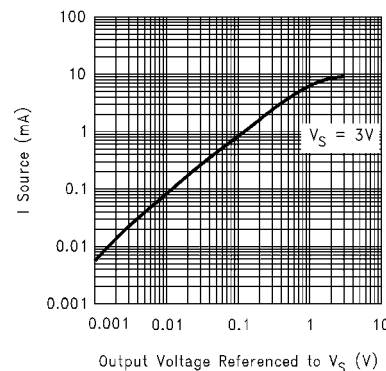
Sourcing Current vs Output Voltage



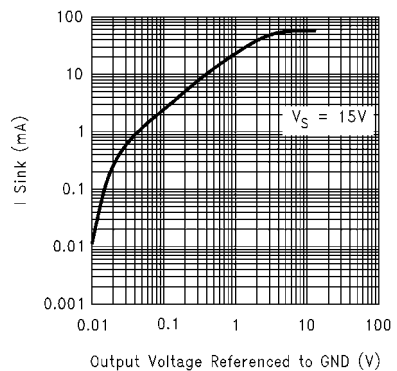
Sourcing Current vs Output Voltage



Sourcing Current vs Output Voltage



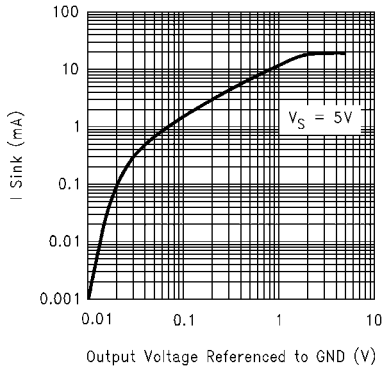
Sinking Current vs Output Voltage



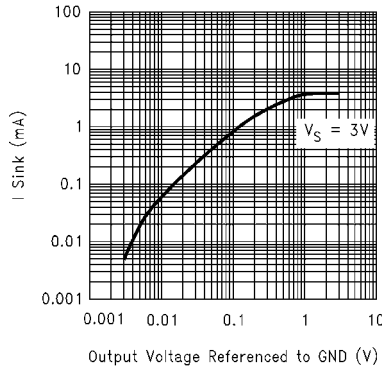
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +15V$ 、単一電源、 $T_A = 25$ です。

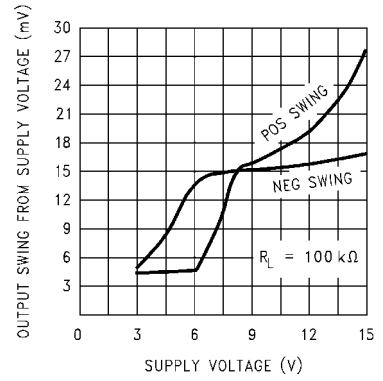
Sinking Current vs Output Voltage



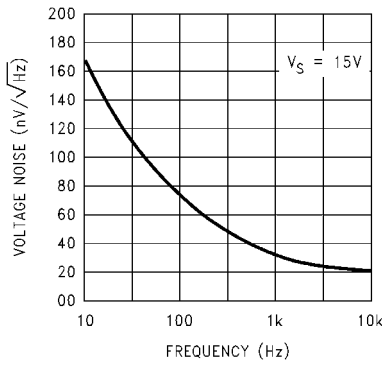
Sinking Current vs Output Voltage



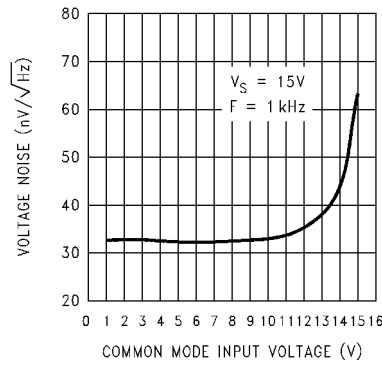
Output Voltage Swing vs Supply Voltage



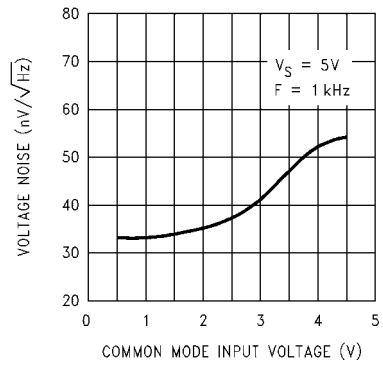
Input Voltage Noise vs Frequency



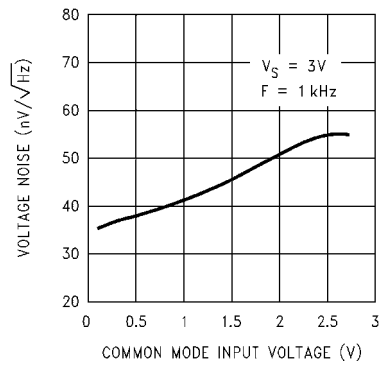
Input Voltage Noise vs Input Voltage



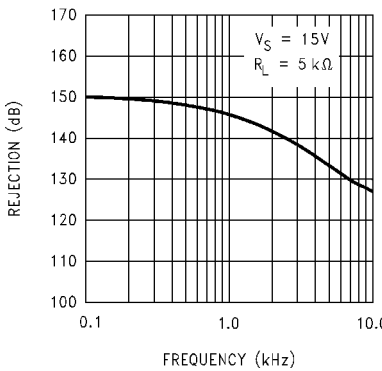
Input Voltage Noise vs Input Voltage



Input Voltage Noise vs Input Voltage



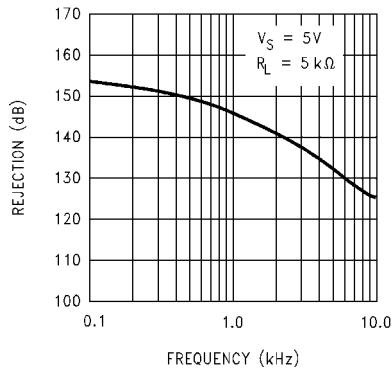
Crosstalk Rejection vs Frequency



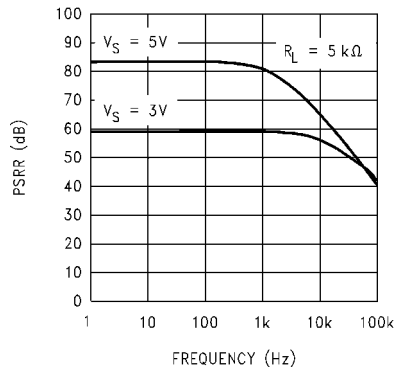
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +15V$ 、単一電源、 $T_A = 25$ です。

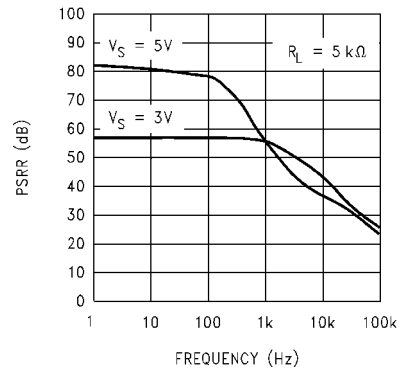
Crosstalk Rejection vs Frequency



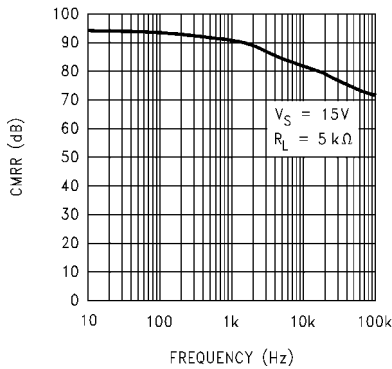
Positive PSRR vs Frequency



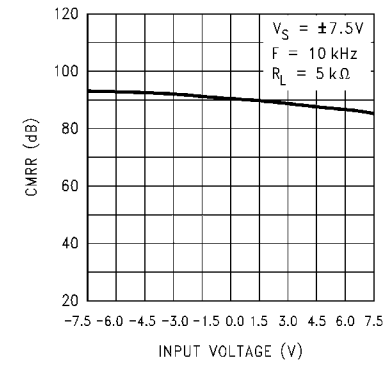
Negative PSRR vs Frequency



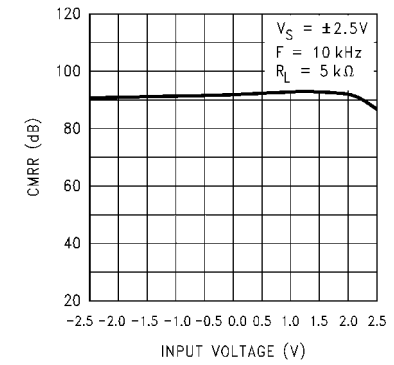
CMRR vs Frequency



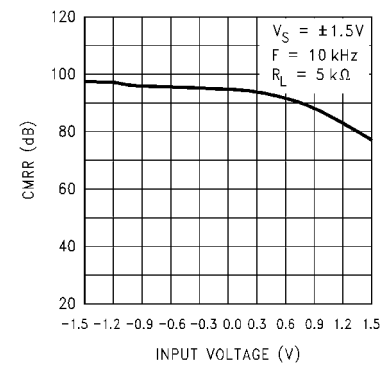
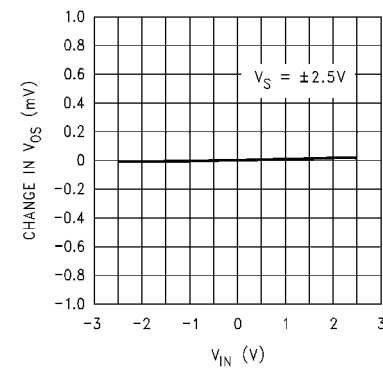
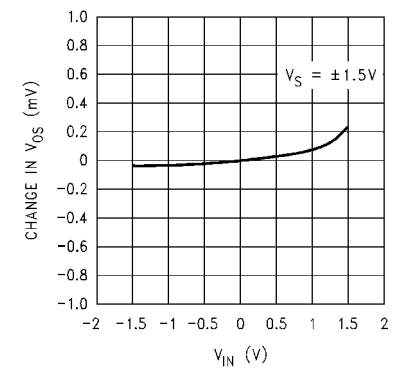
CMRR vs Input Voltage



CMRR vs Input Voltage



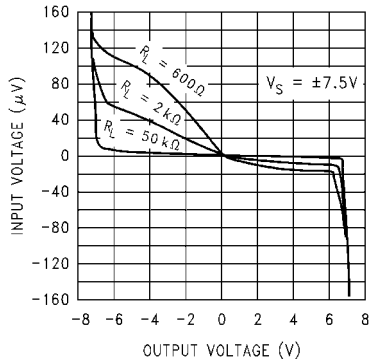
CMRR vs Input Voltage

 V_{OS} vs CMR V_O vs CMR

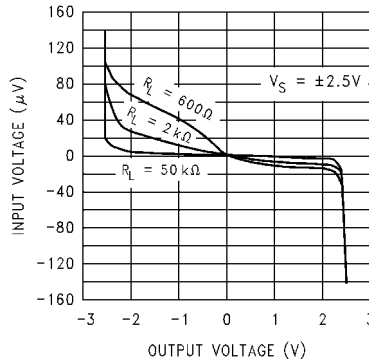
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +15V$ 、単一電源、 $T_A = 25$ です。

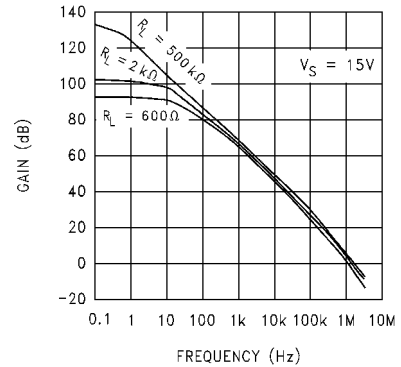
Input Voltage vs Output Voltage



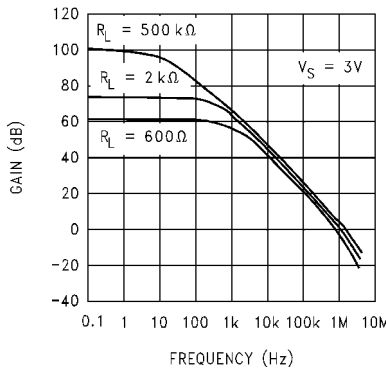
Input Voltage vs Output Voltage



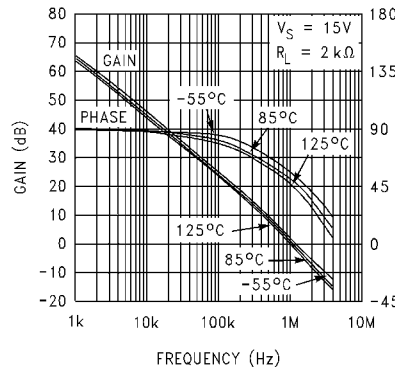
Open Loop Frequency Response



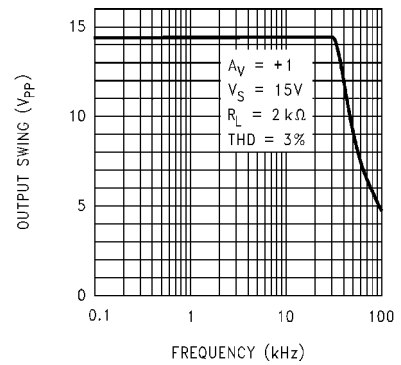
Open Loop Frequency Response



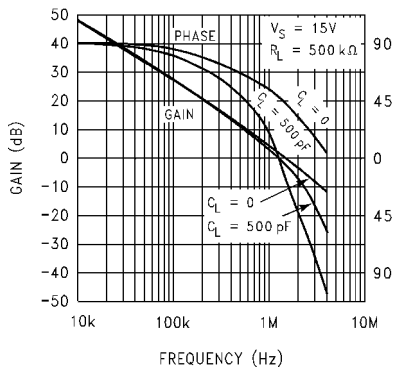
Open Loop Frequency Response vs Temperature



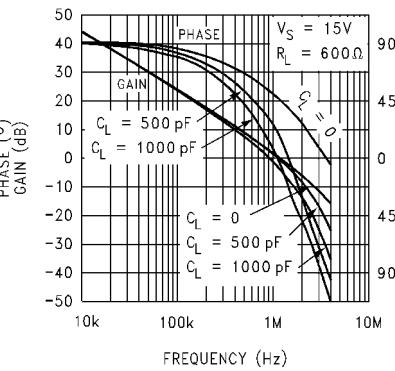
Maximum Output Swing vs Frequency



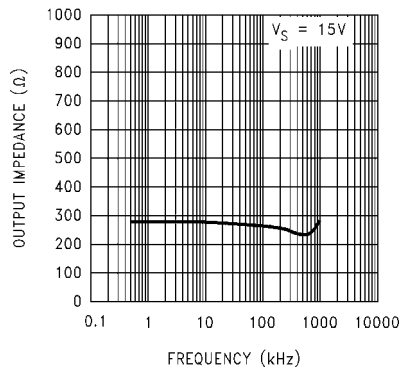
Gain and Phase vs Capacitive Load



Gain and Phase vs Capacitive Load



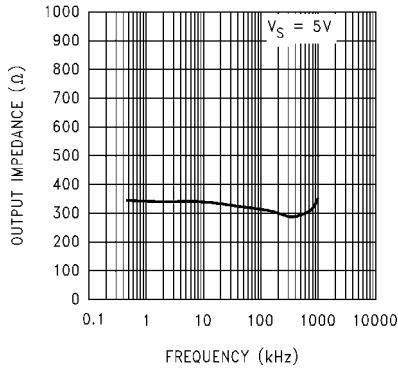
Open Loop Output Impedance vs Frequency



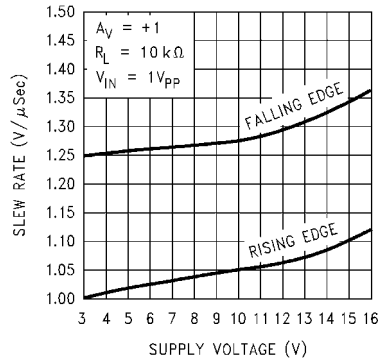
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +15V$ 、単一電源、 $T_A = 25$ です。

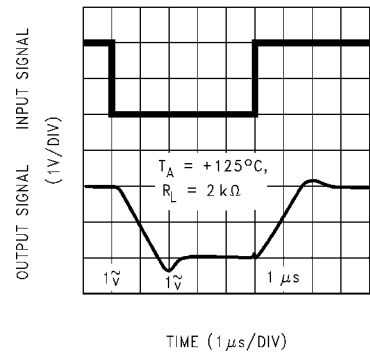
Open Loop Output Impedance vs Frequency



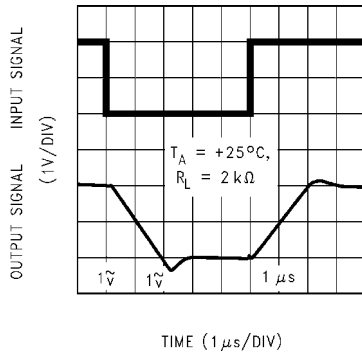
Slew Rate vs Supply Voltage



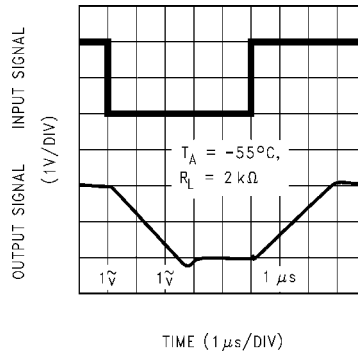
Non-Inverting Large Signal Pulse Response



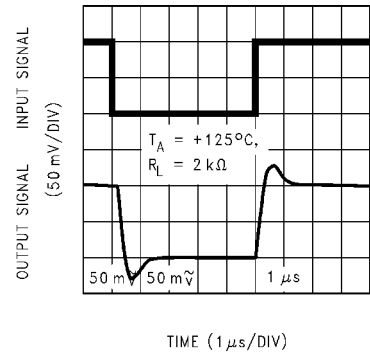
Non-Inverting Large Signal Pulse Response



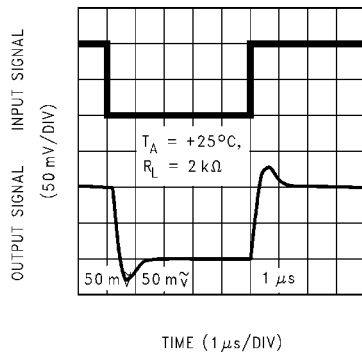
Non-Inverting Large Signal Pulse Response



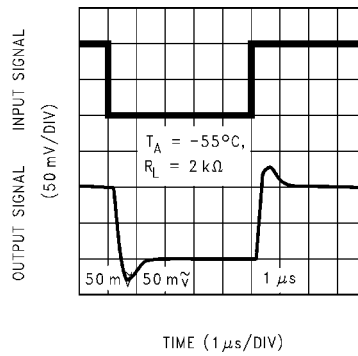
Non-Inverting Small Signal Pulse Response



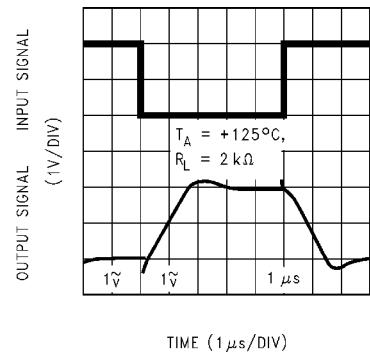
Non-Inverting Small Signal Pulse Response



Non-Inverting Small Signal Pulse Response



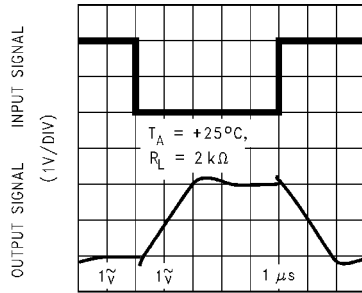
Inverting Large Signal Pulse Response



代表的な性能特性 (つづき)

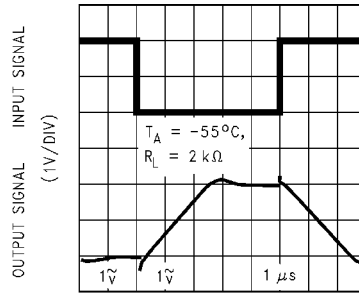
特記のない限り、 $V_S = +15V$ 、単一電源、 $T_A = 25$ です。

Inverting Large Signal Pulse Response



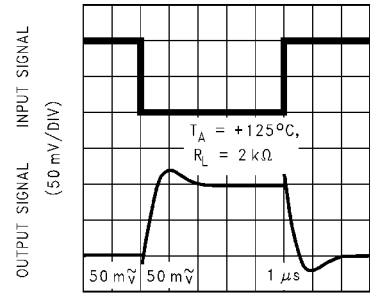
TIME (1 μs/DIV)

Inverting Large Signal Pulse Response



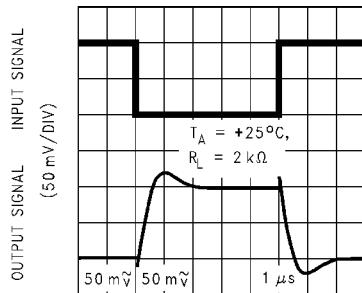
TIME (1 μs/DIV)

Inverting Small Signal Pulse Response



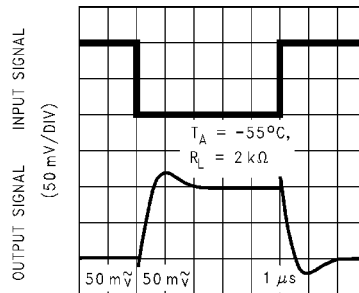
TIME (1 μs/DIV)

Inverting Small Signal Pulse Response



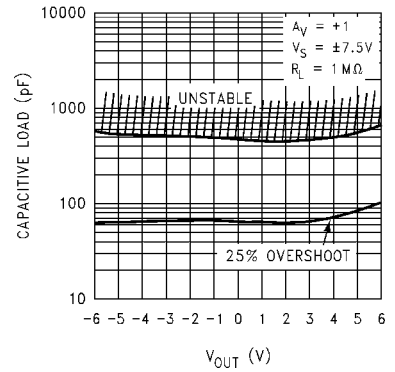
TIME (1 μs/DIV)

Inverting Small Signal Pulse Response

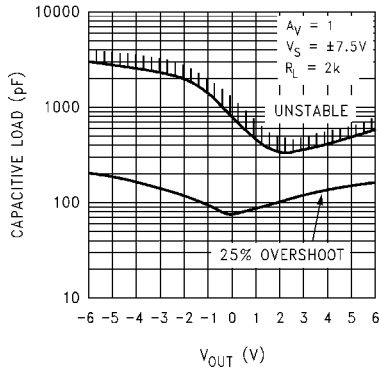


TIME (1 μs/DIV)

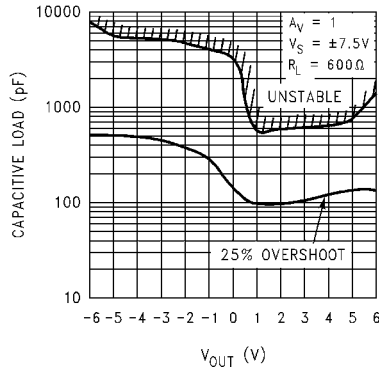
Stability vs Capacitive Load



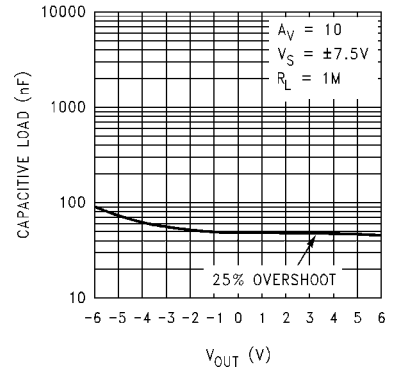
Stability vs Capacitive Load



Stability vs Capacitive Load



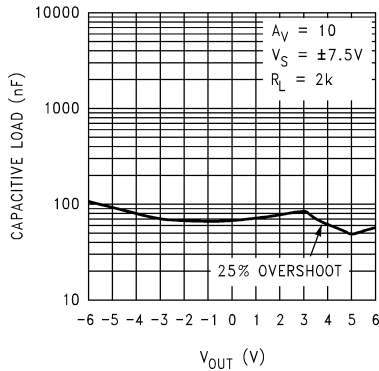
Stability vs Capacitive Load



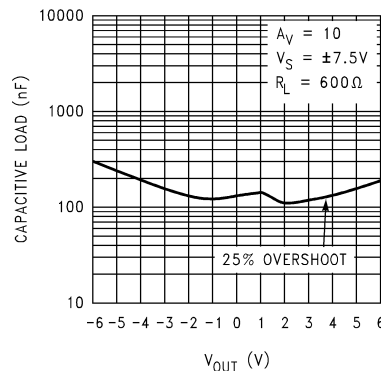
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +15V$ 、単一電源、 $T_A = 25$ です。

Stability vs Capacitive Load



Stability vs Capacitive Load



アプリケーション情報

1.0 アンプ回路技術

LMC6482 は、特殊設計の広いコンプライアンス範囲をもったカレントミラー回路とその他の機能を内蔵することによって、両電源レールまでの同相入力電圧範囲を実現しています。他の CMOS およびバイポーラ型フルスイング入力アンプに使用されているようなタイプの相補型パラレル差動入力段は、CMRR、クロスオーバー歪み、オープンループのゲイン変動に起因するこのタイプに固有の精度上の問題があるので、使用していません。

LMC6482 は大きな負荷を駆動している場合でもフルスイング出力振幅が可能です。出力を、出力バッファ段からではなく直接内部積分回路から取ることによって、フルスイング出力振幅を実現しています。

2.0 同相入力電圧範囲

Bi-FET アンプの場合とは違って、LMC6482 は、入力電圧が負電源電圧を超えても位相が反転しません。Figure 1 は、入力電圧が両電源レール範囲を超えても、出力の位相が反転しない様子を示しています。

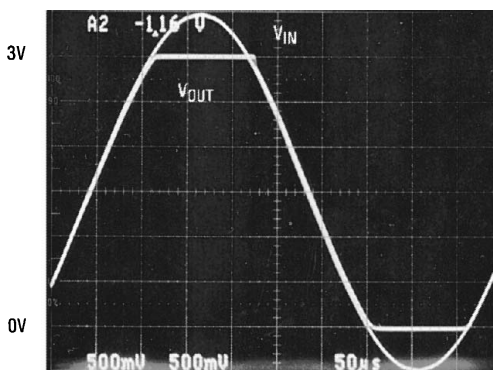


FIGURE 1. An Input Voltage Signal Exceeds the LMC6482 Power Supply Voltages with No Output Phase Inversion

入力電圧の絶対最大定格は、室温において、両電源レールの値が 300mV を超えています。Figure 2 に示すような、絶対最大定格を大きくこの定格を超える電圧は、入力ピンに過度の電流が入出力して、信頼性に影響を与える可能性があります。

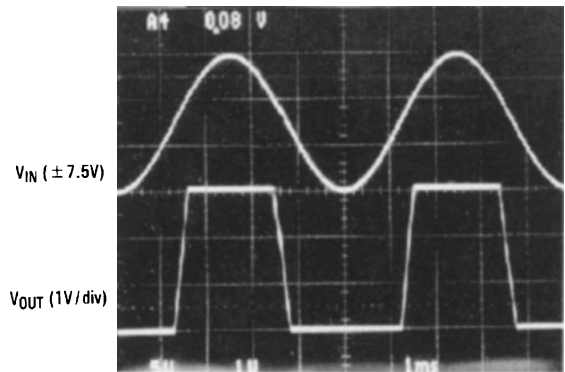


FIGURE 2. A $\pm 7.5V$ Input Signal Greatly Exceeds the 3V Supply in Figure 3 Causing No Phase Inversion Due to R_I

この定格を超えるアプリケーションの場合には、Figure 3 に示すように、入力抵抗 (R_I) によって、最大入力電流を $\pm 5mA$ までに制限しなければなりません。

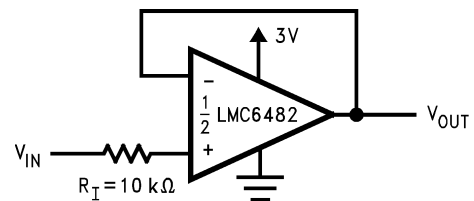


FIGURE 3. R_I Input Current Protection for Voltages Exceeding the Supply Voltages

3.0 フルスイング出力

LMC6482 のおよその出力抵抗は、 $V_S = 3V$ で電流ソース時 180、電流シンク時 130、 $V_S = 5V$ で電流ソース時 110、電流シンク時 80 です。出力抵抗により、最大出力電圧スイングを負荷の関数として計算できます。

アプリケーション情報 (つづき)

4.0 容量性負荷許容度

LMC6482 は、ユニティゲインで発振することなく、100pF の負荷を $V_S = 15V$ で直接駆動できます。ユニティゲイン・フォロワは、最も単純なオペアンプの回路構成です。直接容量性負荷は、オペアンプの位相マージンを低下させます。オペアンプの出力インピーダンスと容量性負荷が組み合わせられると、位相遅れが生じます。超える電圧は、入力ピンに過度の電流が入出力して、信頼性に影響を与える可能性があります。その結果、パルス応答特性が悪くなるか、発振を起こします。

容量性負荷は、Figure 4 に示すように、絶縁抵抗を挿入すれば補償できます。これは単純な方法ですが、マルチプレクサや A/D コンバータの容量性入力に絶縁に役立ちます。

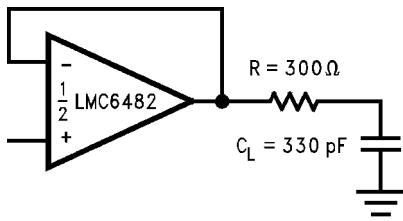


FIGURE 4. Resistive Isolation of a 330 pF Capacitive Load

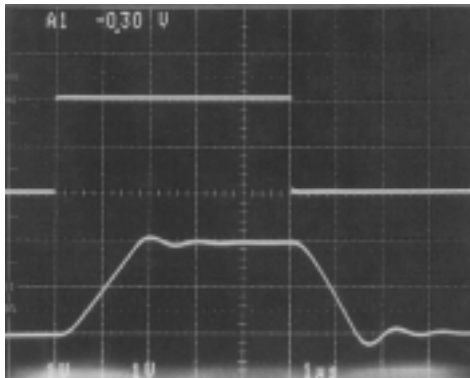


FIGURE 5. Pulse Response of the LMC6482 Circuit in Figure 4

Figure 6 に示すように、容量性負荷を間接的に駆動すると周波数応答を改善できます。

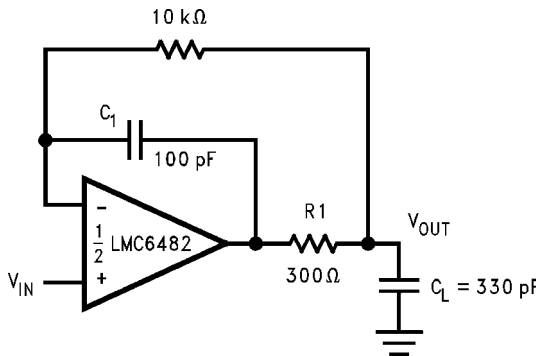


FIGURE 6. LMC6482 Noninverting Amplifier, Compensated to Handle a 330 pF Capacitive Load

R_1 と C_1 は、出力信号の高周波成分をオペアンプの反転入力に帰還させると位相マージンの損失を相殺する役割を果たし、帰還ループ全体の位相マージンを確保しています。 R_1 と C_1 の値は、目的のパルス応答特性になるように、実験で決定します。パルス応答を Figure 7 に示します。

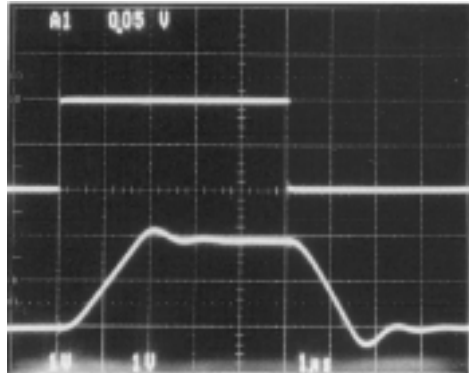


FIGURE 7. Pulse Response of LMC6482 Circuit in Figure 6

5.0 入力キャパシタンスの補償

LMC6482 のような超低入力電流オペアンプの場合には、大きな帰還抵抗がごく一般的に使用されます。大きな帰還抵抗は、トランスジューサ、フォトダイオード、回路の寄生容量などによる小さな入力キャパシタンスにより、位相マージンを低下させる場合があります。

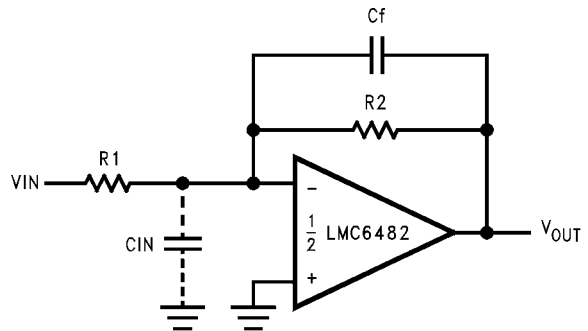


FIGURE 8. Canceling the Effect of Input Capacitance

入力キャパシタンスの影響は、帰還コンデンサを付加させると補償できます。(Figure 8 に示したような) 帰還コンデンサ C_f の値は、次式で簡略的に計算できます。この計算では、一般にかなり過補償になります。

$$\frac{1}{2\pi R_1 C_{IN}} \geq \frac{1}{2\pi R_2 C_f}$$

または

$$R_1 C_{IN} \leq R_2 C_f$$

PC ボードの浮遊容量は、試作ボードの場合より大きくなることも小さくなることもあり、したがって、実際の C_f の最適値はさまざまです。 C_f の値は、実際の回路上でチェックしなければなりません。(さらに詳細な説明については、LMC660 クアッド CMOS アンプのデータシートを参照してください。)

アプリケーション情報 (つづき)

6.0 高インピーダンス動作用プリント

一般に知られているように、1000pA より低いリーク電流で動作させなければならないような回路では、PC ボードのレイアウトに特別な注意が必要です。LMC6482 の、代表値で 20fA 以下の、超低電流にしたい場合には、リーク電流をよく考慮に入れた優れたレイアウトにすることが不可欠です。幸い、リーク電流を小さくする方法はいたって簡単です。まず、たとえ許容できるほど小さなリーク電流と思えても、PC ボードの表面リーク電流を無視してはいけません。高湿度やほこりやよごれの多い環境では、表面リーク電流は無視できない大きさになります。

表面リーク電流の影響を最小にするには、Figure 9 に示すように、LM6482 の入力ピン、コンデンサ、ダイオード、導体、抵抗、リレー端子等を完全に取り囲むように PC 箔リングを配置します。より効果を高めるには、PC ボードの表と裏両面にガードリングを取り付けます。次に、この PC 箔はオペアンプの入力と同じ電位に接続します (同一電位の 2 点間にはリーク電流は流れません)。たとえば、PC ボードのトレース-パッド間の抵抗 10^{12} は、通常、非常に大きな抵抗とみなされますが、入力パッドに 5V のトレースが近接していると、5pA のリーク電流が流れます。これによって、LMC6482 の性能を 250 倍も劣化させます。しかし、入力との電位差が 5mV 以下のガードリングを取り付けてあれば、 10^{11} の抵抗でも、たったの 0.05pA のリーク電流しか流れません。Figure 10a、10b、10c に標準的なオペアンプ回路構成における一般的なガードリングの取り付け方法を示します。

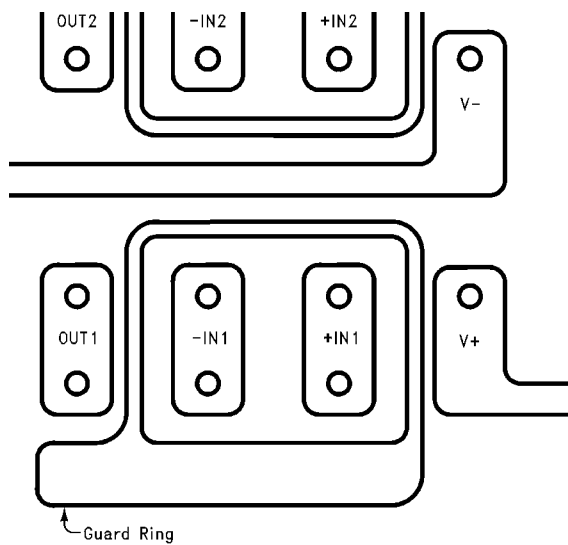


FIGURE 9. Example of Guard Ring in P.C. Board Layout

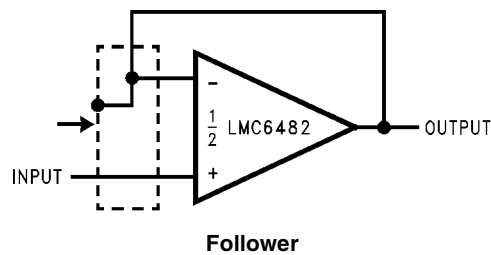
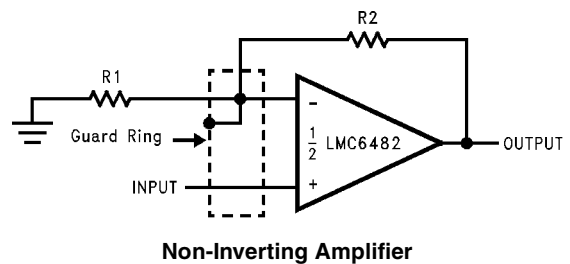
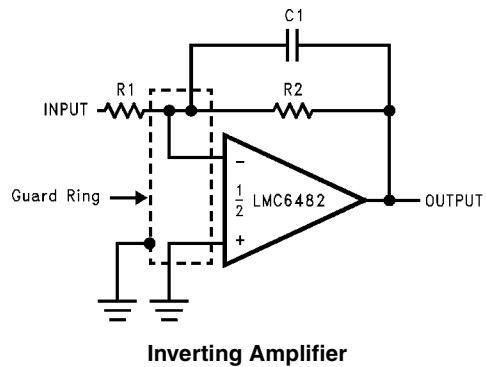
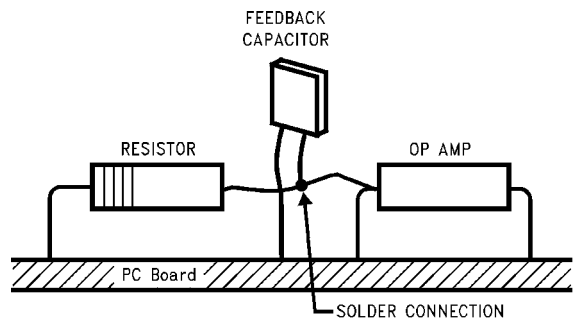


FIGURE 10. Typical Connections of Guard Rings

設計者は、少数の回路だけのために PC ボードのレイアウトを行うのが不適切なときは、PC ボードにガードリングを取り付ける方法により方法があることを覚えておいてください。オペアンプの入力ピンを PC ボードに挿入してはいけません。入力ピンは上に曲げ、空気を絶縁体として利用してください。空気は優れた絶縁体です。この場合、PC ボード構成の利点をいくらか犠牲にしなければなりません、それでも空中結線するだけの価値は十分にあります。Figure 11 を参照してください。



(入力ピンは、上に曲げて PC ボードから持ち上げ部品に直接ハンダ付けします。その他のピンは PC ボードに接続します。)

FIGURE 11. Air Wiring

アプリケーション情報 (つづき)

7.0 オフセット電圧調整

オフセット電圧調整回路を Figure 12、13 に示します。大きな抵抗値とポテンシオメータを使用して消費電力を減らしていますが、 $V_S = \pm 5V$ の入力電圧に対して、一般に $\pm 2.5mV$ の調整範囲が得られます。

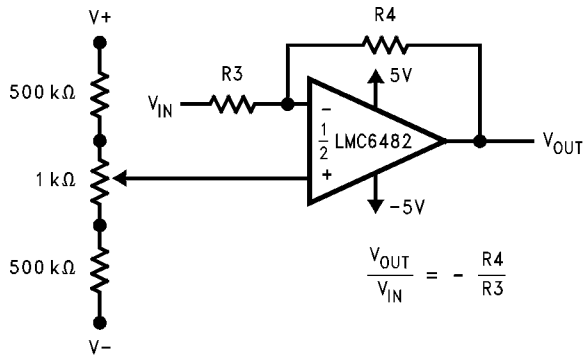


FIGURE 12. Inverting Configuration Offset Voltage Adjustment

$$\frac{V_{OUT}}{V_{IN}} = - \frac{R4}{R3}$$

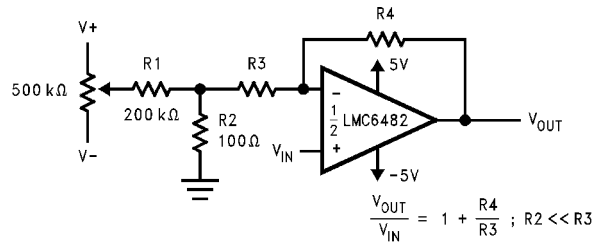


FIGURE 13. Non-Inverting Configuration Offset Voltage Adjustment

$$\frac{V_{OUT}}{V_{IN}} = 1 + \frac{R4}{R3} ; R2 \ll R3$$

8.0 アップグレード用

LMC6484 (クワッド)、LMC6482 (デュアル) オペアンプは、業界標準のピン配列になっており、既存のアプリケーションに利用できます。LMC6482 の特長を利用して、システム性能をアップグレード可能です。LMC6482 を使用する設計の重要な利点は、線形領域の信号が増えることです。大部分のオペアンプは、同相入力電圧範囲が限られています。この範囲を超える信号は、非線形出力応答をし、入力信号が同相電圧範囲内に戻った後も長時間その状態が持続します。

信号の線形領域は、信号のピーク電圧が同相入力電圧範囲を超え、出力位相の反転や大きな歪みを生じることがあるフィルタのようなアプリケーションに非常に重要です。

9.0 データ・アクイジション・システム

ADC12038 への入力を LMC6482 でバッファすることによって、低電力単一電源データ・アクイジション・システムを構成できます (Figure 14)。フルスイングの電源電圧範囲なので、LMC6482 は、入力信号をスケールダウンして狭い同相電圧範囲に適合させる必要はありません。LMC6482 の CMRR は 82dB あり、12 ビットのデータ・アクイジション・システムを、 $\pm 0.325LSB$ の完全な積分直線性誤差に維持します。CMRR が 50dB しかない他のフルスイング入力オペアンプでは、データ・アクイジション・システムの精度は、8 ビットにまで低下します。

アプリケーション情報 (つづき)

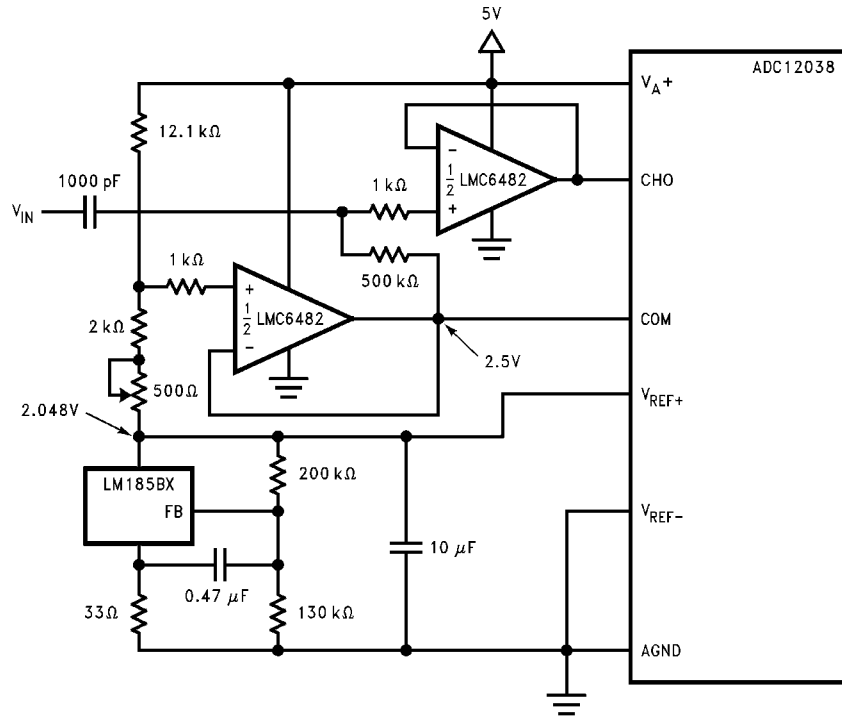


FIGURE 14. Operating from the same Supply Voltage, the LMC6482 buffers the ADC12038 maintaining excellent accuracy

10.0 インSTRUMENTATION・アンプ

LMC6482 は、インSTRUMENTATION・アンプの設計に必要な、高入力インピーダンス、広い同相電圧範囲、大きな CMRR を備えています。LMC6482 を使用して設計されたインSTRUMENTATION・アンプは、多くの入力アンプより大きな同相信号除去比をもっています。そのため、LMC6482 を使用して設計されたインSTRUMENTATION・アンプは、ノイズの多い環境や工業用に最適です。このような機能を生かしたその他のアプリケーションには、

医療用分析装置、磁場検出装置、ガス検出装置、シリコンベースのトランスジューサがあります。

Figure 15 では、 R_2 と直列に小さな抵抗値のポテンショメータを接続して、3 個のオペアンプによるインSTRUMENTATION・アンプの差動利得を設定しています。この構成を大きな抵抗値のポテンショメータの代わりに使用して、利得調整精度を向上させ、振動による誤差を減少させています。

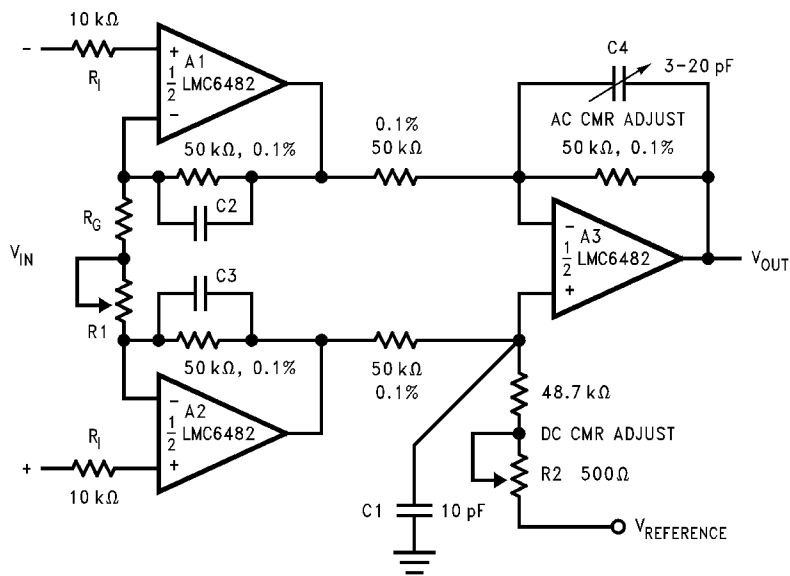


FIGURE 15. Low Power 3 Op-Amp Instrumentation Amplifier

アプリケーション情報 (つづき)

利得が 100 に設計された、2 個のオペアンプによるインストルメンテーション・アンプを Figure 16 に示します。オフセット電圧、CMRR、利得の調整精度は低くなりますが、低コストで低消費電力であることが、インストルメンテーション・アンプの主要な利点です。

高周波数で広い同相電圧範囲を要求するアプリケーションは、3 個のオペアンプによるインストルメンテーション・アンプによって、容易に構成できます。

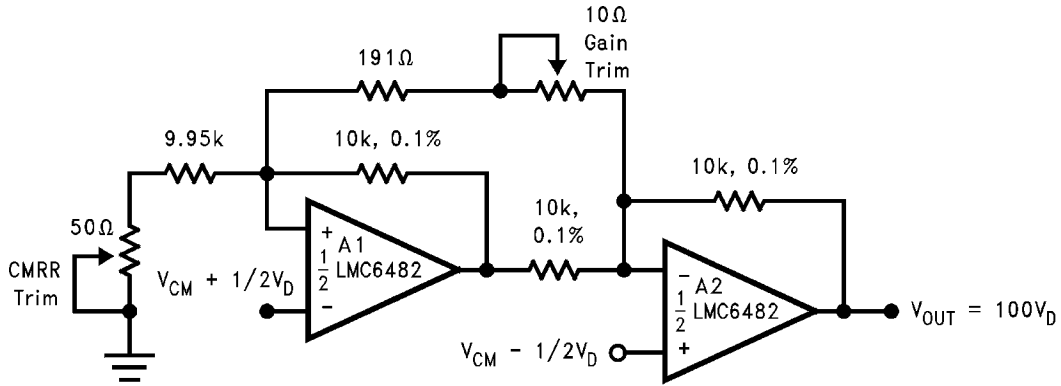


FIGURE 16. Low-Power Two-Op-Amp Instrumentation Amplifier

11.0 スパイス・マクロモデル

ナショナル セミコンダクター社は LMC6482 用のスパイス・マクロモデルを提供しています。このモデルは、次の項目を正確にシミュレーションします。

- 同相入力電圧範囲
- 周波数応答および過渡応答特性
- 負荷条件による GBW の変動
- 待機時および動作時の電源電流
- 負荷条件による出力振幅の変動

さらに、マクロモデルにリストされている多くの特性をシミュレーションします。

代表的な単一電源アプリケーション

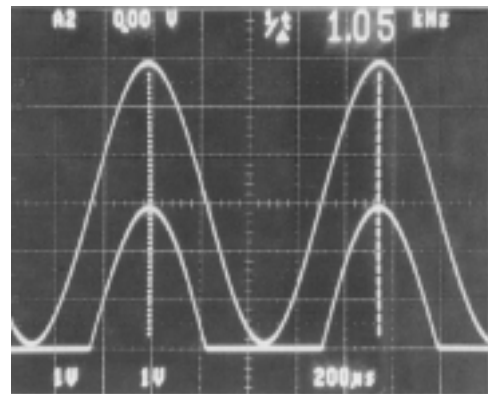


FIGURE 18. Half-Wave Rectifier Waveform

Figure 17 は、単一電源でグラウンドを基準にして正弦波を半波整流する回路です。R_I は、電源電圧を超える入力電圧によって生じるオペアンプに流れ込む電流を制限する保護抵抗です。全波整流回路を Figure 19 に示します。

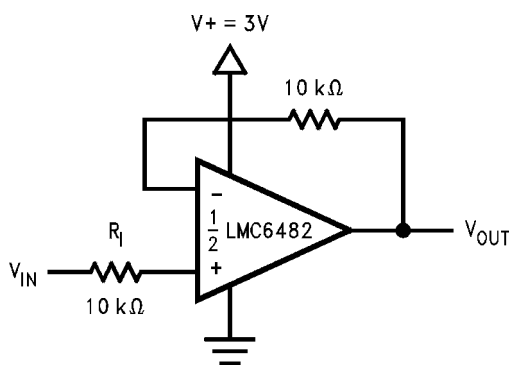


FIGURE 17. Half-Wave Rectifier with Input Current Protection (R_I)

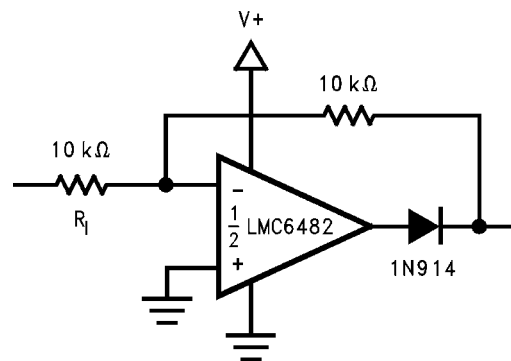


FIGURE 19. Full Wave Rectifier with Input Current Protection (R_I)

代表的な単一電源アプリケーション(つづき)

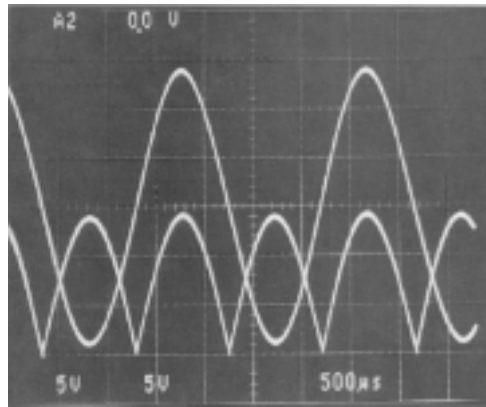


FIGURE 20. Full Wave Rectifier Waveform

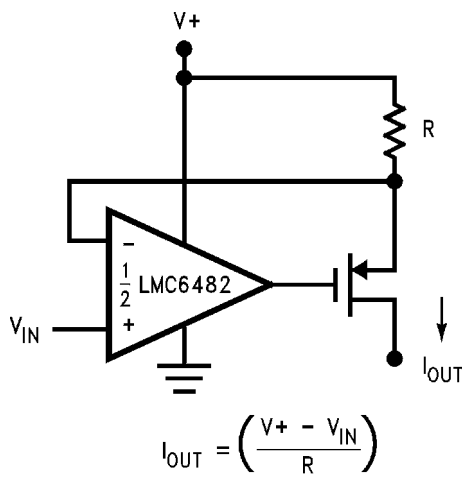


FIGURE 21. Large Compliance Range Current Source

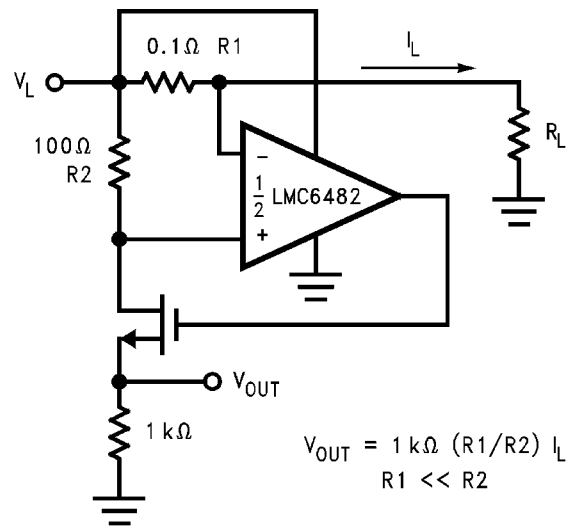


FIGURE 22. Positive Supply Current Sense

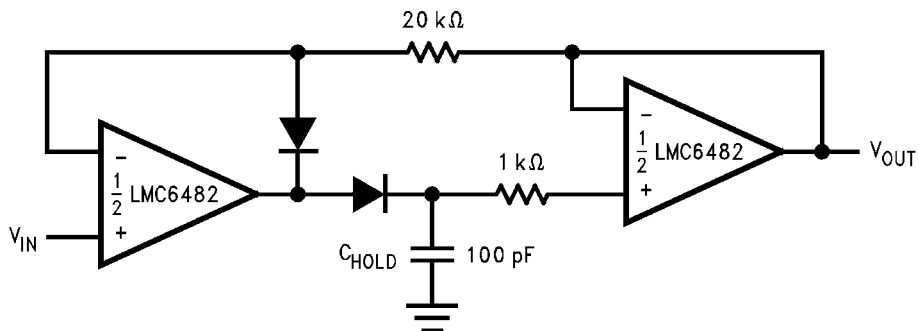


FIGURE 23. Low Voltage Peak Detector with Rail-to-Rail Peak Capture Range

Figure 23 の回路では、ポリスチレンまたはポリエチレン・ホールド・コンデンサ (CH) を使用することによって、誘電吸収およびリーク電流を最小にしています。ドレープレートは、主としてホールド・コンデンサの値とダイオードのリーク電流によって決まります。LMC6482 の超低入力電流のドレープレートへの影響は無視できます。

代表的な単一電源アプリケーション(つづき)

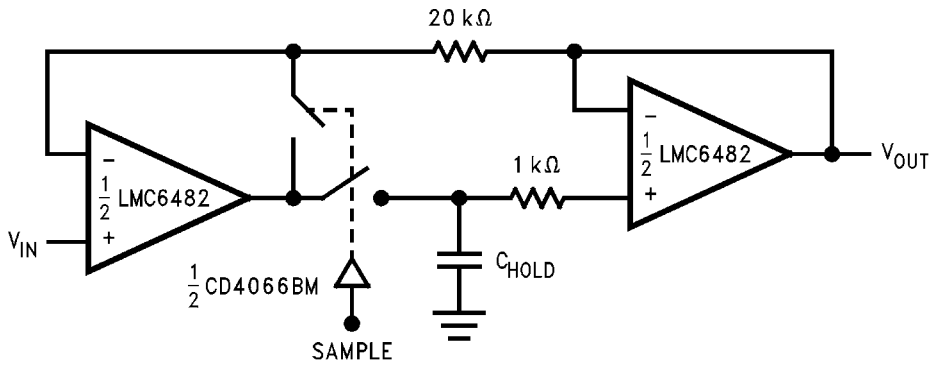
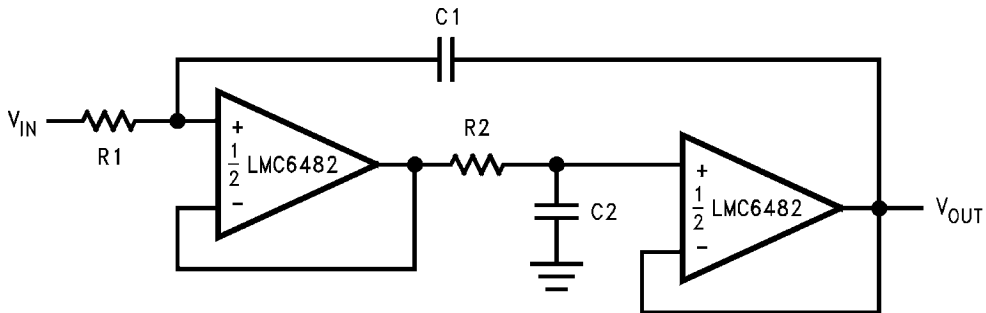


FIGURE 24. Rail-to-Rail Sample and Hold

LMC6482 の大きな CMRR (82dB) と、フルスイングに渡る広いダイナミック・キャプチャ・レンジにより、高精度のサンプル / ホールド回路を実現します。



$$R1 = R2, C1 = C2; f = \frac{1}{2\pi R1 C1}; DF = \frac{1}{2} \sqrt{\frac{C2}{C1}} \sqrt{\frac{R2}{R1}}$$

FIGURE 25. Rail-to-Rail Single Supply Low Pass Filter

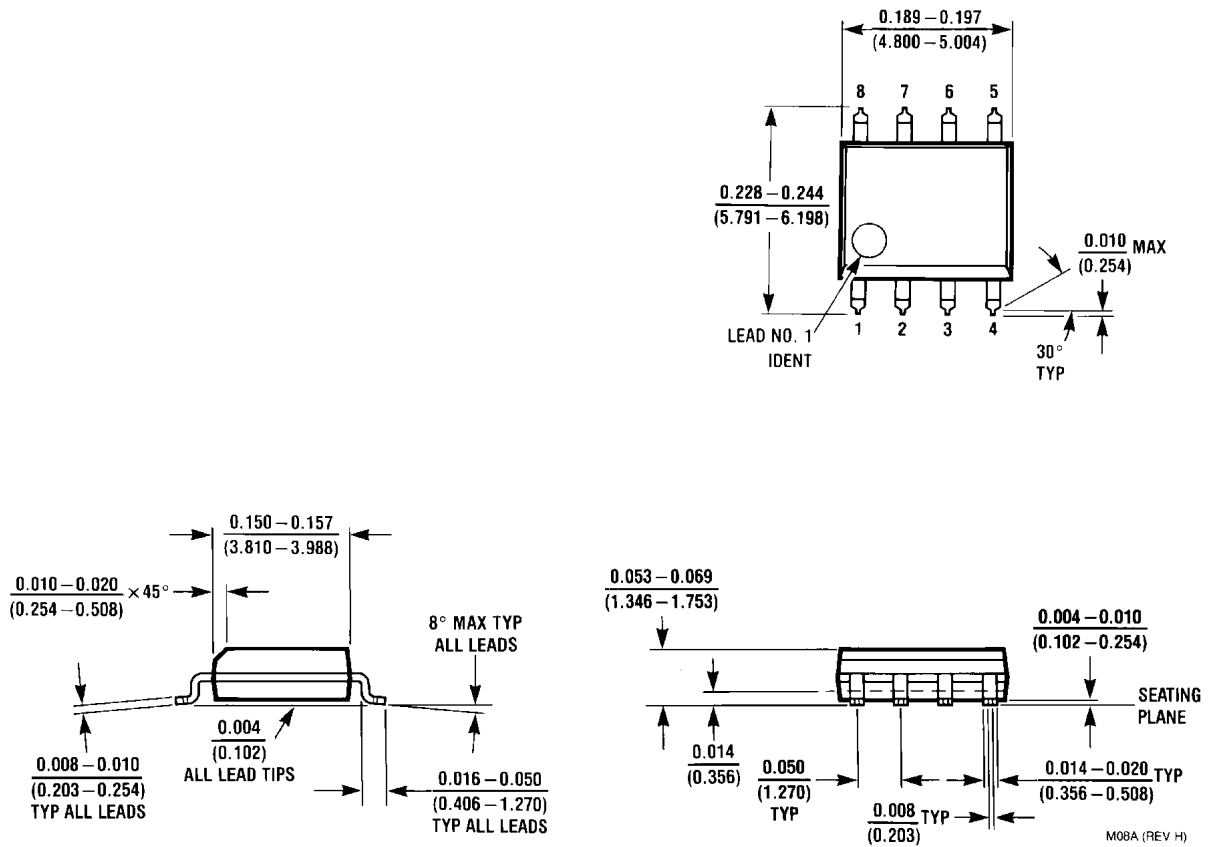
Figure 25 のローパス・フィルタ回路は、A/D コンバータと同じ電源電圧で動作するアンチエリアシング・フィルタとして使用できます。

フィルタ設計でも、LMC6482 の超低入力電流の特長を利用できます。超低入力電流は、大きな抵抗値を設定している場合も、無視できるほどのオフセット誤差しか生じません。したがって、コンデンサの値を小さくでき、ボードスペースも小さくて済み、コストも削減できます。

製品情報

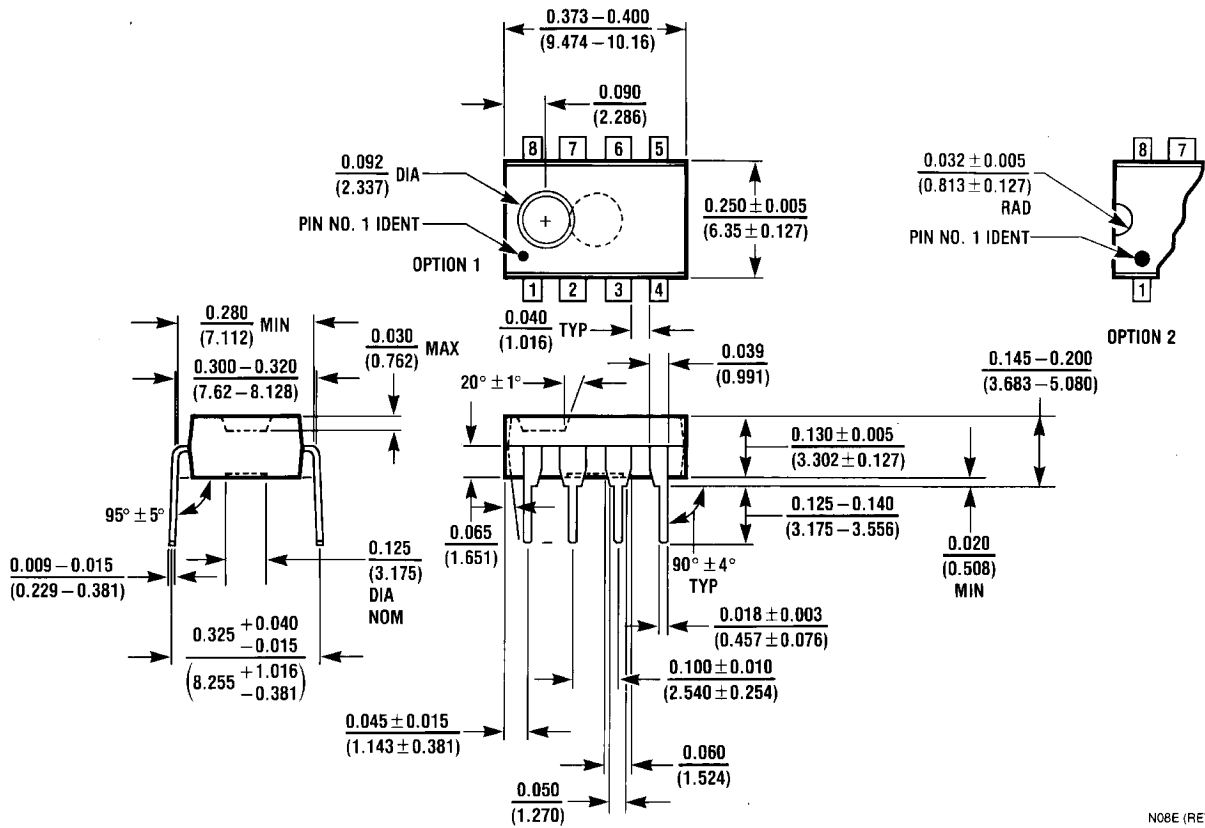
Package	Temperature Range	NSC Drawing	Transport Media	Package Marking
	Industrial - 40 to + 85			
8-Pin Molded DIP	LMC6482AIN, LMC6482IN	N08E	Rail	LMC6482MN, LMC6482AIN, LMC6482IN
8-pin Small Outline	LMC6482AIM, LMC6482AIMX LMC6482IM, LMC6482IMX	M08A	Rail Tape and Reel	LMC6482AIM, LMC6482IM
8-pin Mini SO	LMC6482IMM LMC6482IMMX	MUA08A	Rail Tape and Reel	A10

外形寸法図 特記のない限り inches (millimeters)



8-Pin Small Outline Package
Order Package Number LMC6482AIM, LMC6482AIMX, LMC6482IM or LMC6482IMX
NS Package Number M08A

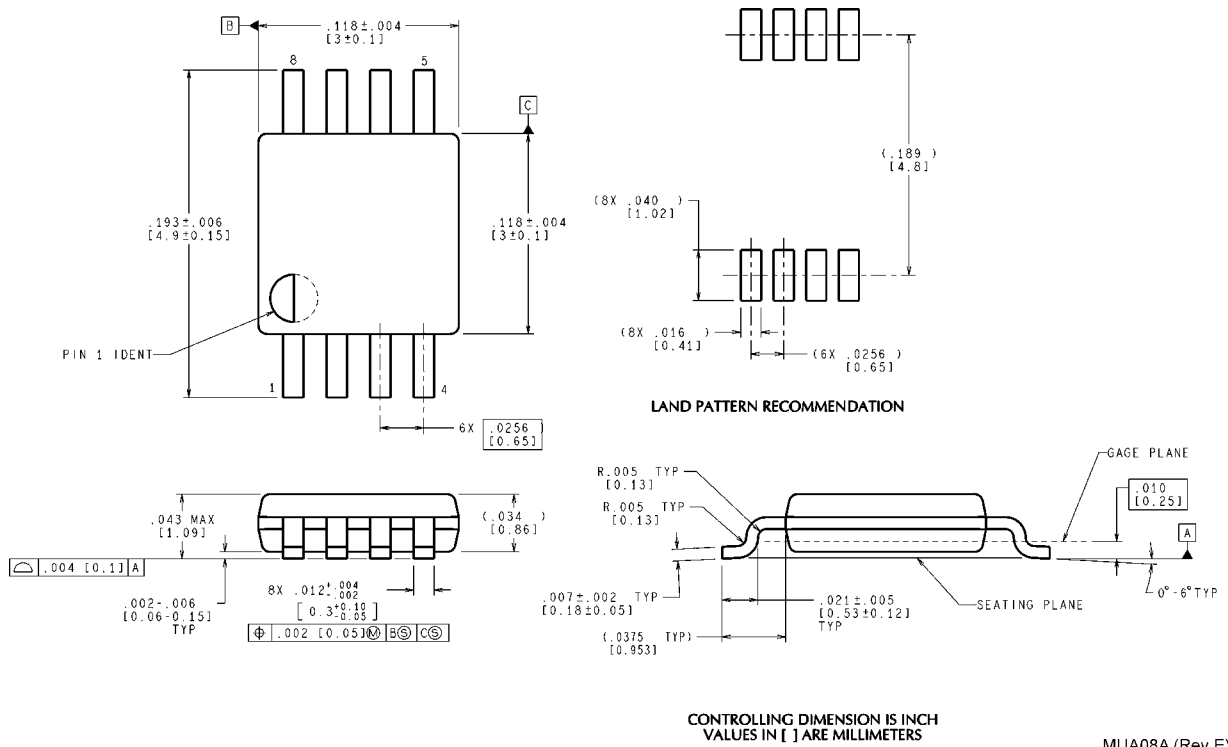
外形寸法図 特記のない限り inches (millimeters)(つづき)



N08E (REV F)

8-Pin Molded Dual-In-Line Package
 Order Package Number LMC6482AIN, LMC6482IN
 NS Package Number N08E

外形寸法図 特記のない限り inches (millimeters)(つづき)



8-Lead Mini Small Outline Molded Package, JEDEC
Order Number LMC6482IMM, or LMC6482IMMX
NS Package Number MUA08A

MUA08A (Rev E)

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

その他のお問い合わせはフリーダイヤルをご利用ください。

www.national.com/JPN/



0120-666-116

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上